

## S1C17 マニュアル 正誤表

項目			
対象マニュアル	発行 No.	項目	ページ
S5U1C17001H User Manual (ICDmini Ver1.0および1.1)	411153402	4.1.1 ターゲット接続用コネクタ	10
同上	同上	8.3 S5U1C17001H 使用上の注意事項	21

(誤)

### 4.1.1 ターゲット接続用コネクタ

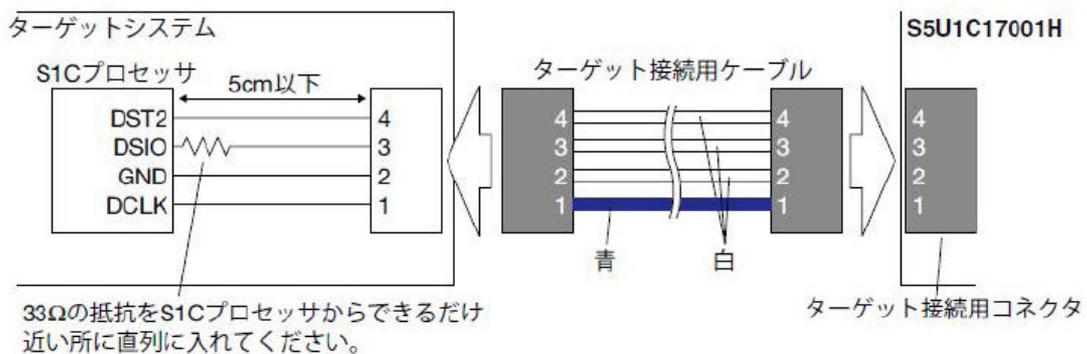


図 4.1.1.1 ターゲットシステムの接続

注：

- ターゲットのS1CプロセッサからS5U1C17001H接続用コネクタへのDSIO信号の配線には、S1CプロセッサのDSIO端子からできるだけ近い所に33Ωの抵抗を直列に入れてください。抵抗を接続しなくても動作可能ですが、誤動作を防ぐためには接続することを推奨します。その他の端子は直接接続します。

DSIO 端子に外部から Low レベルを入力することにより強制ブレークがかかり、S1Cプロセッサはデバッグモードに移行します。DSIO 端子は S1C プロセッサ内部の約 100kΩの抵抗でプルアップされていますが、デバッグ時以外には、33Ωを切り離してノイズ等の影響を少なくするか、チップ外部で VDD にプルアップすることを推奨します。

### 8.3 S5U1C17001H 使用上の注意事項

#### S1Cプロセッサからコネクタへの配線

ターゲットシステムの S1C プロセッサから S5U1C17001H 接続用コネクタへの配線の際、DSIO 端子に  $33\Omega$  の抵抗を S1C プロセッサからできるだけ近い所に直列に入れて接続してください。抵抗がなくても動作可能ですが、誤動作を防ぐためには接続することを推奨します。その他の端子は直接接続します。配線の全長は  $5\text{cm}$  以内としてください。DSIO は外部から Low を入力することにより強制ブレークがかかり、S1C プロセッサはデバッグモードに移行します。内部で約  $100\text{k}\Omega$  の抵抗でプルアップされていますが、デバッグ時以外は、 $33\Omega$  を切り離してノイズ等の影響を少なくするか、外部で  $V_{DD}$  にプルアップすることを推奨します。

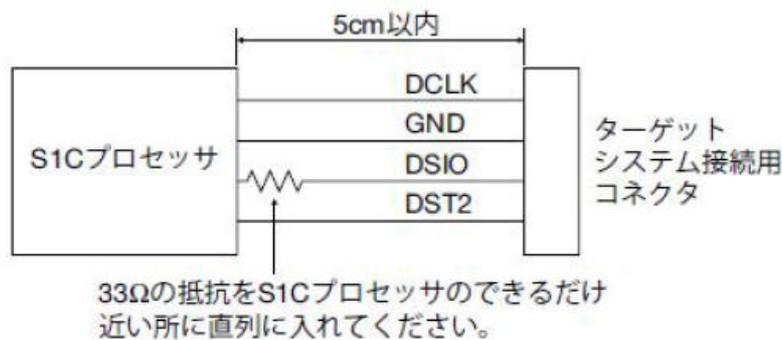


図 8.3.1 S1C プロセッサとターゲットシステム接続コネクタとの結線

(正)

## 4.1.1 ターゲット接続用コネクタ

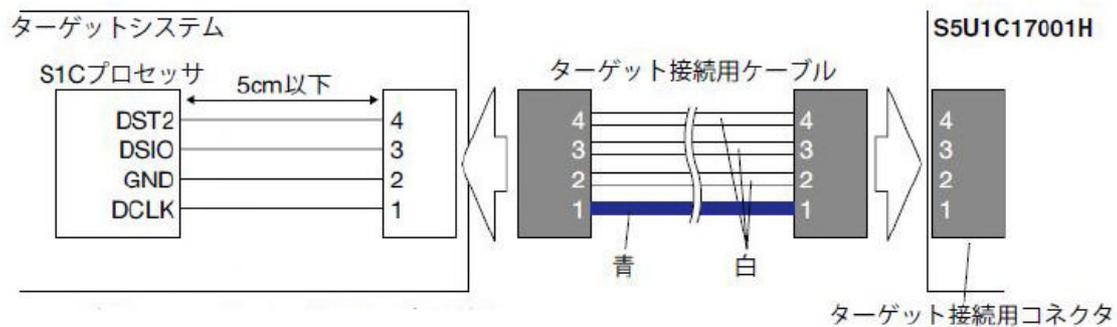


図 4.1.1.1 ターゲットシステムの接続

注：

- ターゲットシステムとの接続方法につきましては、各機種テクニカルマニュアルを参照してください。

## 8.3 S5U1C17001H 使用上の注意事項

## S1Cプロセッサからコネクタへの配線

ターゲットシステムとの接続方法につきましては、各機種テクニカルマニュアルを参照してください。また、配線の全長は 5cm 以内としてください。

(図 8.3.1 削除)

## S1C17 マニュアル 正誤表

項目			
対象マニュアル	発行 No.	項目	ページ
S5U1C17001H User Manual (ICDmini Ver1.0および1.1)	411153402	8.3 S5U1C17001H 使用上の注意事項	20
(誤) 記載なし。			
(正) 本製品の置き方について 本製品は、ゴム足のある面を下にしてご使用ください。  付属品について USB ケーブルは本製品に付属されているものをご使用ください。  使用環境について 本製品は、屋内で使用してください。			

## S1C17 マニュアル 正誤表

項目			
対象マニュアル	発行 No.	項目	ページ
S5U1C17001H User Manual	411153402	7. ファームウェアアップデート	17
(誤)			
追記			
(正)			
<p>(5) 現在のファームウェアバージョンを確認し、アップデートの必要があれば以下のコマンドを続けて入力してください。</p>			
<p><b>(gdb) c17 fwe 0</b></p>			
<p><b>(gdb) c17 fwe 1</b></p>			
<p>(gdb) c17 firmupdate <i>path</i>¥<i>filename.saf</i></p>			
<p><i>path</i> : 新しいファームウェアを置いたパス</p>			
<p><i>filename.saf</i> : 新しいファームウェアのファイル名</p>			
<p>コマンド入力後、以下が表示されます。</p>			
<p><b>(gdb) c17 fwe 0</b></p>			
<p><b>Erase flash data ...done</b></p>			
<p><b>(gdb) c17 fwe 1</b></p>			
<p><b>Erase flash erase/write program ...done</b></p>			
<p>(gdb) c17 firmupdate <i>path</i>¥<i>filename.saf</i></p>			
<p>Erase flash data ...done</p>			
<p>Load flash data ....done</p>			
<p>ICD firmware update ...done</p>			
<p>Please quit gdb, and power off ICD when LED2/LED3/LED4 is green.</p>			
<p>(LED is green in the case of SVT17701).</p>			
<p>この作業には、15分程度必要となる場合があります。</p>			
<p>ファームウェアのアップデート中は絶対に S5U1C17001H をリセットまたは、電源 OFF にしないでください。途中で中断した場合、S5U1C17001H が起動しなくなる可能性があります。</p>			

## S1C17 マニュアル 正誤表

項目			
対象マニュアル	発行 No.	項目	ページ
S5U1C17001H User Manual (ICDmini Ver1.0および1.1)	411153402	ターゲット用リセット信号出力 (TARGET RST OUT)	10

(誤)

ターゲット用リセット信号出力(TARGET RST OUT)

このリセット出力を使用する場合は、以下のような回路構成を推奨します。

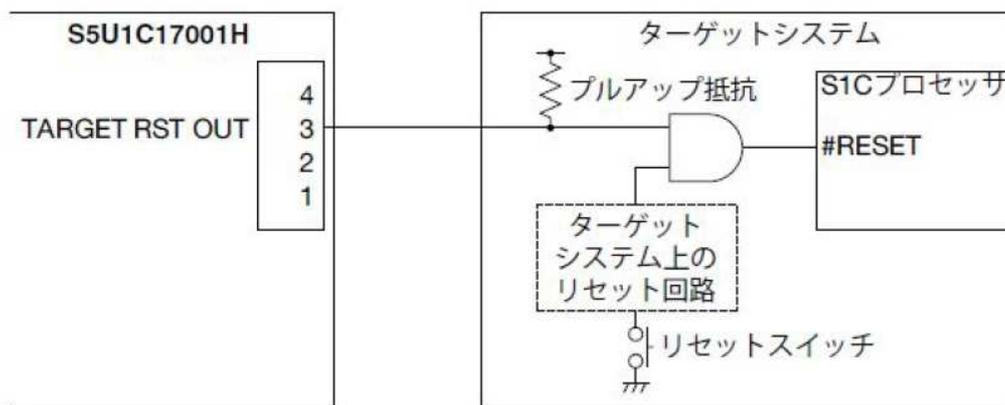


図 4.1.2.1 ターゲットリセット回路図例

(正)

ターゲット用リセット信号出力(TARGET RST OUT)

S5U1C17001H の TARGET RST OUT 端子は、以下のような回路になっています。

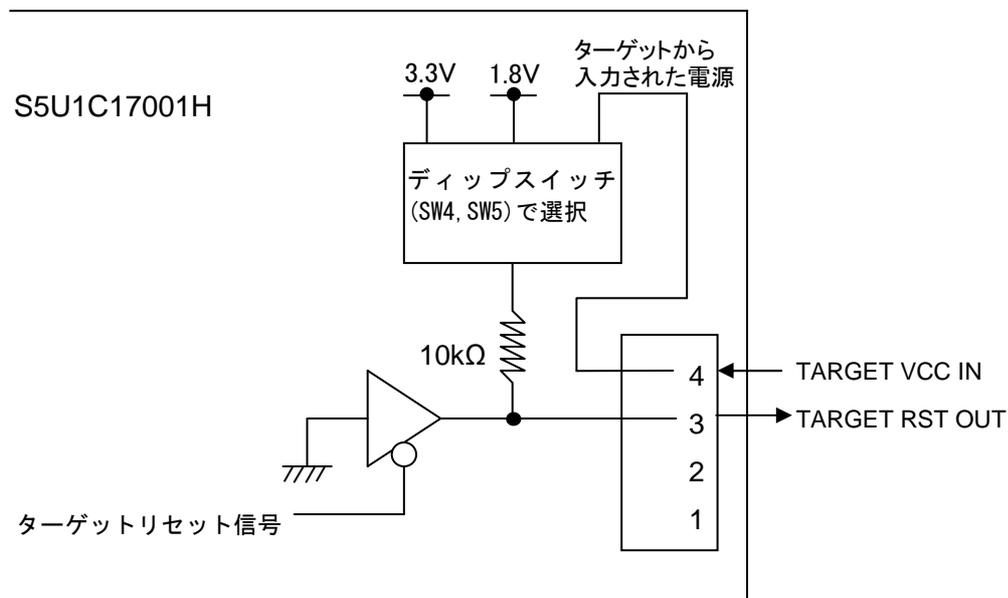


図 4.1.2.1 ターゲットリセット端子出力回路

リセットパルスは以下のような波形になります。なお、ターゲットボードの負荷状況により、立ち上がり波形は変化しますので、注意してください。

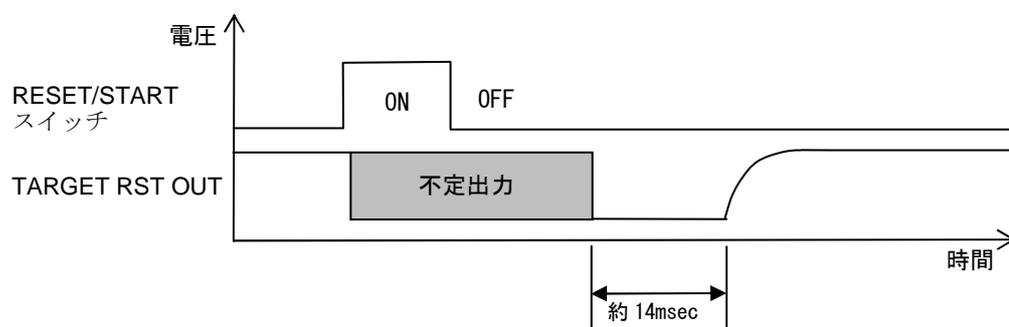


図 4.1.2.2(a) リセット端子出力波形

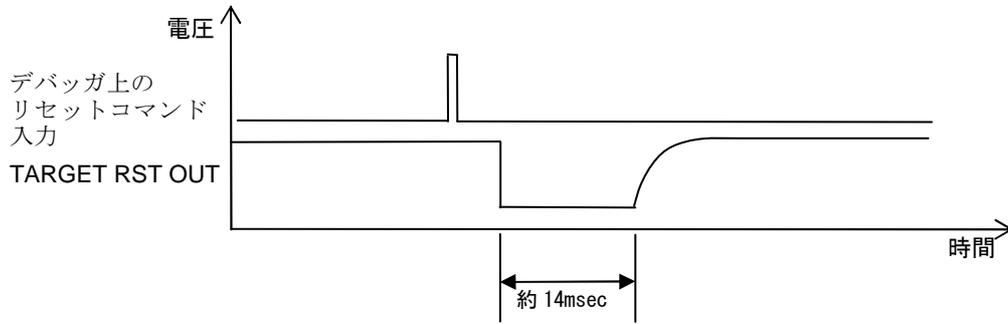


図 4.1.2.2(b) リセット端子出力波形