EPSON

アプリケーションマニュアル

Real Time Clock Module

RA8804CE

製品名称	製品型番
RA8804CE XA	X1B000381A00100
RA8804CE XB	X1B000381A00200

●本資料のご使用につきましては、次の点にご留意願います。

1. 本資料の内容については、予告無く変更することがあります。弊社製品のご購入およびご使用にあたりましては、事前に弊社営業窓口で最新の情報をご確認いただきますとともに、弊社ホームページなどを通じて公開される最新情報に常にご注意ください。
2. 本資料の一部または全部を、弊社に無断で転載または複製など他の目的に使用することは堅くお断りします。
3. 本資料に掲載されている応用回路、プログラム、使用方法などはあくまでも参考情報であり、これらに起因する第三者の知的財産権およびその他の権利侵害ならびに損害の発生に対し、弊社はいかなる保証を行うものではありません。また、本資料によって第三者または弊社の知的財産権およびその他の権利の実施権の許諾を行うものではありません。
4. 弊社は、正確さを期すために慎重に本資料を作成しておりますが、本資料に掲載されている情報に誤りがないことを保証するものではありません。万一、本資料に掲載されている情報の誤りによってお客様に損害が生じた場合においても、弊社は一切その責任を負いかねます。
5. 本資料に掲載されている弊社製品および弊社技術を国内外の法令および規制により製造・使用・販売が禁止されている機器・システムに使用することはできません。また、弊社製品および弊社技術を大量破壊兵器等の開発目的、および軍事利用の目的、その他軍事用途等に使用しないでください。弊社製品または弊社技術を輸出または海外に提供する場合は、「外国為替及び外国為替法」、「米国輸出管理規則（EAR）」、その他輸出関連法令を遵守し、係る法令の定めるところにより必要な手続きを行ってください。
6. 弊社は、お客様が本資料に掲載されている諸条件に反したことに起因して生じたいかなる損害（直接・間接を問わず）に関して、一切その責任を負いかねます。また、お客様が弊社製品を第三者に譲渡、貸与などをしたことにより、損害（直接・間接を問わず）が発生した場合、弊社は一切その責任を負いかねます。
7. 本資料についての詳細に関するお問合せ、その他お気付きの点などがありましたら、弊社営業窓口までご連絡ください。
8. 本資料に掲載されている会社名、商品名は、各社の商標または登録商標です。

●免責事項

1. 弊社製品は、極めて高い信頼性、安全性が要求されない一般的な電子機器用途での使用を想定して設計された製品です。

2. 弊社の責に帰すべき欠陥による場合を除き、本製品に一切の不具合が発生しないことを表明または保証しません。
また、本製品に起因する場合であっても、弊社起因の不具合品の返金あるいは交換以外の保証・賠償の責任を負いかねます。

3. 弊社製品を生命・身体や財産に影響を及ぼす機器（原子力、航空宇宙、社会基盤施設、医療機器など）に直接的・間接的にご使用される場合、お客様は、本製品と当該装置との適合性および装置への影響の確認および判断は、お客様単独の責任でおこなうものとします。
また、お客様は本製品や使用機器への影響を事前に確認し、必要な安全設計（冗長設計、誤動作防止設計などを含む）を行い、機器の信頼性・安全性を十分確保したうえで本製品を使用するものとします。

4. 弊社車載製品は、AEC-Q100又はAEC-Q200に準拠していますが、ISO 26262に準拠した製品ではありません。
（弊社製品は ASIL A、B、C、D に対応しておりません。）

5. 弊社製品の分解、解析、リバースエンジニアリング、改造、改変、翻案、複製などは堅くお断りします。
また、これに起因する不具合は保証範囲外とさせていただきます。

©SEIKO EPSON CORPORATION 2025, All rights reserved.

ETM60J 改訂履歴

過去の改訂ページはその後の改訂によってページ No が一致しない場合が有ります

Rev No.	日付	ページ	改定内容
-01	2018/04/30		新規制定
-02	2018/07/13	9 11	**I²C バスタイムアウト**を説明しました **秒桁の注意事項**とリセット精度を追加しました
		15	**RESET ビット**の説明を追加しました
		28	**タイマーソースクロック用 1Hz** は時刻の秒と非同期に修正しました
		31	計時動作の開始の内容を修正しました
		32	RESET 精度を修正しました
		44	**発振器使用時**は SCL/SDA を GND に変更しました
		36	**入力端子の注意事項**を修正しました
-03	2021/11/11	7	パッケージ外形図に注意事項*1 を追加しました ”9. 外形寸法図 / マーキングレイアウト”
		10	クイックリファレンス　タイマー設定誤記を修正しました ”8.1.4. クイックリファレンス”
		26	ウェイクアップタイマー割り込み出力の自動復帰時間のシンボル名を tRTN から tRTN2 に変更しました ”Table46 TSEL レジスター”
		34	時刻更新割り込み出力の自動復帰時間のシンボル名を tRTN から tRTN1 に変更しました ” Table 54 USEL ビット ”
		49	国内営業所住所を更新しました　**”Contact”**
		全て	ページフッタに目次へのリンクを追加しました
-04	2025/01/15	38	ソフトウエアリセット手順を追加しました　**8.10.2. ソフトウエアリセット手順**
-05	2025/06/30	2	・本マニュアルのご使用上に関わるご留意内容の改訂 ・免責事項に関する記載の追加

目次

1. 概要 5
2. ブロック図 5
3. 端子説明 6
   3.1. 端子配置 6
   3.2. 端子機能 6
4. 絶対最大定格 7
5. 推奨動作条件 7
6. 周波数特性 7
7. 電気的特性 8
   7.1. DC 電気的特性 8
   7.2. AC 電気的特性 9

8. 使用方法 10
8.1. レジスターテーブル 10
8.1.1. 書き込み/読み出しモード設定コード 10
8.1.2. レジスターテーブル 1 10
8.1.3. レジスターテーブル 2 10
8.1.4. クイックリファレンス 11
8.1.5. レジスター初期値 11
8.2. レジスター説明 12
8.2.1. 計時・カレンダーレジスター（SEC ~ YEAR） 12
8.2.2. アラームレジスター 13
8.2.3. ウェイクアップタイマー制御レジスター 14
8.2.4. コントロールレジスター・フラグレジスター 14
8.2.5. SOUT コントロールレジスター 17
8.2.6. タイムスタンプデータ / イベントコントロールレジスター 18
8.3. SOUT 機能 20
8.3.1. SOUT の 2 つの機能 20
8.3.2. SOUT 機能プログラム例 1 20
8.4. タイムスタンプ機能 22
8.4.1. タイムスタンプ機能プログラム例 22
8.4.2. タイムスタンプタイムチャート 23
8.4.3. 割り込み機能動作時の /INT 出力 23
8.5. アラーム割り込み機能 24
8.5.1. アラーム割り込み 24
8.5.2. アラーム割り込み機能関連レジスター 24
8.5.3. アラーム設定例 25
8.5.4. アラーム割り込み機能 26
8.5.5. 割り込み機能動作時の /INT 出力 26
8.6. ウェイクアップタイマー割り込み機能 27
8.6.1. ウェイクアップタイマー割り込み機能関連レジスター 27
8.6.2. タイマー スタートタイミング 29
8.6.3. ウェイクアップタイマー割り込み周期 30
8.6.4. ウェイクアップタイマー割り込み機能 31
8.6.5. 割り込み機能動作時の /INT 出力 31
8.7. 時刻更新割り込み機能 32
8.7.1. 時刻更新割り込み 32
8.7.2.時刻更新割り込み機能 関連レジスター 32
8.7.3. 時刻更新割り込みタイムチャート 33
8.7.4 割り込み出力 33
8.8. 温度補償機能 34
8.8.1. 温度補償機能 34
8.8.2. 温度補償機能関連レジスター 34
8.9. データのリード/ライト 35
8.9.1. I^2C-Bus の特性 35
8.9.2. ビット転送 35
8.9.3. 開始条件と停止条件 35
8.9.4. スレーブアドレス 35
8.9.5. システム構成 36
8.9.6. アクノリッジ 36
8.9.7. I^2C-Bus リセット機能 36
8.9.8. I^2C-Bus プロトコル 37
8.10. 電源初期投入およびバックアップへの移行、復帰 38
8.10.1. 各電源条件が満足されない場合のリスク 38
8.10.2. ソフトウエアリセット手順 38
8.11. 電源初期投入時およびバックアップ復帰時のアクセス制限 39
8.12. フローチャート 40
8.13. 一般的なマイコンとの接続 44
8.14. 発振器 (32 kHz-TCXO) としての使用 44

9. 外形寸法図 / マーキングレイアウト 45
9.1. 外形寸法図 45
9.2. マーキングレイアウト 45

10. 使用上の注意事項 46
10.1.取り扱い上の注意事項 46
10.2. 実装上の注意事項 46

11. Figures 47

12. Tables 48

I²C-Bus インターフェィス 高精度リアルタイムクロックモジュール

RA8804CE

- 32.768 kHz DTCXO 搭載により幅広い温度範囲で高精度を実現
- I²C-Bus シリアルインターフェィス 400 kHz
- 電圧低下など自己監視状態を出力可能な SOUT 機能 — SOUT 端子は High / Low のプログラマブルな出力制御も可能
- 年 ～ 秒までのタイムスタンプ機能 — EVIN 端子入力検出時に 1 回記録可能
- タイムスタンプトリガー用 EVIN 端子搭載 — 検出論理指定、内部プルアップ ON / OFF 可能
- アラーム割り込み機能 — 曜、日、時、分の組み合わせ可能
- ウェイクアップタイマー割り込み機能 — 自動繰り返し 244.14 μs ~ 約 32 年
- 時刻更新割り込み機能 — 毎秒または毎分を選択可能
- OE 付き DTCXO 32.768 kHz 出力 (FOE, FOUT) — 温度補正された高精度なクロックを利用可能
- 自動うるう年補正機能 うるう秒調整対応 — うるう秒の 60 秒書き込みが可能
- 幅広いインターフェィス電圧範囲 — 1.6 V ~ 5.5 V
- 低電圧動作 — 計時電圧、温度補償電圧共に 1.5 V ~ 5.5 V 動作
- 低消費電流動作 — 0.35 μA / 3 V Typ.
- 車載製品に最適な AEC-Q100 に対応します。 — 105℃ 動作保証

1. 概要

本モジュールは、32.768 kHz DTCXO を搭載した I²C-Bus インターフェィス方式のリアルタイムクロックです。
秒から年までの自動うるう年補正付きの時計カレンダーを中心にアラーム、ウェイクアップタイマー、時刻更新等の割り込み機能、イベント入力検出、豊富なトリガーのタイムスタンプ、クロック出力などの豊富な機能を小型セラミックパッケージに水晶振動子と共に高密度に実装しています。
独自の低消費電流設計によってシステム時刻の長時間バックアップに貢献します。

2. ブロック図

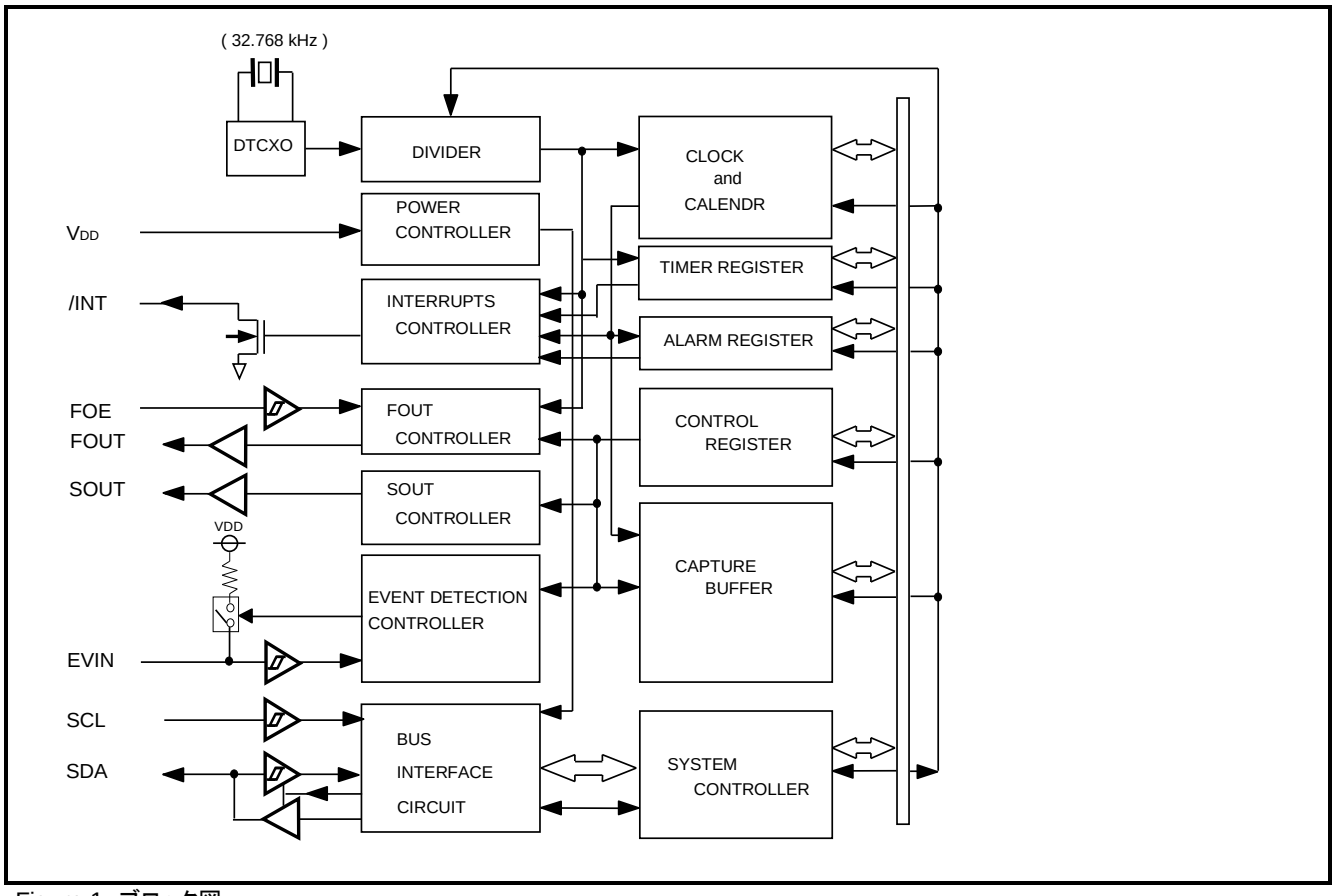


Figure 1 ブロック図

3. 端子説明

3.1. 端子配置

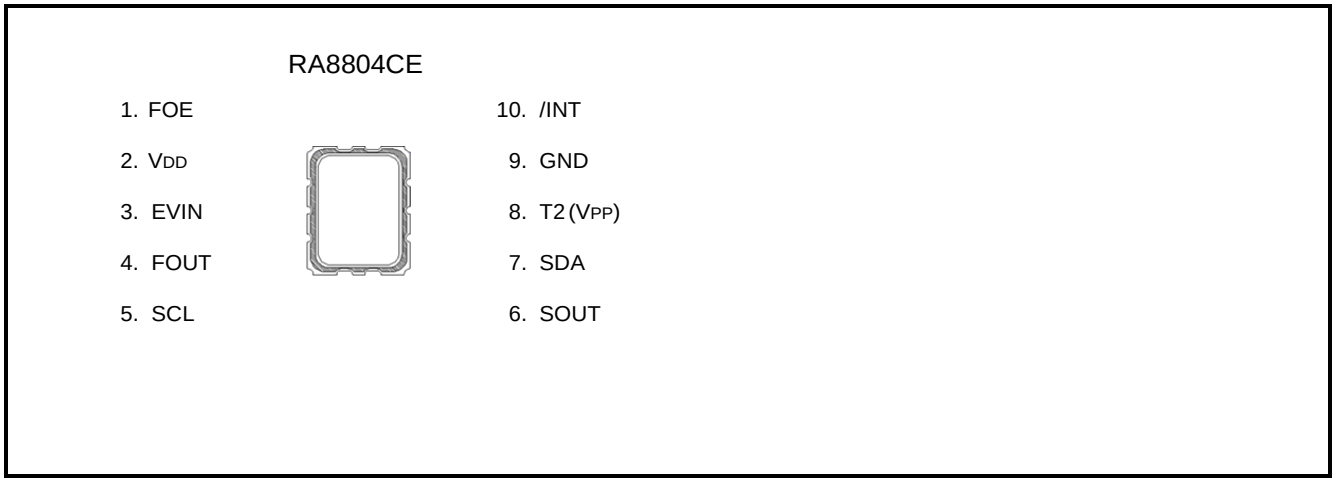


Figure 2 端子配置図

3.2. 端子機能

Table 1 端子機能

端子名	入出力	機　能
SDA	双方向	I²C-Bus 通信用のシリアルクロックに同期して、アドレス、データ、アクノリッジビットなどを入出力します。出力 Open drain です。適切なプルアップ抵抗を設置してください
SCL	入力	I²C-Bus 通信用シリアルクロック入力端子です
FOUT	出力	クロック出力端子 (CMOS) FOE="H"のとき 32.768 kHz 等の FSEL0, FSEL1 ビットで指定されたクロックが出力します FOE="L"のとき出力は停止され Hi-Z となります
FOE	入力	FOUT 出力端子の出力を制御するための入力端子です FOE="H"で FOUT 端子は出力状態、FOE="L"で出力停止 Hi-Z 状態となります
/INT	出力	割り込み出力端子 (N-ch. open drain) アラーム、ウェイクアップタイマー、時刻更新、EVIN の 4 種類の割り込みソースの共通出力端子です
VDD	–	電源端子です。メイン電源のプラス側に接続します
GND	–	グランド接続端子です
EVIN	入力	タイムスタンプ用トリガー入力端子です レジスター設定で ON / OFF 可能なプルアップ抵抗 (500 kΩ Typ.) を内蔵しています
SOUT	出力	内部状態出力用の CMOS 出力端子です フラグ状態などレジスター設定に応じて出力します 初期電源投入時、未使用設定時は Hi-Z となります
T2 (VPP)	–	弊社テスト用端子です。プルダウン抵抗を内蔵していますのでオープンでご使用ください

＊ VDD – GND 間の直近に 0.1 μF 以上のバイパスコンデンサーを必ず接続してください。

4. 絶対最大定格

Table 2 絶対最大定格

GND = 0 V

項 目	記 号	条 件	定格値			単 位
電源電圧(1)	V_{DD}	V_{DD}–GND 間	–0.3	~	+6.5	V
入力電圧 (1)	V_{IN}	FOE, SCL, SDA,	GND–0.3	~	+6.5	V
入力電圧 (2)	V_{IN2}	EVIN,端子	GND–0.3	~	V_{DD}+0.3	V
出力電圧 (1)	V_{OUT1}	FOUT,SOUT 端子	GND–0.3	~	V_{DD}+0.3	V
出力電圧 (2)	V_{OUT2}	SDA, /INT 端子	GND–0.3	~	+6.5	V
保存温度	T_{STG}	梱包状態を除く 単品での保存	–55	~	+125	°C

5. 推奨動作条件

Table 3 推奨動作条件

GND = 0 V

項 目	記 号	条 件	Min.	Typ.	Max.	単位
動作電源電圧(1)	V_{ACC}	V_{DD} 端子	1.6	3.0	5.5	V
温度補償電圧	V_{TEM}	温度補償動作電圧	1.5	3.0	5.5	V
計時電源電圧	V_{CLK}	–	1.5	3.0	5.5	V
動作温度範囲	Ta	結露無きこと	–40	+25	+105	°C

＊ 動作/計時電源電圧 Min.は電源投入時の値ではなく正常動作状態から電源電圧を降下させた時の最低電圧です。

＊ 温度補償動作電圧の Min.値未満では温度補償動作が停止します

6. 周波数特性

Table 4 周波数特性

*特記無き場合 GND = 0 V, Ta = –40 °C ~ +85 °C

項 目	記 号	条 件		規 格	単 位
周波数安定度	Δ f / f	XA	Ta = 0 ~ +50 °C, V_{DD} = 3.0 V Ta = –40 ~ +85 °C, V_{DD} = 3.0 V Ta = +85 ~ +105 °C, V_{DD} = 3.0 V	±1.9 (*1) ±3.4 (*2) ±8.0 (*3)	x 10^{-6}
		XB	Ta = 0 ~ +50 °C, V_{DD} = 3.0 V Ta = –40 ~ +85 °C, V_{DD} = 3.0 V Ta = +85 ~ +105 °C, V_{DD} = 3.0 V	±3.8 (*4) ±5.0 (*5) ±8.0 (*3)	
周波数電圧特性	f / V	Ta = +25 °C, V_{DD} = 1.5 V ~ 5.5 V		±1.0 Max.	x 10^{-6} / V
発振開始時間	tSTA	Ta = +25 °C, V_{DD} = 1.5 V ~ 5.5 V Ta = –40 ~ +105 °C, V_{DD} = 1.5 V ~ 5.5 V		1.0 Max. 3.0 Max.	S
エージング	fa	Ta = +25 °C, V_{DD} = 3.0 V : 初年度		±3 Max. (*6)	x 10^{-6} / year
リフロー	fref	リフロー処理 : 260 °C Max. 2 回		±3 Max. (*7)	x 10^{-6}

*1 月差 5 秒以内 *2 月差 9 秒以内 *3 月差 21 秒以内 *4 月差 10 秒以内 *5 月差 13.2 秒以内

*6 周波数経時変化は、環境試験結果から周波数変動量を見込んだものであり製品寿命を保証するものではありません。

*7 リフロー実装前後の周波数変化率で常温放置 24 時間経過後に常温環境で測定された値

7. 電気的特性

7.1. DC 電気的特性

Table 5 DC 電気的特性 *特記無き場合 GND = 0 V, V_{DD} = 1.6 V ~ 5.5 V, Ta = –40 °C ~ +105 °C

項 目	記 号	条 件		Min.	Typ.	Max.	単位
消費電流(1)	I_{DD1}	f_{SCL} = 0 Hz, /INT = Hi-Z FOE = GND FOUT : 出力 OFF (Hi-Z) 温度補償間隔 2.0 s	V_{DD} = 5 V		0.40	1.6	µA
消費電流(2)	I_{DD2}		V_{DD} = 3 V		0.35	1.5	
消費電流(3)	I_{DD3}	f_{SCL} = 0 Hz, /INT = Hi-Z FOE = V_{DD} FOUT = 32 kHz 出力, CL= 0 pF 温度補償間隔 2.0 s	V_{DD} = 5 V		1.1	3.1	µA
消費電流(4)	I_{DD4}		V_{DD} = 3 V		1.0	3.0	
消費電流(5)	I_{DD5}	f_{SCL} = 0 Hz, /INT= Hi-Z FOE = V_{DD} FOUT = 32 kHz 出力, CL= 30 pF 温度補償間隔 2.0 s	V_{DD} = 5 V		6.1	8.1	µA
消費電流(6)	I_{DD6}		V_{DD} = 3 V		4.0	6.0	
消費電流(7)	I_{DD7}	f_{SCL} = 0 Hz, /INT = Hi-Z FOE = GND FOUT =出力 OFF (Hi-Z) 温度補償回路非動作時	V_{DD} = 5 V		0.38	1.55	µA
消費電流(8)	I_{DD8}		V_{DD} = 3 V		0.33	1.45	
消費電流(9)	I_{DD9}	f_{SCL} = 0 Hz, /INT = Hi-Z FOE = GND FOUT =出力 OFF (Hi-Z) 温度補償回路動作ピーク時	V_{DD} = 5 V		55	100	µA
消費電流(10)	I_{DD10}		V_{DD} = 3 V		50	95	
"H" 入力電圧 1	V_{IH1}	SCL, SDA, FOE 端子		0.8 × V_{DD}		5.5	V
"H" 入力電圧 2	V_{IH2}	EVIN 端子		0.8 × V_{DD}		V_{DD}	V
"L" 入力電圧	V_{IL}	SCL, SDA, FOE, EVIN 端子		GND–0.3		0.2 × V_{DD}	V
"H" 出力電圧	V_{OH1}	FOUT 端子 SOUT 端子	V_{DD} = 5 V, I_{OH} = –1 mA	4.5		5.0	V
	V_{OH2}		V_{DD} = 3 V, I_{OH} = –1 mA	2.2		3.0	
	V_{OH3}		V_{DD} = 3 V, I_{OH} = –100 µA	2.9		3.0	
"L" 出力電圧	V_{OL1}	FOUT 端子 SOUT 端子	V_{DD} = 5 V, I_{OL} = 1 mA	GND		GND+0.5	V
	V_{OL2}		V_{DD} = 3 V, I_{OL} = 1 mA	GND		GND+0.8	
	V_{OL3}		V_{DD} = 3 V, I_{OL} = 100 µA	GND		GND+0.1	
	V_{OL4}	/INT 端子	V_{DD} = 5 V, I_{OL} = 1 mA	GND		GND+0.25	V
	V_{OL5}		V_{DD} = 3 V, I_{OL} = 1 mA	GND		GND+0.4	
	V_{OL6}	SDA 端子	V_{DD} ≥ 1.6 V, I_{OL} = 3 mA	GND		GND+0.4	
入力リーク電流	I_{LK}	入力端子 V_{IN} = V_{DD} or GND		–0.5		0.5	µA
出力リーク電流	I_{OZ}	/INT, SDA, SOUT, FOUT 端子 V_{OUT} = V_{DD} or GND		–0.5		0.5	µA
EVIN 内蔵抵抗	R_{EVIN}	EVIN 端子		125	500	2000	kΩ
V_{DET} 電圧	V_{DET}	-		1.41	1.45	1.49	V
VLF 電圧	VLF	-		0.9	1.0	1.2	V

- 温度補償回路動作と消費電流

  本モジュールは、指定された温度補償間で温度補償回路が動作して水晶発振周波数が調整される瞬間に消費電流が増加します。このピーク電流は下図 0.7 ms 区間の中に発生します。
  I_{DD1}, I_{DD2} は温度補償間隔 2.0 秒指定時の平均消費電流値です。

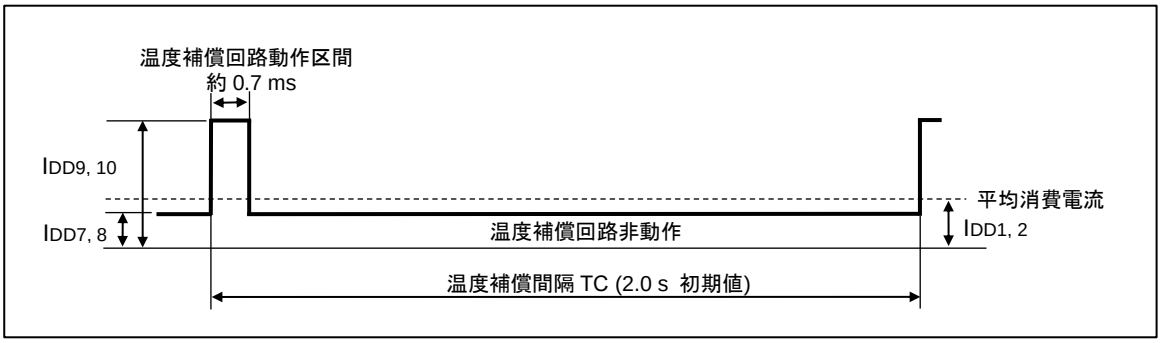


Figure 3 温度補償回路動作、消費電流

Table 6 消費電流 I_{DD1}, I_{DD2}（参考値） Ta = 25 °C

温度補償間隔秒	I_{DD1} Typ. (V_{DD} = 5.0 V)	I_{DD2} Typ. (V_{DD} = 3.0 V)	単位
0.5	0.46	0.40	µA
2	0.38	0.35	µA
10	0.38	0.33	µA
30	0.38	0.33	µA

7.2. AC 電気的特性

Table 7 AC 電気 *特記無き場合 GND = 0 V, V_{DD} = 1.6 V ~ 5.5 V, Ta = –40 °C ~ +105 °C

項目	記号	条件	100 kHz アクセス (Standard-Mode)		400 kHz アクセス (Fast-Mode)		単位
			Min.	Max.	Min.	Max.	
SCL クロック周波数	f_{SCL}	–	–	100	–	400	kHz
開始条件 セットアップ時間	$t_{SU;STA}$	–	4.7	–	0.6	–	µs
開始条件 ホールド時間	$t_{HD;STA}$	–	4.0	–	0.6	–	µs
データ セットアップ時間	$t_{SU;DAT}$	–	250	–	100	–	ns
データ ホールド時間	$t_{HD;DAT}$	–	0	–	0	–	ns
停止条件 セットアップ時間	$t_{SU;STO}$	–	4.0	–	0.6	–	µs
開始条件と停止条件の間のバスフリー時間	t_{BUF}	–	4.7	–	1.3	–	µs
SCL "L"時間	t_{LOW}	–	4.7	–	1.3	–	µs
SCL "H"時間	t_{HIGH}	–	4.0	–	0.6	–	µs
SCL,SDA 立ち上がり時間	t_r	–	–	1.0	–	0.3	µs
SCL,SDA 立ち下がり時間	t_f	–	–	0.3	–	0.3	µs
バス上の許容スパイク時間	t_{SP}	–	–	50	–	50	ns
FOUT 波形シンメトリ	SYM	50 % V_{DD}	40	60	40	60	%

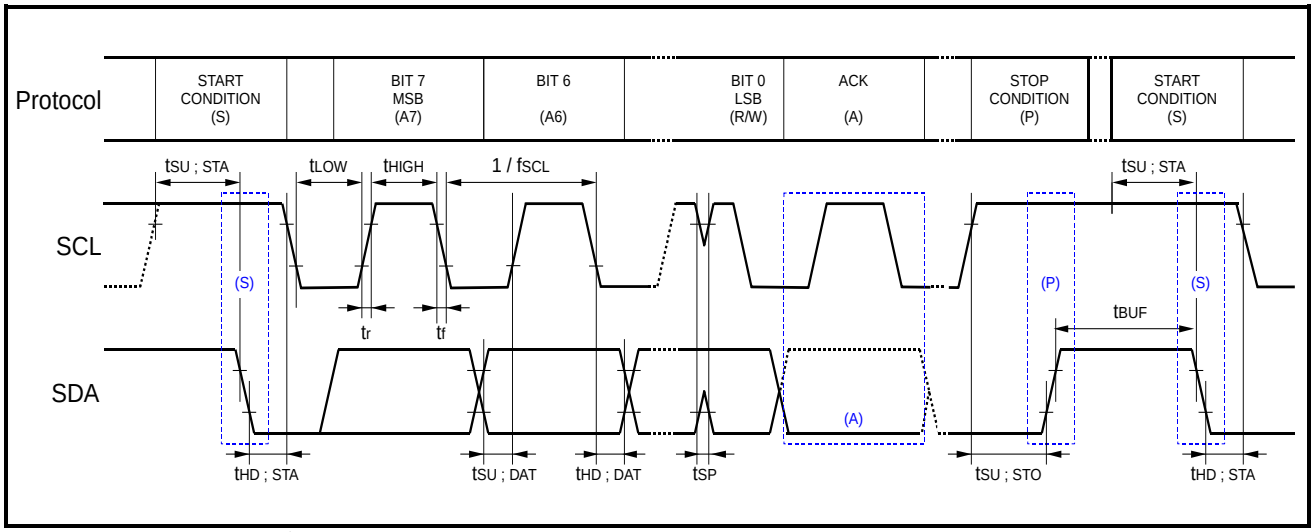


Figure 4 I²C-Bus タイミングチャート

*スレーブアドレス確定後、内部 1 Hz クロック 2 カウントで I²C-Bus インターフェイス回路がリセットされて、その後も読み出しを続けると FF が読み出されます。 この状態を防止するためには最初の START から STOP までを 1 秒以内に完了してください。
このため I²C 通信が中断放置されても最大 2 秒で SDA が解放されます。
通信を再開する場合はスタートコンディションの送信から開始してください。
*データ書き込み時はデータ 8 ビット送信後のアクノリッジビットの SCL 立ち上がりで 8 ビットデータを取り込みます。
ビットデータ取込み前に通信が遮断された場合 8 ビット未達のデータは書き込まれません。

8. 使用方法

8.1. レジスターテーブル

8.1.1. 書き込み/読み出しモード設定コード

レジスターに対するアドレス指定は 8 ビットです。レジスター00h ~ 0Fh は弊社製品（RX/RA8900CE, RX/RA8803/4803CE, RX8801/4801CE）と共通です。

20h 以降のアドレスへはアクセスしないでください。工場出荷調整値やテスト機能が存在します。

データ書き込みが行われると消費電流の増加や時計精度の悪化を招く可能性があります。

連続アクセスによりアドレスオートインクリメントが機能します。その場合上位 4 ビットアドレス固定で下位 4 ビットで循環します。

0A, 0B, 0C, 0D, 0E, 0F, 00, 01,,, 0E, 0F, 00, 01,,,, 1A, 1B, 1C, 1D, 1E, 1F, 10, 11,,,, 1E, 1F, 10, 11,,,,

8.1.2. レジスターテーブル 1

Table 8 レジスターテーブル (00h ~ 0Fh)

Address	Function	bit 7	bit 6	bit 5	bit 4	bit 3	bit 2	bit 1	bit 0	初期値	Write
00	SEC	○	40	20	10	8	4	2	1		可
01	MIN	○	40	20	10	8	4	2	1		可
02	HOUR	○	○	20	10	8	4	2	1		可
03	WEEK	○	6	5	4	3	2	1	0		可
04	DAY	○	○	20	10	8	4	2	1		可
05	MONTH	○	○	○	10	8	4	2	1		可
06	YEAR	80	40	20	10	8	4	2	1		可
07	RAM	•	•	•	•	•	•	•	•		可
08	MIN Alarm	AE	40	20	10	8	4	2	1		可
09	HOUR Alarm	AE	•	20	10	8	4	2	1		可
0A	WEEK Alarm	AE	6	5	4	3	2	1	0		可
	DAY Alarm		•	20	10	8	4	2	1		
0B	Timer counter 0	128	64	32	16	8	4	2	1		可
0C	Timer counter 1	32768	16384	8192	4096	2048	1024	512	256		可
0D	Control1	TEST	WADA	USEL	TE	FSEL1	FSEL0	TSEL1	TSEL0	02h	可
0E	Flag Register	○	○	UF	TF	AF	○	VLF	VDET	00h	可*
0F	Control2	CSEL1	CSEL0	UIE	TIE	AIE	○	○	RESET	40h	可

8.1.3. レジスターテーブル 2

Table 9 レジスターテーブル (10h ~ 1Fh)

Address	Function	bit 7	bit 6	bit 5	bit 4	bit 3	bit 2	bit 1	bit 0	初期値	Write
10	Time Stamp SEC	○	40	20	10	8	4	2	1	00h	不可
11	Time Stamp MIN	○	40	20	10	8	4	2	1	00h	不可
12	Time Stamp HOUR	○	○	20	10	8	4	2	1	00h	不可
13	Time Stamp WEEK	○	6	5	4	3	2	1	0	00h	不可
14	Time Stamp DAY	○	○	20	10	8	4	2	1	00h	不可
15	Time Stamp MONTH	TSVLF	TSVDET	○	10	8	4	2	1	00h	不可
16	Time Stamp YEAR	80	40	20	10	8	4	2	1	00h	不可
17	EVIN set	ECP	EHL	EPU	RCE	EIE	○	ET1	ET0	00h	可
18	EVIN det	EF	○	○	○	EVMON	○	○	○	00h	可
19	SOUT set1	SOE7	SOE6	SOE5	SOE4	SOE3	SOE2	SOE1	SOE0	00h	可
1A	SOUT set2	DCE	DC	○	○	SRV	FS2	FS1	FS0	00h	可
1B	Timer set	TSTP	TRES	○	○	○	○	○	○	00h	可
1C	Timer0 現在値	128	64	32	16	8	4	2	1	00h	不可
1D	Timer1 現在値	32768	16384	8192	4096	2048	1024	512	256	00h	不可
1E	Timer2 現在値	8388608	4194304	2097152	1048576	524288	262144	131072	65536	00h	不可
1F	Timer counter 2	8388608	4194304	2097152	1048576	524288	262144	131072	65536	00h	可

8.1.4. クイックリファレンス

Table 10 制御ビットクイックリファレンス

時刻更新割込み			タイマーソースクロック		
USEL	0	毎秒更新 初期値	TSEL1, TSEL0	00	4096 Hz
	1	毎分更新		01	64 Hz
FOUT 出力周波数				10	1Hz. 秒桁と非同期 初期値
FSEL1, FSEL0	00	32.768 kHz 初期値		11	60 秒 分桁の更新と同期
	01	1024 Hz	温度補正周期		
	10	1 Hz	CSEL1, CSEL0	00	0.5 秒
	11	32.768 kHz		01	2.0 秒 初期値
				10	10 秒
				11	30 秒

8.1.5. レジスター初期値

0 V からの初期電源投入時、及び、バッテリーバックアップから復帰したときに VLF ビットが"1"の場合は電源電圧低下が発生して各レジスター値が失われた可能性があります。必ず全てのアドレスの値を初期化してください。
日付･時間として有り得ないデータは設定しないでください。
0 V からの初期電源投入時は以下のビットだけがセット･リセットされます。

Table 11 レジスター初期値

初期電源投入後の初期値一覧	
初期値	該当ビット名称
1	TSEL1, VLF, VDET, CSEL0
0	TEST, WADA, USEL, TE, FSEL1, FSEL0, TSEL0, UF, TF, AF, EF, CSEL1, UIE, TIE, AIE, RESET, TSVLF, TSVDET, ECP, EHL, EPU, RCE, EIE, ET1, ET0, EVMON, SOE0~ SOE7, DCE, DC, SRV, FS0 ~ FS2, TRES, TSTP, アドレス 1Ch から 1Fh の全てのビット

上記以外のビットは初期化されず電源投入後の値は不定です。
初期電源投入時および RTC の内部機能で時計カレンダーが特定の値に設定されることはありません。
電源投入および バックアップからの復帰に関しては【8.10. 電源初期投入 および バックアップへの移行、復帰】を参照ください。

*1) FSEL 1,0 の初期値は、"00"で FOUT 端子から 32.768 Hz 出力が設定されます。
*2) CSEL 1,0 の初期値は、"01"で温度補償動作間隔 2 秒が設定されます。
*3) UF,TF,AF,EF の各ビットに"1"の書き込みを行ってもビット値は変化しません。ゼロを書き込むとゼロクリアされます。
*4) "○"マークはライト無効でリード値は常に"0"です。
*5) "•"マークは RAM bit で 0/1 がリードライト可能です。
*6) TEST ビットは弊社品質検査用ビットです。"1"にセットされた場合の動作は保証されません。
*7) アラームを使用しない場合、Address 8 ~ A は RAM として使用可能ですが
意図しない偶然のアラーム一致による割り込み出力を避けるために、AIE を"0"にクリアしてください。
*8) タイマーを使用しない場合、Address B, C, 1F は RAM として使用可能ですが
アラームと同様に意図しないタイマー割り込み出力を避けるために、TE, TIE を"0"にクリアしてください。

8.2. レジスター説明

8.2.1. 計時・カレンダーレジスター（SEC ～ YEAR）

データは BCD 形式です。(例）SEC レジスターが "0101 1001" ならば 59 秒を意味します。
時刻計時は 24 時間制です。

Table 12 計時･カレンダーレジスター

Address	Function	bit 7	bit 6	bit 5	bit 4	bit 3	bit 2	bit 1	bit 0
00	SEC	○	40	20	10	8	4	2	1
01	MIN	○	40	20	10	8	4	2	1
02	HOUR	○	○	20	10	8	4	2	1
03	WEEK	○	6	5	4	3	2	1	0
04	DAY	○	○	20	10	8	4	2	1
05	MONTH	○	○	○	10	8	4	2	1
06	YEAR	80	40	20	10	8	4	2	1

1) SEC レジスター

秒桁の計時カウンターです。00 秒, 01 秒, 02 秒 ～59 秒, 00 秒, 01 秒 ～ の順に更新します。
SEC レジスターに書き込みを行うと、1 秒未満の内部カウンター（16 kHz ~ 2 Hz）がゼロクリアされます。
このため, マスター時刻に合わせて秒を書き込んだ場合は
次の秒桁上げまでのタイミングが 1000 ms +0 μs ~ –30.5 μs の精度に収まります。
注意: マスター時刻と非同期な秒データの書き込みを繰り返すと秒未満リセットが累積されて
時刻遅れを招く場合があります。
例: 59 秒に 59 秒をオーバーライトした場合に
秒未満リセットによって 59 秒 99 が 59 秒 00 に約 1 秒戻るようなケースも考えられます。
うるう秒対応: 60 秒をセットした場合は次の更新値は 00 秒になり、以降は上記の通常更新が行われますので
うるう秒の補正の際に 60 秒書き込み処理が可能です。

2) MIN レジスター

00 分, 01 分, 02 分 ～59 分, 00 分, 01 分 ～ の順に更新します。

3) HOUR レジスター

24 時間カウンターです。00 時, 01 時, 02 時 ～23 時, 00 時, 01 時 ～ の順に更新します。

4) WEEK レジスター

7 ビットのシフトレジスター形式でカウントされます。
01h → 02h → 04h → 08h → 10h → 20h → 40h → 01h で循環します
複数の曜に"1"をセットしないでください。
下表はレジスター値と曜の割り付け例です。システムに応じて最適に割り付けてください。
曜カウンターの値は他の時計カレンダー値に影響を与えません。

Table 13 WEEK レジスター

bit 6	bit 5	bit 4	bit 3	bit 2	bit 1	bit 0	曜割り付け
0	0	0	0	0	0	**1**	日
0	0	0	0	0	**1**	0	月
0	0	0	0	**1**	0	0	火
0	0	0	**1**	0	0	0	水
0	0	**1**	0	0	0	0	木
0	**1**	0	0	0	0	0	金
1	0	0	0	0	0	0	土

5) DAY レジスター

大の月、小の月に従い日付が更新されます。
YEAR レジスターが 00 を含む 4 の倍数年 (00 年,04 年, 08 年, 12 年・・・・ 88 年, 92 年, 96 年) は
うるう年と判定されて 2 月の 29 日を表示します。

Table 14 DAY レジスター

DAY	月	DAY 更新内容
Write / Read	**1, 3, 5, 7, 8, 10, 12 月**	01 日, 02 日, 03 日 ・・・ 30 日, **31 日, 01 日** ~
	4, 6, 9, 11 月	01 日, 02 日, 03 日 ・・・ **30 日, 01 日**, 02 日 ~
	平年の 2 月	01 日, 02 日, 03 日 ・・・ **28 日, 01 日**, 02 日 ~
	うるう年の 2 月	01 日, 02 日, 03 日 ・・・ 28 日, **29 日, 01 日** ~

6) MONTH レジスター

01 月, 02 月, 03 月 ･･･ 12 月, 01 月, 02 月 ~ の順に更新します。

7) YEAR レジスター

00 年, 01 年, 02 年 ~ 99 年, 00 年, 01 年 ~ の順に更新します。

＜うるう年・平年の定義＞

うるう年：4 で割り切れる西暦年および 400 で割り切れる西暦年

例 ：2004, 2008, 2012,,,　2096, 2000, 2400, 2800,,,

平年：　4 で割り切れない西暦年および 100 で割り切れる西暦年

例 ：2001, 2002, 2003, 2005,,,2099, 2100, 2200, 2300, 2500,,,

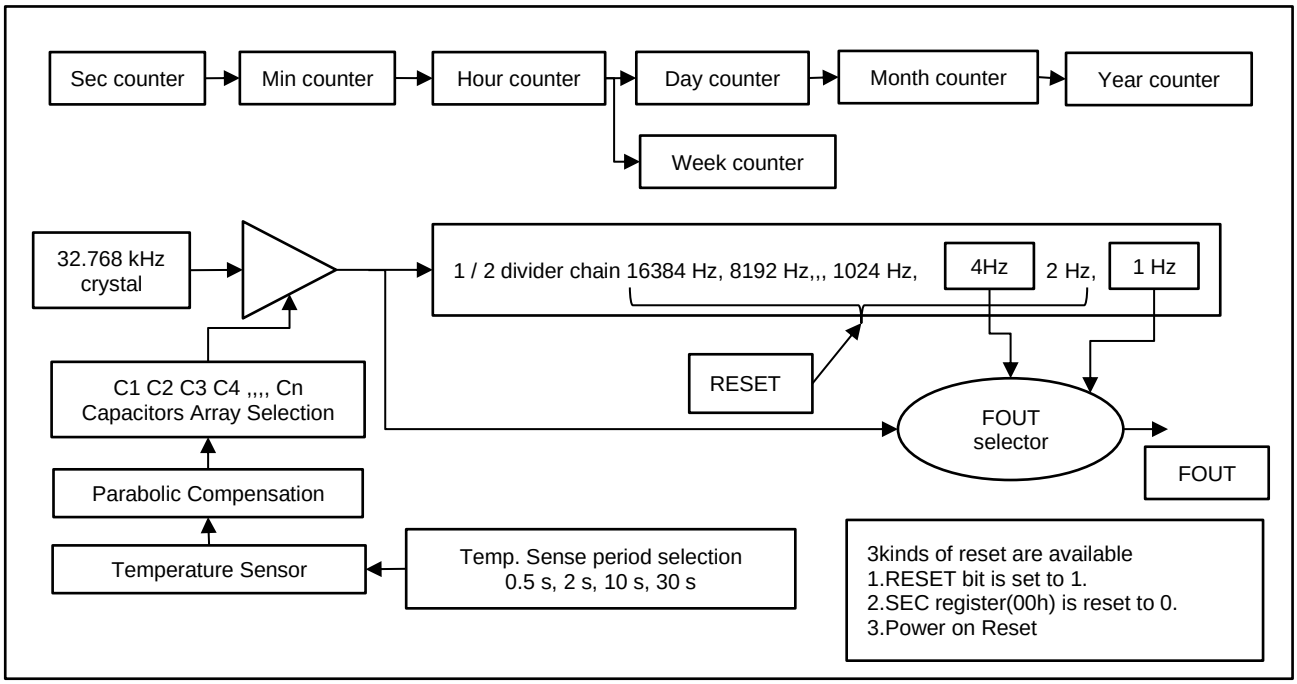


Figure 5　計時カレンダー回路ブロック図

8.2.2. アラームレジスター

Table 15　アラームレジスター

Address	Function	bit 7	bit 6	bit 5	bit 4	bit 3	bit 2	bit 1	bit 0
08	MIN Alarm	**AE**	40	20	10	8	4	2	1
09	HOUR Alarm	**AE**	•	20	10	8	4	2	1
0A	WEEK Alarm	**AE**	6	5	4	3	2	1	0
	DAY Alarm		•	20	10	8	4	2	1
0D	Control1	TEST	**WADA**	USEL	TE	FSEL1	FSEL0	TSEL1	TSEL0
0E	Flag Register	○	○	UF	TF	**AF**	○	VLF	VDET
0F	Control2	CSEL1	CSEL0	UIE	TIE	**AIE**	○	○	RESET

アラームは 曜、日、時、分の設定が可能です。

詳細な使用方法は 8.5. アラーム割り込み機能を参照してください。

8.2.3. ウェイクアップタイマー制御レジスター

Table 16 ウェイクアップタイマーレジスター

Address	Function	bit 7	bit 6	bit 5	bit 4	bit 3	bit 2	bit 1	bit 0	Read	Write
0B	Timer counter 0	128	64	32	16	8	4	2	1	可	可
0C	Timer counter 1	32768	16384	8192	4096	2048	1024	512	256	可	可
1B	Timer set	TSTP	TRES	○	○	○	○	○	○	可	可
1C	Timer0 現在値	128	64	32	16	8	4	2	1	可	不可
1D	Timer1 現在値	32768	16384	8192	4096	2048	1024	512	256	可	不可
1E	Timer2 現在値	8388608	4194304	2097152	1048576	524288	262144	131072	65536	可	不可
1F	Timer counter 2	8388608	4194304	2097152	1048576	524288	262144	131072	65536	可	可

ウェイクアップタイマー機能に使用する 24 ビットの内部プリセッタブル･ダウンカウンターを制御するレジスターです。
詳しい使用方法は 8.6. ウェイクアップタイマー割り込み機能を参照してください。

8.2.4. コントロールレジスター・フラグレジスター

Table 17 コントロールレジスター･フラグレジスター

Address	Function	bit 7	bit 6	bit 5	bit 4	bit 3	bit 2	bit 1	bit 0
0D,	Control1	TEST	WADA	USEL	TE	FSEL1	FSEL0	TSEL1	TSEL0
0E,	Flag Register	○	○	UF	TF	AF	○	VLF	VDET
0F,	Control2	CSEL1	CSEL0	UIE	TIE	AIE	○	○	RESET

1) TEST ビット: 弊社の品質テスト用のビットです。
必ず 0 にクリアしてご使用ください。1 の場合は消費電流の増加や時計精度の悪化が起こる場合があります。

Table 18 TEST ビット

TEST	データ	内 容
Write	0	TEST ビットはゼロクリアされます
	1	TEST ビットに1をセットするのは禁止です
Read	0	TEST ビットはゼロクリアされています
	1	TEST ビットがセットされています。ゼロクリアしてください

2) VLF (Voltage Low Flag)
VLF は発振回路の電源電圧の低下を検出して記録する自己監視ビットです。
VLF ビットが"1"を示している場合は水晶発振の停止、あるいは電源が切断された可能性がありますので
全てのアドレスのデータを初期化してください。
発振回路電圧低下を検出した VLF ビットは"0"を書き込むまで"1"を保持します。
VLF は他の機能の影響を受けません。VLF に”1”の書き込みはできません。
VLF 監視回路は周期的検出では無く常時検出しています。

Table 19 VLF ビット

VLF	データ	内 容
Write	0	VLF ビットはゼロクリアされます。
	1	VLF = 1 でも VLF = 0 でもその値が保持されます フラグ値を保持したい場合は1を書き込んでください
Read	0	電源電圧の低下や水晶発振停止の履歴はありません
	1	電源電圧低下または水晶発振停止の履歴があります VLF 電圧 1.0 V Typ. Table 5 DC 電気的特性 参照

3) VDET (Voltage Detect Flag)
VDET は V_{DD} 電圧が温度補償回路最低動作電圧より低下したかを検出する自己監視ビットで"1"で温度補償動作の停止、すなわち、時刻精度が仕様を外れた履歴を示し"0"を書き込むまで保持します。
V_{DD} 電圧が V_{DET} 電圧を上回ると温度補償動作は再開されます。
VDET は他の機能の影響を受けません。
VDET に”1”の書き込みはできません。
VDET は CSEL0, CSEL1 ビットで設定された温度補正タイミングで検出動作が行われます。

Table 20 VDET ビット

VDET	データ	内 容
Write	0	VDET ビットはゼロクリアされます
	1	VDET = 1 でも VDET = 0 でもその値が保持されます フラグ値を保持したい場合は1を書き込んでください
Read	0	温度補償動作の停止履歴はありません
	1	時温度補償動作の停止履歴があります V_{DET} 電圧 1.45 V Typ. Table 5 DC 電気的特性 参照

4) RESET ビット

Table 21 RESET ビット

RESET	データ	内 容
Write	0	“0”の書き込みは無効です
	1	計時カレンダー回路の秒未満のカウンター (16 kHz ~ 2 Hz)が アドレス 0F の書き込み完了 ACK のタイミングでゼロクリアされて RESET ビットも自動クリアされます
Read	0	RESET の読み出し値は常に”0”です

RESET は高精度な時刻合せを行う場合に使用します。
RESET を"1"にすると計時カレンダー回路の秒未満のカウンター (16 kHz ~ 2 Hz) が
RESET のセット書き込み終了の STOP 条件受信時にリセットされて RESET も自動クリアされます。
RESET 実行から次の秒桁上げまでの時間は 1000 ms + (0 ~ –30.5 μs) の精度が得られます。
RESET の実行はアドレス指定による 1 回の書き込みを推奨します。
秒未満のカウンターがリセットされた間の時間は、アラーム、ウェイクアップタイマー、時刻更新割り込み等の動作にも影響します。秒未満のカウンターがリセットされることは途中まで進んでいた秒カウントがゼロに戻されることになり、頻繁な RESET 実行は時刻遅れを招きますので注意してください。
[SEC] レジスター項を参照してください。

5) USEL ビット (Update Interrupt Select)
/INT 端子から時刻更新時に割り込みを出力させるタイミングを指定します。
8.7. 時刻更新割り込み機能を参照ください。

6) TSEL1, TESL0 ビット
ウェイクアップタイマーのカウントダウン周期 (ソースクロック) を指定するビットです。
8.6. ウェイクアップタイマー割り込み機能を参照ください。

7) FSEL ビット
FOUT 端子出力周波数を指定します。初期電源投入時は、32.768 kHz が選択されます。

Table 22 FSEL ビット

FSEL1	FSEL0	FOUT 周波数
0	0	32.768 kHz（初期値）
0	1	1024 Hz
1	0	1 Hz
1	1	32.768 kHz

8) CSEL ビット
温度補償動作の間隔を指定します。初期電源投入時は、2.0 s が設定されます。
8.8. 温度補償機能を参照ください。

Table 23 CSEL ビット

CSEL1	CSEL0	温度補償間隔
0	0	0.5 s
0	1	2 s (初期値)
1	0	10 s
1	1	30s

9) AF ビット (Alarm Flag)
アラーム割り込みを検出して、結果を保持するフラグです。
8.5. アラーム割り込み機能を参照ください。

10) TF ビット (Timer Flag)
ウェイクアップタイマー割り込みの結果を保持するフラグです。
8.6. ウェイクアップタイマー機能を参照ください。

11) UF ビット (Update Flag)
時刻更新割り込みの結果を保持するフラグです。
8.7. 時刻更新割り込み機能を参照ください。

12) AIE, TIE , UIE ビット (Alarm, Timer, Update Interrupt Enable)
AF,TF,UF が1にセットされた場合、/INT 端子の出力を許可するビットです。
8.5 アラーム割り込み機能、8.6. ウェイクアップタイマー割り込み機能、8.7. 時刻更新割り込み機能を参照ください。

Table 24 AIE, TIE, UIE ビット

機能	発生条件	発生フラグ	/INT 割り込み許可ビット
アラーム	アラーム一致	AF	AIE
タイマー	タイマーカウントゼロ	TF	TIE
時刻更新	指定された時刻更新時	UF	UIE

8.2.5. SOUT コントロールレジスター

Table 25 SOUT コントロールレジスター

Address	Function	bit 7	bit 6	bit 5	bit 4	bit 3	bit 2	bit 1	bit 0	Read	Write
19	SOUT set1	SOE7	SOE6	SOE5	SOE4	SOE3	SOE2	SOE1	SOE0	可	可
1A	SOUT set2	DCE	DC	○	○	SRV	FS2	FS1	FS0	可	可

1) SOUT set1 レジスター (19h)

SOUT set1 レジスターに“69h=01101001b”を書き込むことで SOUT 端子機能が有効になります。

“69h”以外の値では SOUT 端子は出力停止 (Hi-Z) となります。

2) DCE ビット (Direct Control Enable)、DC ビット (Direct Control)

DCE ビットが1のときは DC ビットのコントロールが有効になります。

DCE ビットが 0 のときは各フラグ値を SOUT 端子に出力可能です。

Table 26 DCE, DC ビット

DCE	DC	動作
0	0	SRV、FS0~2 で指定されたフラグレジスターを SOUT 出力
0	1	
1	0	SOUT = Low 出力　　SRV ビットで反転はできません
1	1	SOUT = High 出力　　SRV ビットで反転はできません

3) SRV ビット (SOUT Reverse)

SOUT 出力を反転します。

各検出フラグは HIGH アクティブですが SRV ビットで/INT 端子と同相の LOW アクティブ出力に変更できます。

Table 27 SRV ビット

SRV	動作
0	SOUT 出力は反転しません
1	SOUT 出力は反転されます

4) FS0 ~ 2　ビット

各フラグ値を SOUT 端子から出力可能です。SOUT set1 レジスターで SOUT 機能を有効にしてください。

出力するフラグは FS0, FS1, FS2 ビットで選択が可能です。

Table 28 FS ビット

DCE	FS2	FS1	FS0	出力される フラグ	SOUT	
					SRV=1	SRV=0
0	0	0	0	TF	TF の反転	TF
0	0	0	1	AF	AF の反転	AF
0	0	1	0	UF	UF の反転	UF
0	0	1	1	EF	EF の反転	EF
0	1	0	0	VDET	VDET の反転	VDET
0	1	0	1	VLF	VLF の反転	VLF
0	上記以外			---	Low	
1	---			----	DC	

FS0, FS1, FS2 ビットが 000 ~ 101 で選択されたフラグビットの値が SOUT 端子に出力されます。

選択されたフラグ値は SRV ビットで反転出力が可能です。

この機能で RA8804CE の電圧低下検出などを外部のコントローラー等に出力することができます。

FS0, FS1, FS2 が上記以外の場合は、SRV ビットに関わらず、Low が出力されます。これを SRV で反転はできません。

8.2.6. タイムスタンプデータ / イベントコントロールレジスター

Table 29 タイムスタンプデータ・イベントコントロール

Address	Function	bit 7	bit 6	bit 5	bit 4	bit 3	bit 2	bit 1	bit 0	Read	Write
10	Time Stamp SEC	○	40	20	10	8	4	2	1	可	不可
11	Time Stamp MIN	○	40	20	10	8	4	2	1	可	不可
12	Time Stamp HOUR	○	○	20	10	8	4	2	1	可	不可
13	Time Stamp WEEK	○	6	5	4	3	2	1	0	可	不可
14	Time Stamp DAY	○	○	20	10	8	4	2	1	可	不可
15	Time Stamp MONTH	TSVLF	TSVDET	○	10	8	4	2	1	可	不可
16	Time Stamp YEAR	80	40	20	10	8	4	2	1	可	不可
17	EVIN set	ECP	EHL	EPU	RCE	EIE	○	ET1	ET0	可	可
18	EVIN det	EF	○	○	○	EVMON	○	○	○	可	可

1) Time stamp (SEC ~ YEAR)
EVIN 端子の入力検出時に、計時・カレンダーレジスターの値が記録されるレジスターです。
イベント検出・タイムスタンプ動作は ECP, EHL, EPU, RCE, ET1, ET0 で設定します。

2) Time stamp (TSVLF、TSVDET)
EVIN 端子のイベント入力検出時に TSVLF には VLF ビット、TSVDET には VDET ビットの値が記録されます。

3) ECP ビット (Event Capture enable)
ECP は EVIN 端子のイベント検出時にタイムスタンプを行うか禁止するかを指定します。

Table 30 ECP ビット

0（初期値）	タイムスタンプ禁止
1	タイムスタンプ動作

4) EHL ビット (High / Low detection select)
EHL は EVIN 端子のイベント入力の検出レベルを指定します。
EHL ビットで指定したレベルがデバウンス周期以上保持されると検出します。

Table 31 EHL ビット

0（初期値）	"L"レベルを検出
1	"H"レベルを検出

5) EPU ビット (Enable Pull-Up register)
EPU は EVIN 端子の Pull Up 抵抗の ON/OFF 指定ビットです。

Table 32 EPU ビット

0（初期値）	Pull Up 抵抗 OFF
1	Pull Up 抵抗 ON

6) RCE ビット (Repeat Capture Enable)
RCE は繰り返しタイムスタンプ動作の可否を指定します。

Table 33 RCE ビット

0	繰り返し禁止 タイムスタンプ実行後、ECP は"0"クリアされて ECP を再度設定するまでタイムスタンプは実行されません
1	繰り返し有効 タイムスタンプ実行後、ECP は"0"クリアされず、イベント検出のたびにタイムスタンプが実行されます。タイムスタンプレジスターはその都度上書きされ最新のタイムスタンプが記録されます

7) EF ビット (Event trigger Flag)
EF は EVIN 端子の入力検出の履歴を示すフラグです。

Table 34 EF ビット

Write	0	イベント入力検出による/INT 出力は解除されます
	1	EF=1 でも EF=0 でもその値が保持されます フラグ値を保持したい場合は1を書き込んでください
Read	0	イベント入力検出の履歴はありません
	1	イベント入力検出の履歴があります

8) ET1, ET0 ビット (Event Input debounce Time Set)
イベント入力端子 (EVIN) のデバウンス機能のフィルター周期を設定します。

Table 35 ET ビット

ET1	ET0	周期
0	0	デバウンス機能無効 (*1)　初期値
0	1	3.9 ms
1	0	15.6 ms
1	1	125 ms

(*1) デバウンス機能無効の場合は、およそ 60 μs のアクティブ入力で検出します。

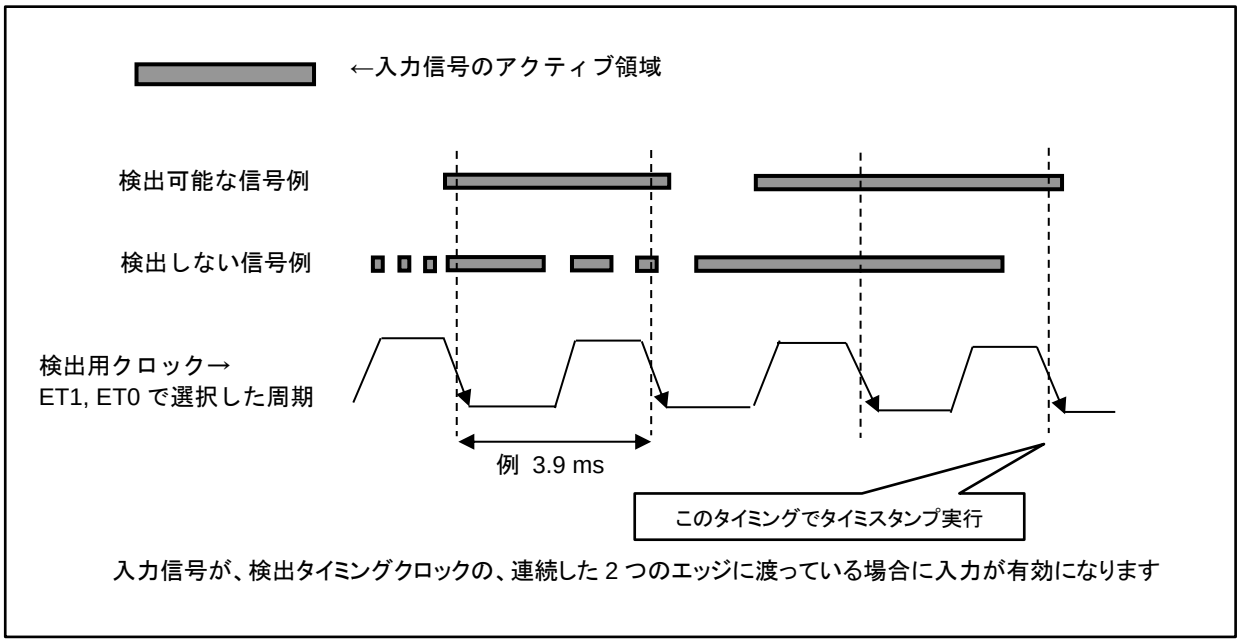


Figure 6 EVIN デバウンス機能

9) EIE ビット (Event Interrupt Enable)
外部割り込みイベント検出時の、/INT 端子への割り込み出力可否を指定します。

Table 36 EIE ビット

EIE	動作
0	1) イベント割り込みは出力されません（/INT = Hi-Z 継続） 2) イベント割り込み信号を解除する（/INT, " L " → Hi-Z）　※
1	イベント割り込み信号の出力を許可します（/INT = Hi-Z → L） [注意] イベント割り込み出力は自動解除しません

※ /INT 出力は他の割り込み要因（タイマー、アラーム、時刻更新）との OR 条件が出力されます。

10) EVMON bit (Event Monitor)
EVMON は EVIN 端子へのイベント信号入力レベルを示します。
EVMON はリードオンリーで書き込みはできません。

Table 37 EVMON ビット

EVMON	動作
0	EVIN 端子に L レベル信号が入力されています
1	EVIN 端子に H レベル信号が入力されています

8.3. SOUT 機能
8.3.1. SOUT の 2 つの機能

(1) FS ビットによって指定されたフラグ値を SOUT 端子から出力可能です。（SOUT 機能プログラム例 1）
この機能で VDET, VLF などの自己監視フラグ値を/INT 端子とは別の SOUT 端子からシステムに報知できます。
ユーザーシステムが待機状態における RTC の動作を確認することができます。
(2) DC ビットを用いて SOUT 端子の出力を自由にコントロール可能です。（SOUT 機能プログラム例 2）
この機能は SOUT 端子に接続された LED の点灯などの応用が可能です。

8.3.2. SOUT 機能プログラム例 1
V_{DD}の電圧低下が発生した場合にSOUT端子からLOWを出力します。
タイミングチャートおよび SOUT 機能のプログラム例を以下に示します。(Step1~ 7)

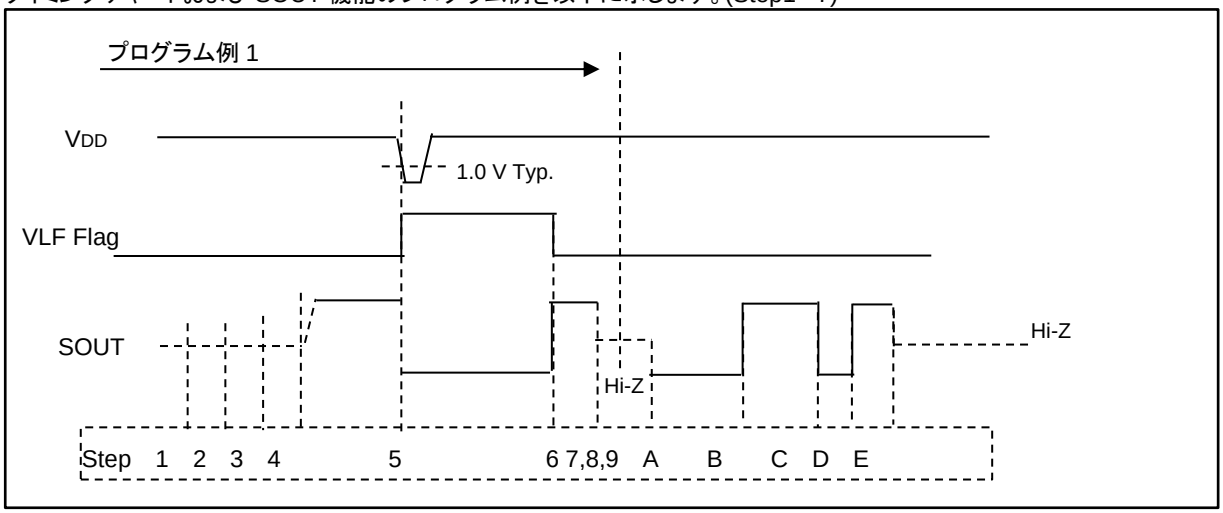


Figure 7　SOUT 機能プログラム例 1

STEP 1	内容		設定前に SOUT を無効にしておきます							
	Command Example		WriteRA8804(19h, 00h)							
	Target Address	19h	SOE7	SOE6	SOE5	SOE4	SOE3	SOE2	SOE1	SOE0
	Write Data	00h	0	0	0	0	0	0	0	0

STEP 2	内容		VLF をクリアします。UF,TF,AF、VDET はフラグ値を保持しておきます 各フラグ値を保持するかクリアするかは任意です							
	Command Example		WriteRA8804(0Eh, 39h);							
	Target Address	0Eh	0	0	UF	TF	AF	0	VLF	VDET
	Write Data	39h	0	0	1	1	1	0	0	1

STEP 3	内容		VLF フラグ を LOW アクティブ（反転）で SOUT に出力させます							
	Command Example		WriteRA8804(1Ah,0Dh);							
	Target Address	1Ah	DCE	DC	0	0	SRV	FS2	FS1	FS0
	Write Data	0Dh	0	0	0	0	1	1	0	1

STEP 4	内容		任意のタイミングで SOUT 機能を開始させます							
	Command Example		WriteRA8804(19h, 69h);							
	Target Address	19h	SOE7	SOE6	SOE5	SOE4	SOE3	SOE2	SOE1	SOE0
	Write Data	69h	0	1	1	0	1	0	0	1

STEP 5	V_{DD} の電圧低下が検出されると SOUT から Low が出力されます

STEP 6	内容		VLF フラグをクリアすると SOUT は HIGH を出力します							
	Command Example		WriteRA8804(0Eh, 39h);							
	Target Address	0Eh	0	0	UF	TF	AF	0	VLF	VDET
	Write Data	39h	0	0	1	1	1	0	0	1

STEP 7	内容		SOUT 機能を無効にします							
	Command Example		WriteRA8804(19h, 00h);							
	Target Address	19h	SOE7	SOE6	SOE5	SOE4	SOE3	SOE2	SOE1	SOE0
	Write Data	00h	0	0	0	0	0	0	0	0

8.3.3. SOUT 機能プログラム例 2

DCビットの値をSOUT端子から汎用ポートのように出力します。

タイミングチャートおよび SOUT 機能のプログラム例を以下に示します。(Step9 ~ E)

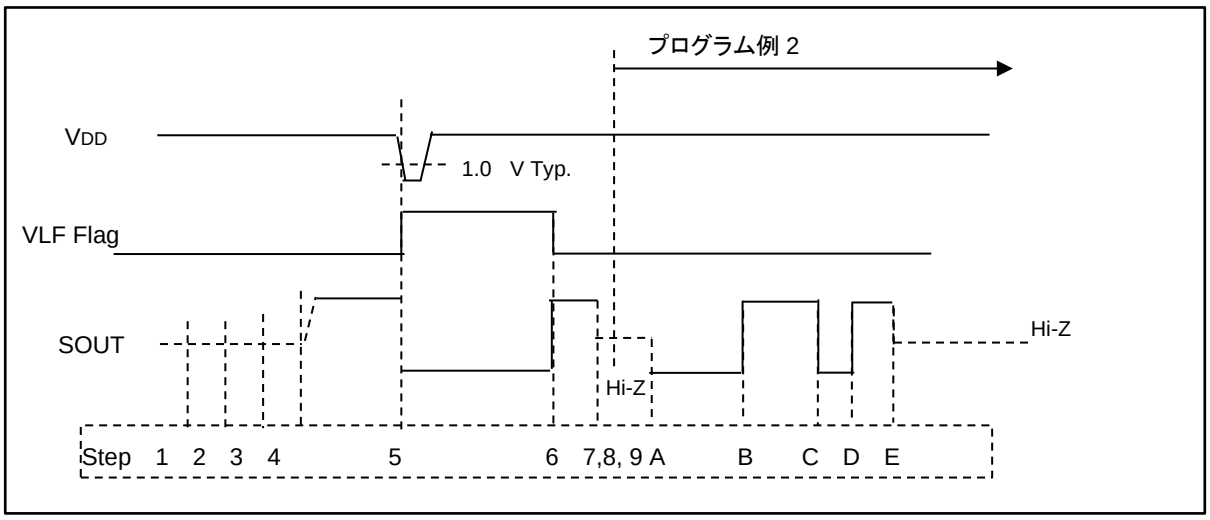


Figure 8　SOUT 機能プログラム例 2

STEP 8	内容		SOUT を無効.にします							
	Command Example		WriteRA8804(19h, 00h)							
	Target Address	19h	SOE7	SOE6	SOE5	SOE4	SOE3	SOE2	SOE1	SOE0
	Write Data	00h	0	0	0	0	0	0	0	0

STEP 9	内容		DCE ビットで SOUT 出力をコントロール可能にします							
	Command Example		WriteRA8804(1Ah, 80h);							
	Target Address	1Ah	DCE	DC	0	0	SRV	FS2	FS1	FS0
	Write Data	80h	1	0	0	0	0	0	0	0

STEP A	内容		SOUT を有効にします							
	Command Example		WriteRA8804(19h, 69h);							
	Target Address	19h	SOE7	SOE6	SOE5	SOE4	SOE3	SOE2	SOE1	SOE0
	Write Data	69h	0	1	1	0	1	0	0	1

STEP B	内容		SOUT から HIGH を出力させます							
	Command Example		WriteRA8804(1Ah, C0h);							
	Target Address	1Ah	DCE	DC	0	0	SRV	FS2	FS1	FS0
	Write Data	C0h	1	1	0	0	0	0	0	0

STEP C	内容		SOUT から LOW を出力させます							
	Command Example		WriteRA8804(1Ah, 80h);							
	Target Address	1Ah	DCE	DC	0	0	SRV	FS2	FS1	FS0
	Write Data	80h	1	0	0	0	0	0	0	0

STEP D	内容		SOUT から HIGH を出力させます							
	Command Example		WriteRA8804(1Ah, C0h);							
	Target Address	1Ah	DCE	DC	0	0	SRV	FS2	FS1	FS0
	Write Data	C0h	1	1	0	0	0	0	0	0

STEPE	内容		SOUT を無効にします							
	Command Example		WriteRA8804(19h, 00h)							
	Target Address	19h	SOE7	SOE6	SOE5	SOE4	SOE3	SOE2	SOE1	SOE0
	Write Data	00h	0	0	0	0	0	0	0	0

8.4. タイムスタンプ機能

EVIN端子への入力信号を検出して、そのタイミングの時刻データ、VLF、VDETデータが保存されます。
システムエラーなどが発生した年 ～ 秒をRTCに記録させて解析するなどの応用が可能です。

8.4.1. タイムスタンプ機能プログラム例

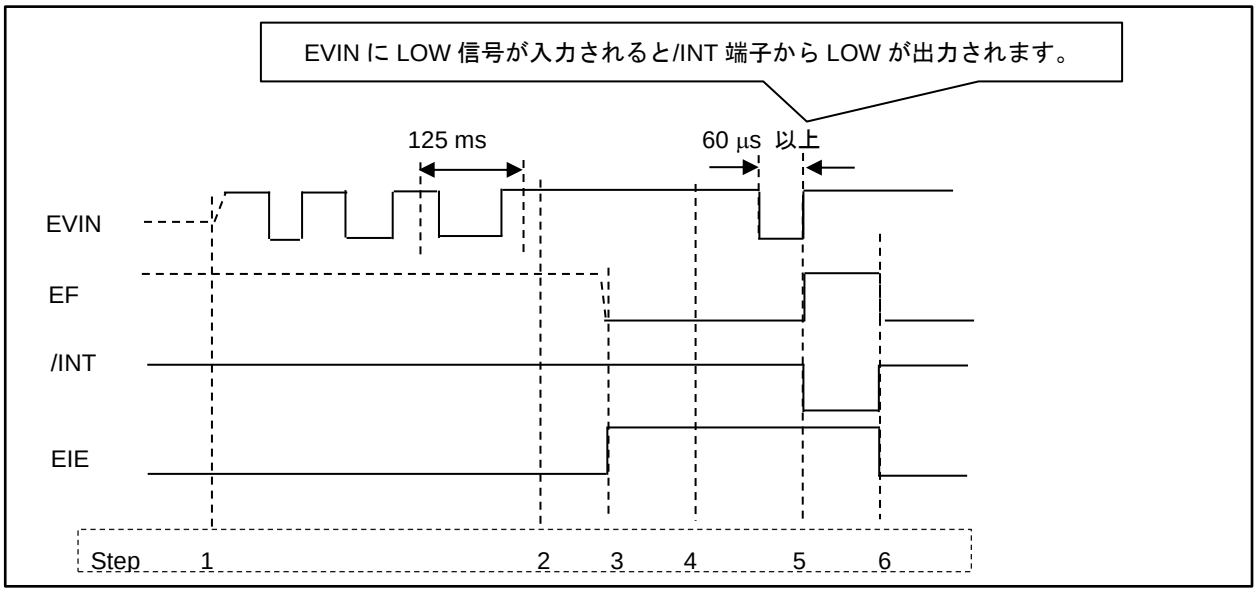


Figure 9　タイムスタンプ機能プログラム例

STEP1	内容		EVIN 割り込みを無効にして EVIN 設定を行います							
	Command Example		WriteRA8804(17h, 23h)							
	Target Address	17h	ECP	EHL	EPU	RCE	EIE	0	ET1	ET0
	Write Data	23h	0	0	1	0	0	0	1	1

STEP2	内容		EVIN 以外の使用しない割り込みを無効にします							
	Command Example		WriteRA8804(0Fh, 40h)							
	Target Address	0Fh	CSEL1	CSEL0	UIE	TIE	AIE	0	0	RESET
	Write Data	40h	0	1	0	0	0	0	0	

STEP3	内容		EF をクリアしておきます							
	Command Example		WriteRA8804(18h,00h)							
	Target Address	18h	EF	0	0	0	EVMON	0	0	0
	Write Data	00h	0	0	0	0	0	0	0	0

STEP4	内容		EVIN 検出割り込みを有効にします							
	Command Example		WriteRA8804(17h, A8h)							
	Target Address	17h	ECP	EHL	EPU	RCE	EIE	0	ET1	ET0
	Write Data	A8h	1	0	1	0	1	0	0	0

STEP5	60 μs 以上の EVIN 入力が起こると時刻データ、VLF, VDET データが保存されます

STEP6	EF もしくは EIE ビットをクリアすると INIT は Hi-Z に解放されます

8.4.2. タイムスタンプタイムチャート

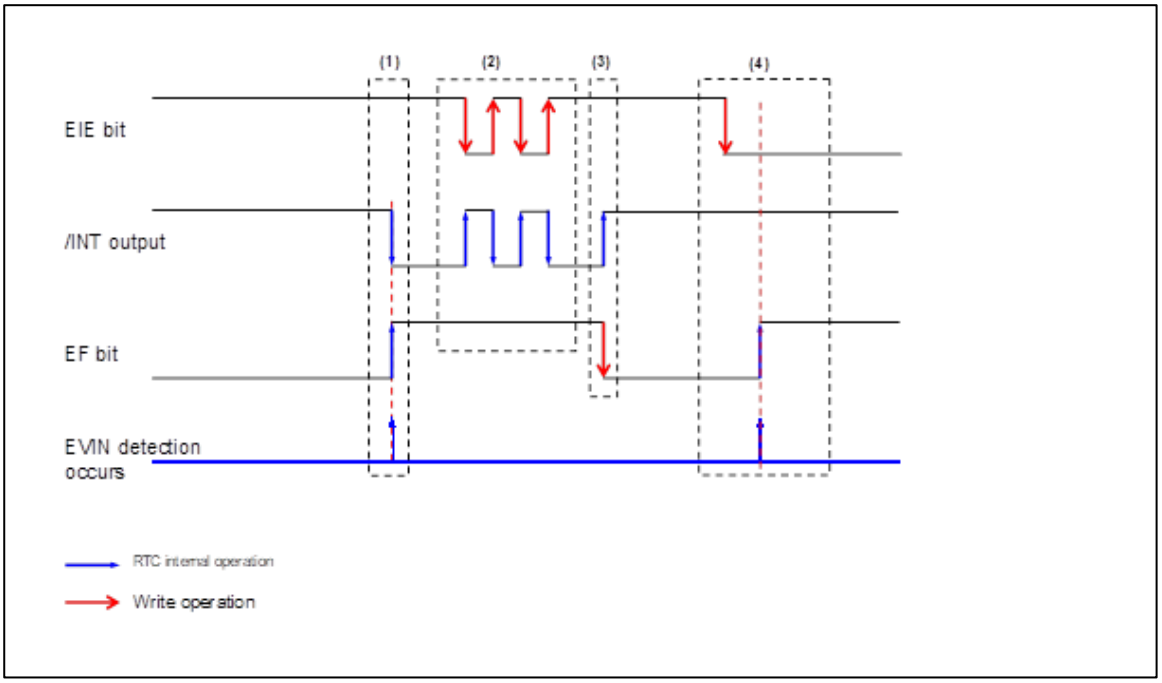


Figure 10 EVIN タイムチャート

(1) EVIN 端子に入力が検出されると EF がセットされます。

(2) EF がセットされているときは、EIE によって /INT 出力をコントロールできます。
/INT 端子からは各割り込みが OR で出力されるのでご注意ください。

(3) EF がゼロクリアされると EVIN 検出割り込み出力は停止されます。

(4) EIE がゼロクリアされている時は EVIN 検出されても /INT 端子は Hi-Z が維持されます。
EF はセットされます。

8.4.3. 割り込み機能動作時の /INT 出力

1) /INT " L " 割り込み出力発生時の 割り込みソース判定

/INT 割り込み出力端子はウェイクアップタイマー、アラーム、時刻更新、EVIN 割り込み機能の 4 種類の割り込みソースの共通出力端子です。

割り込みが発生したときは TF, AF, UF, EF フラグを読み出すと、どの割り込みソースが発生したのか判定可能です。

2) /INT 出力を使用しない場合の処理方法

/INT 出力を使用しない場合は、/INT 端子をオープンで使用してください。

TIE, AIE, UIE, EIE ビットの全ての割り込み許可ビットを " 0 " にしてください。

必要とする割り込みフラグをポーリングしてください。

8.5. アラーム割り込み機能

8.5.1. アラーム割り込み

指定日時に/INT 端子からアラーム割り込みを出力させることができます。
指定月日時分のほか、土日を除く毎朝のアラーム、など様々な時刻アラームに対応します。
/INT 端子から割り込み出力させるほかアラームフラグ (AF) のポーリング検出も可能です。
＊ アラーム割り込み出力は出力停止処理を行わない限り自動解除されず ((AF=1)&(AIE=1)) の間は/INT"L"が保持されます。

8.5.2. アラーム割り込み機能関連レジスター

Table 38 アラーム割り込みレジスター

Address	Function	bit 7	bit 6	bit 5	bit 4	bit 3	bit 2	bit 1	bit 0
08	MIN Alarm	**AE**	40	20	10	8	4	2	1
09	HOUR Alarm	**AE**	•	20	10	8	4	2	1
0A	WEEK Alarm	**AE**	6	5	4	3	2	1	0
	DAY Alarm		•	20	10	8	4	2	1
0D	Control1	TEST	**WADA**	USEL	TE	FSEL1	FSEL0	TSEL1	TSEL0
0E	Flag Register	○	○	UF	TF	**AF**	○	VLF	VDET
0F	Control2	CSEL1	CSEL0	UIE	TIE	**AIE**	○	○	RESET

＊ アラーム設定は、設定中の意図しないアラーム割り込みを避けるために、初めに AIE ビットを"0"にクリアしてください。
＊ アラーム割り込み機能を使用しないときは、 アラームレジスター (アドレス - 08h ~ 0Ah) を RAM レジスターとして使用できます。 その場合は、AIE ビットを必ず " 0 " にしてください。

1) アラームレジスター (アドレス 08h ~ 0Ah)

日/曜 時 分の組み合わせでアラーム設定が可能です。
アドレス 0Ah は、WADA ビットによって曜 または日のアラーム設定を選択できます。
曜設定は月･水･金･土のような複数の曜に設定が可能です。

各アラームレジスターの AE が " 1 " にセットされると、そのアラームレジスターはデータ不問で常にアラーム一致とみなされます。すべての AE が"1"にセットされると毎分更新時にアラームが発生します。
アラームは毎分の更新時に比較されます。 25 分 30 秒に 25 分のアラームを設定してもアラーム比較は 26 分に行われるため次の 25 分までアラームは発生しません。

2) WADA ビット (Week Alarm / Day Alarm Select)

アラームの比較対象を指定するビットです。

Table 39 WADA ビット

WADA	データ	内 容
Write	0	レジスター0Ah はレジスター03h (曜）と比較されます
	1	レジスター0Ah はレジスター04h（日）と比較されます

3) AF ビット (Alarm Flag)

アラーム割り込みイベントを検出して、 結果を保持するフラグです。

Table 40 AF ビット

AF	データ	内 容
Write	0	アラームによる/INT 出力は解除されます。
	1	1 の書き込みは無効です フラグ値を保持したい場合は1を書き込んでください
Read	0	アラームの履歴はありません
	1	アラームの履歴があります

4) AIE ビット (Alarm Interrupt Enable)

アラーム発生時の /INT 割り込み出力可否を設定します。

Table 41 AIE ビット

AIE	データ	内 容
Write	0	1) アラーム割り込み出力を禁止します。 2) 出力中のアラーム割り込みは停止します。
	1	アラーム割り込み出力を許可します。

8.5.3. アラーム設定例

1) WADA ビット = 0

Table 42 アラーム設定例1

アラーム内容	アラーム設定値									
	アドレス 0A h								アドレス 09h	アドレス 08h
	bit 7 AE	bit 6 土	bit 5 金	bit 4 木	bit 3 水	bit 2 火	bit 1 月	bit 0 日	時アラーム	分アラーム
毎週 月 ~ 金, 午前 7 時 ＊[分] 不問	0	0	1	1	1	1	1	0	07h	AE = 1
毎週 日, 土, 毎時 30 分 ＊[時] 不問	0	1	0	0	0	0	0	1	AE = 1	30h
毎日, 午後 6 時 59 分	0	1	1	1	1	1	1	1	18h	59h
	1	X	X	X	X	X	X	X		

X : 1/0 任意値

2) WADA ビット = 1

Table 43 アラーム設定例2

アラーム内容	アラーム設定値									
	アドレス 0Ah								アドレス 09h	アドレス 08h
	bit 7 AE	bit 6 ●	bit 5 20	bit 4 10	bit 3 08	bit 2 04	bit 1 02	bit 0 01	時アラーム	分アラーム
毎月 01 日, 午前 7 時 ＊[分] 不問	0	0	0	0	0	0	0	1	07h	AE=1
毎月 15 日, 毎時 30 分 ＊[時] 不問	0	0	0	1	0	1	0	1	AE = 1	30h
毎日, 午後 6 時 59 分	1	X	X	X	X	X	X	X	18h	59h

X : don't care

8.5.4. アラーム割り込み機能

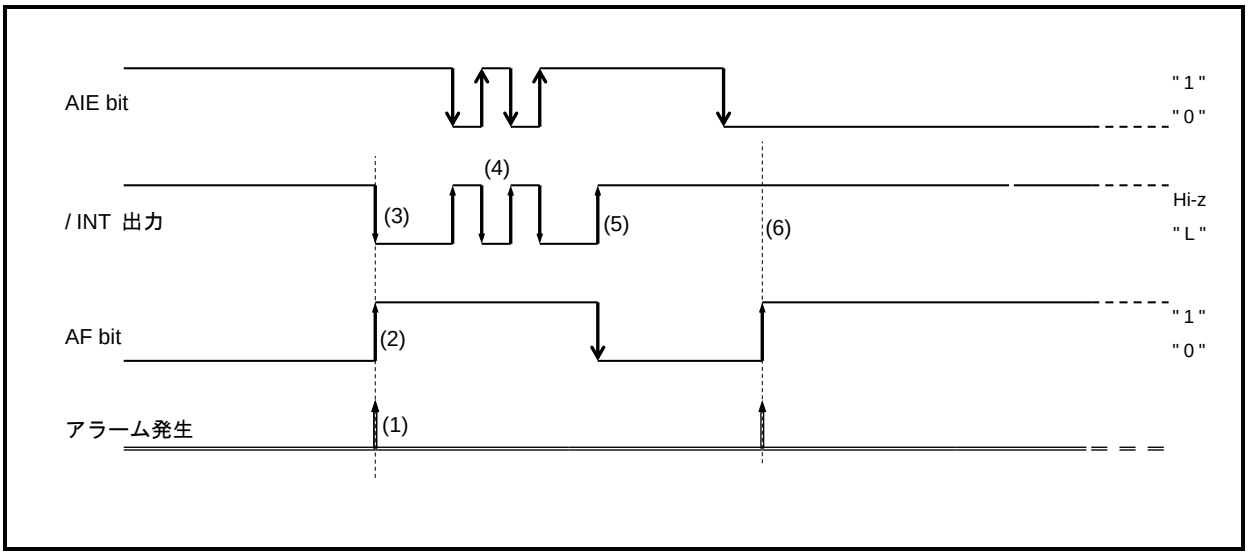


Figure 11 アラームタイミングチャート

(1) 設定されたアラームデータと現在時刻が一致するとアラームが発生します。
アラーム一致の比較は、分の更新タイミングで行われます。
(2) アラームが発生すると、AF ビットが"1"にセットされます。
(3) AF = 1 のとき AIE = "1"なら、/INT 端子は Low アクティブになります。
その後 AF ビットまたは、AIE ビットによって解除されるまで維持します。
(4) /INT = "L"時に AIE = "0"を設定すると、ただちに/INT = Hi-Z になります。
また、アラーム発生後の AF ビットが 0 クリアされるまでの間は、/INT 状態を AIE ビットによって任意に制御することができます。
(5) /INT が LOW アクティブの時に AF をクリアすると/INT は Hi-Z になります。
(6) アラーム発生時に AIE="0"ならば、/INT 端子は Hi-Z です。

8.5.5. 割り込み機能動作時の /INT 出力

1) /INT " L " 割り込み出力発生時の 割り込みソース判定

/INT 割り込み出力端子はウェイクアップタイマー、アラーム、時刻更新、EVIN 割り込み機能の 4 種類の割り込みソースの共通出力端子です。

割り込みが発生したときは TF, AF, UF, EF フラグを読み出すと、どの割り込みソースが発生したのか判定可能です。

2) /INT 出力を使用しない場合の処理方法

/INT 出力を使用しない場合は、/INT 端子をオープンで使用してください。

TIE, AIE, UIE, EIE ビットの全ての割り込み許可ビットを " 0 " にしてください。

必要とする割り込みフラグをポーリングしてください。

8.6. ウェイクアップタイマー割り込み機能

244.14 μs ~ 16777215 分（約 32 年）までの任意の周期で定期的な割り込みイベントを発生させる機能です。
＊ タイマー割り込みの LOW 出力はソースクロックごとの自動復帰時間(tRTN2)後に自動解除 されます。

8.6.1. ウェイクアップタイマー割り込み機能関連レジスター

Table 44 ウェイクアップタイマー割り込みレジスター

Address	Function	bit 7	bit 6	bit 5	bit 4	bit 3	bit 2	bit 1	bit 0	読み出し	書き込み
0B	Timer counter 0	128	64	32	16	8	4	2	1	可	可
0C	Timer counter 1	32768	16384	8192	4096	2048	1024	512	256	可	可
0D	Control1	TEST	WADA	USEL	TE	FSEL1	FSEL0	TSEL1	TSEL0	可	可
1B	Timer set	TSTP	TRES	○	○	○	○	○	○	可	可
1C	Timer0 現在値	128	64	32	16	8	4	2	1	可	不可
1D	Timer1 現在値	32768	16384	8192	4096	2048	1024	512	256	可	不可
1E	Timer2 現在値	8388608	4194304	2097152	1048576	524288	262144	131072	65536	可	不可
1F	Timer counter 2	8388608	4194304	2097152	1048576	524288	262144	131072	65536	可	可

タイマー設定は、設定中の無用な割り込み発生を避けるために、先に TIE ビット, TE ビット, TF ビットを全てゼロクリアしてください。

1) ウェイクアップタイマー用ダウンカウンター (アドレス 0B h,0Ch,1Fh)

・プリセッタブル･ダウンカウンターの初期値 (プリセット値) を設定するレジスターで、カウント値は 1 ~ 16777215 までの任意の値を設定できます。 全て 0 に設定するとタイマーは動作しません。
プリセット値の書き込みは、必ず TE ビットが " 0 " の状態で行ってください。

・本レジスターを読み出すと、プリセット値が読み出されます。

2) TSEL1, TESL0 ビット
タイマーのカウントダウン周期 (ソースクロック) を選択するビットです。
＊ ソースクロックの設定は、必ず TE ビットが " 0 " の状態で行ってください。

3) ダウンカウンター現在値 読み出し専用レジスター (アドレス 1Ch, 1Bh, 1Dh)
3 つのダウンカウンターの現在のカウントダウン値を読み出すことができます。
これらのレジスターはリードオンリーで、書き込みは無効です。

Table 45 タイマーカウンター現在値レジスター

1Ch	Timer0 現在値	0Bh タイマーカウンター0 の現在値が読み出されます
1Dh	Timer1 現在値	0Ch タイマーカウンター1 の現在値が読み出されます
1Eh	Timer2 現在値	1Fh タイマーカウンター2 の現在値が読み出されます

Table 46 TSEL レジスター

TSEL1	TSEL0	ソース クロック	周期	/INT 自動復帰時間 (tRTN2)
0	0	4096 Hz	244.14 μs	122 μs
0	1	64 Hz	15.625 ms	7.813 ms
1	0	1 Hz	計時の秒とは同期しません	7.813 ms（初期値）
1	1	計時の分更新	計時の分と同期します	7.813 ms

∗1) /INT 端子の自動復帰時間 tRTN2 は、ソースクロックによって異なります。
TF は自動クリアされずゼロにクリアするまで"1"を維持します。
∗2) ソースクロック 1 Hz 選択時のカウントダウンは、内部計時の秒桁更新とは非同期です。
∗3) ソースクロック 1 / 60 Hz 選択時のカウントダウンは、内部計時の分桁更新に連動しています。

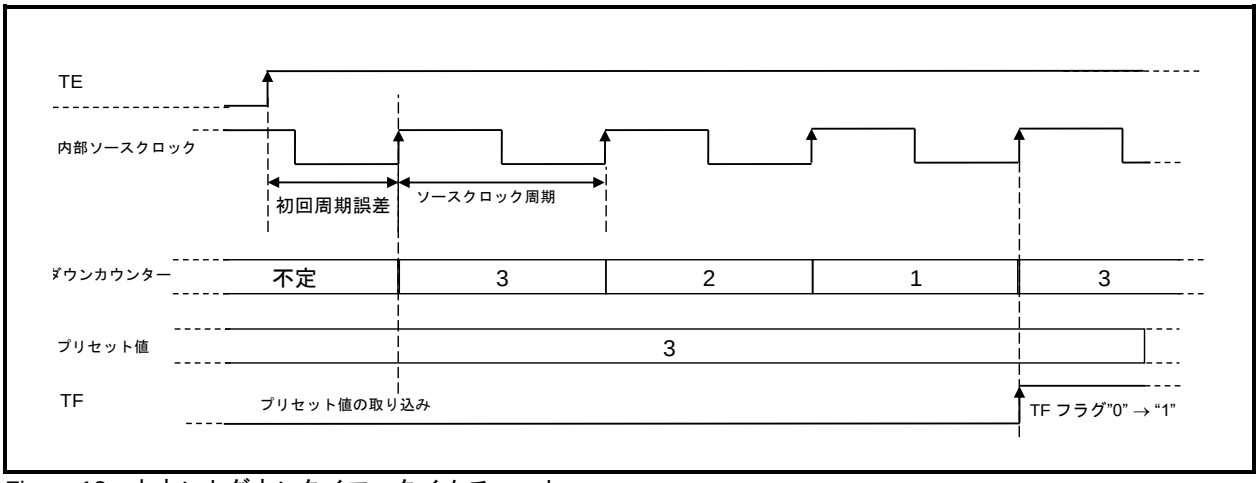


Figure 12 カウントダウンタイマータイムチャート

プリセット値の書き込み後、TE をセットして初回のソースクロックでタイマーカウンターにプリセット値がロードされるため、プリセット値のロードまでに最大でソースクロック 1 周期の時間を要します。
このため TE をセットしてから初回のカウントダウンまでに最大でソースクロック 2 周期を要します。

1) TSTP ビット (Timer STOP)

Table 47 TSTP ビット

TSTP	データ	内容
Write / Read	0	一時停止したときのカウント値からカウント動作を再開します
	1	ウェイクアップタイマーはカウント動作を一時停止します この時、タイマーのカウント値はリセットされません

一時停止中のタイマー動作設定の変更は禁止です。TE = 0 の状態で変更してください。

2) TRES ビット (Timer RESET)

Table 48 TRES ビット

TRES	データ	内容
Write / Read	0	ウェイクアップタイマーには影響はありません
	1	タイマーカウント値にプリセット値がロードされてカウントダウン再スタートします プリセット値ロード後、本ビットは自動的に"0"クリアされます

ウェイクアップタイマーをウォッチドックタイマーのように使用する場合のリセット用にも使用可能です。

3) TE ビット (Timer Enable)

ウェイクアップタイマー割り込み機能の動作を 開始させるためのビットです。

Table 49 TE ビット

TE	データ	内 容
Write	0	ウェイクアップタイマーはプリセット値をロードして停止します ＊ /INT 端子のウェイクアップタイマー割り込み出力は、 直ちに解除されます
	1	ウェイクアップタイマーがカウントダウンを開始します ＊ カウントダウンのスタート値は、 常にプリセット値から開始します

4) TF ビット (Timer Flag)

ウェイクアップタイマー割り込みイベントを検出して、 結果を保持するフラグです。

Table 50 TF ビット

TF	データ	内 容
Write	0	ウェイクアップタイマーの割り込みの/INT 出力は直ちに解除されます
	1	1 の書き込みは無効です フラグ値を保持したい場合は1を書き込んでください。
Read	0	タイマー割り込み履歴はありません
	1	ウェイクアップタイマーが 1 回以上 0 までカウントダウンした履歴があります。 ゼロクリアするまで保持されます。

5) TIE ビット (Timer Interrupt Enable)

ウェイクアップタイマー割り込み発生時 (TF, " 0 " → " 1 ") の、 /INT 端子割り込み出力可否を設定します。

Table 51 TIE ビット

TIE	データ	内 容
Write	0	1) ウェイクアップタイマー割り込み信号の出力を禁止します 2) 出力中のウェイクアップタイマー割り込み信号を停止します
	1	ウェイクアップタイマー割り込み信号の出力を許可します

8.6.2. タイマー スタートタイミング

ウェイクアップタイマー割り込み機能のタイマーソースクロック選択ビット (TSEL1,TSEL0) は、
アドレス0Dhのライト終了ACKの、SCL立ち上がりエッジで取り込まれてタイマーカウントダウンも開始します。

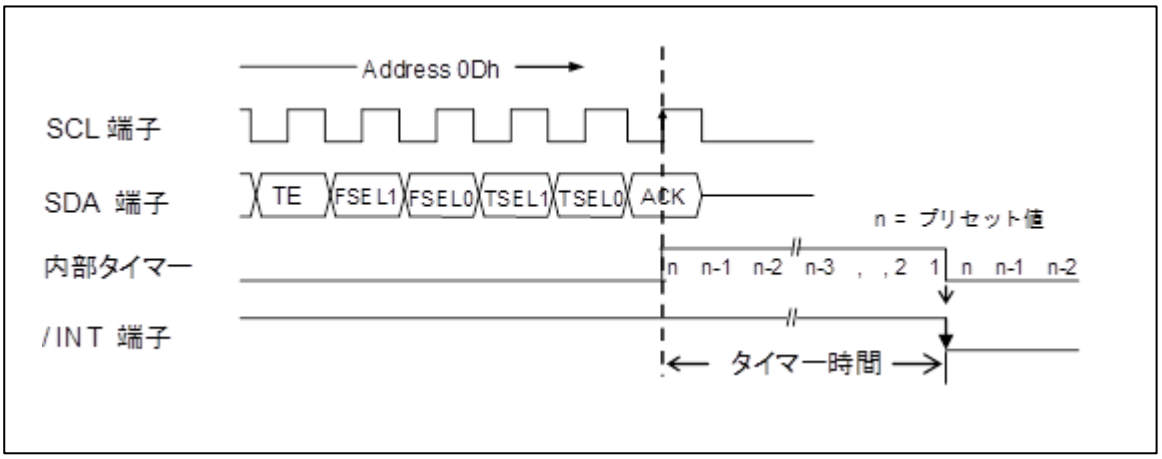


Figure 13 タイマースタートタイミング

8.6.3. ウェイクアップタイマー割り込み周期

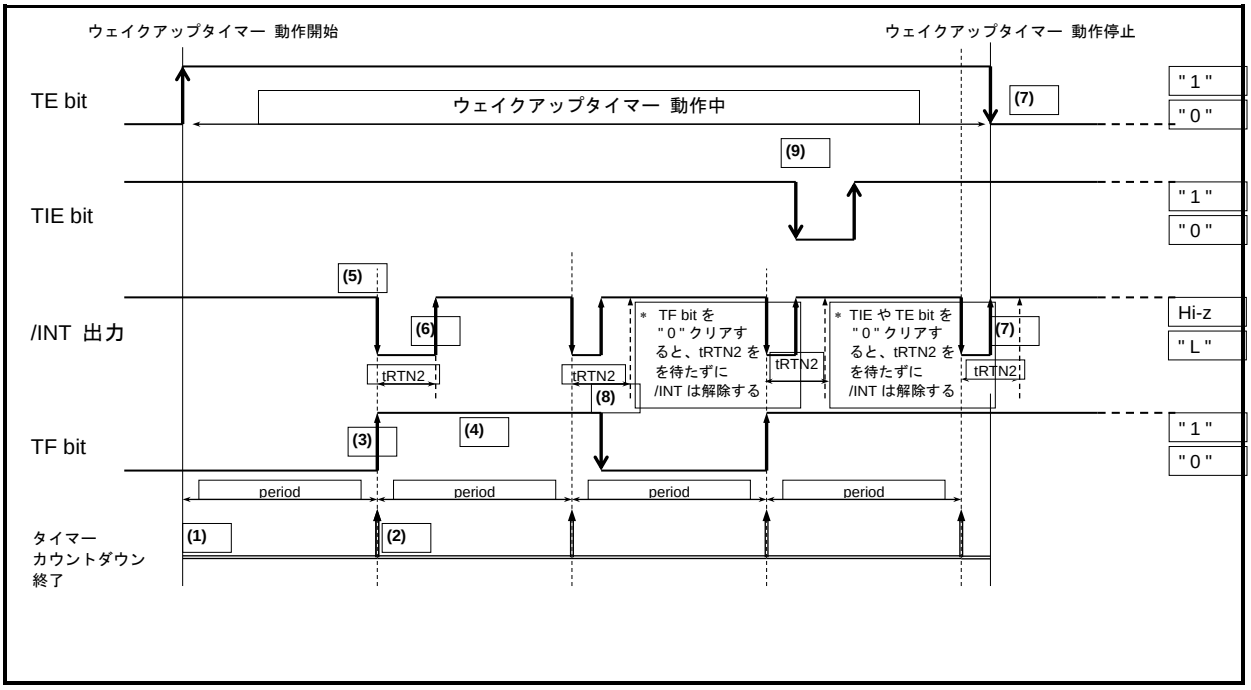
ソースクロックとプリセット値の組み合わせによる割り込み周期を示します。

Table 52 ウェイクアップタイマー割り込み間隔

タイマー プリセット値	ソースクロック			
	4096 Hz	64 Hz	秒 更新	分 更新
0	–	–	–	–
1	244.14 μs	15.625 ms	1 s	1 min
2	488.28 μs	31.25 ms	2 s	2 min
⋮	⋮	⋮	⋮	⋮
41	10.010 ms	640.63 ms	41 s	41 min
82	20.020 ms	1.281 s	82 s	82 min
128	31.250 ms	2.000 s	128 s	128 min
192	46.875 ms	3.000 s	192 s	192 min
205	50.049 ms	3.203 s	205 s	205 min
320	78.125 ms	5.000 s	320 s	320 min
410	100.10 ms	6.406 s	410 s	410 min
640	156.25 ms	10.000 s	640 s	640 min
820	200.20 ms	12.813 s	820 s	820 min
1229	300.05 ms	19.203 s	1229 s	1229 min
1280	312.50 ms	20.000 s	1280 s	1280 min
1920	468.75 ms	30.000 s	1920 s	1920 min
2048	500.00 ms	32.000 s	2048 s	2048 min
2560	625.00 ms	40.000 s	2560 s	2560 min
3200	0.7813 s	50.000 s	3200 s	3200 min
3840	0.9375 s	60.000 s	3840 s	3840 min
⋮	⋮	⋮	⋮	⋮
16777215	4096 秒	3 日 49 分 4 秒	約 194 日	約 32 年

8.6.4. ウェイクアップタイマー割り込み機能

Figure 14 ウェイクアップタイマー割り込み タイムチャート



(1) TE = ”1”書き込み後の最初のソースクロックでウェイクアップタイマーにプリセット値がロードされます。
(2) その後はソースクロックでカウントダウンされていきます。
24 ビットダウンカウンターのカウント値がソースクロックの周期でカウントダウンされて
ダウンカウンターが 0001h → 0000h になるとタイマー割り込みが発生します。
同時にプリセット値が再ロードされます。
このため実際にはタイマーカウンター現在値にゼロは見えません。
(3) ウェイクアップタイマー割り込みが発生すると、TF ビットは”1”にセットされます。
TIE に関係なく、ウェイクアップタイマー割り込みが発生すると、TF ビットは”1”に変化します。
(4) セットされた TF ビットは、0 クリアされるまで”1”を保持します。
(5) ウェイクアップタイマー割り込み発生時に TIE=”1”ならば、/INT 端子は”L”になります。
TE=”0”のときは、/INT 端子は Hi-Z のまま変化はありません。
(6) /INT 端子出力は、毎イベント発生ごとに tRTN2 時間の間だけ"L" になり、その後は Hi-Z に自動解除されます。
（次の割り込みイベント発生時には、再度/INT=”L”となります。）
(7) TE=”0”の書き込みより、ウェイクアップタイマーの機能が停止し、かつ、ただちに/INT は Hi-Z に解放されます。
(8) /INT="L"時に TF=”0”の書き込みをすると、ただちに/INT は Hi-Z に解放されます。
(9) /INT="L"時に TIE="0"の書き込みをすると、ただちに/INT は Hi-Z に解放されます。
また、ウェイクアップタイマー割り込み発生後の TF ビットが 0 クリアされるまでの間は、/INT 状態を TIE ビットによって任意に制御することができます。

8.6.5. 割り込み機能動作時の /INT 出力

1) /INT " L " 割り込み出力発生時の 割り込みソース判定

/INT 割り込み出力端子はウェイクアップタイマー、アラーム、時刻更新、EVIN 割り込み機能の 4 種類の割り込みソースの共通出力端子です。

割り込みが発生したときは TF, AF, UF, EF フラグを読み出すと、どの割り込みソースが発生したのか判定可能です。

2) /INT 出力を使用しない場合の処理方法

/INT 出力を使用しない場合は、/INT 端子をオープンで使用してください。

TIE, AIE, UIE, EIE ビットの全ての割り込み許可ビットを " 0 " にしてください。

必要とする割り込みフラグをポーリングしてください。

8.7. 時刻更新割り込み機能

8.7.1. 時刻更新割り込み

時刻更新割り込み機能は、1 秒更新または 1 分更新の各終了タイミングで/INT から割り込みを出力します。
ホストがこの割り込み信号をトリガーに RTC から時刻を取得することでホストは最新の日時データを得られます。
また、ポーリングよりも RTC へのアクセス頻度が減少しバッテリーの延命などの効果が期待されます。

8.7.2. 時刻更新割り込み機能 関連レジスター

Table 53 時刻更新割り込みレジスター

Address	Function	bit 7	bit 6	bit 5	bit 4	bit 3	bit 2	bit 1	bit 0
0D	Control 1	TEST	WADA	**USEL**	TE	FSEL1	FSEL0	TSEL1	TSEL0
0E	Flag Register	〇	〇	**UF**	TF	AF	〇	VLF	VDET
0F	Control 2	CSEL1	CSEL0	**UIE**	TIE	AIE	〇	〇	RESET

動作設定を行うときは、設定中の不用意な時刻更新割り込みを避けるために、最初に UIE ビットを " 0 " にすることを推奨します。 時刻更新割り込み機能は UIE ビットで/INT 出力を禁止することは可能ですが機能停止はできません。

1) USEL ビット (Update Interrupt Select)
時刻更新割り込みの発生タイミングを秒の更新、または分の更新に設定するビットです。

Table 54 USEL ビット

USEL	値	内 容	自動復帰時間 tRTN1
Write / Read	0	毎秒の更新時 （初期値）	500 ms High / Low 50 %の矩形波が出力されます
	1	毎分の更新時	15.625 ms

2) UF ビット (Update Flag)
時刻更新割り込みを検出して、結果を保持するフラグです。

Table 55 UF ビット

UF	データ	内 容
Write	0	0 クリアされると/INT 端子の 時刻更新割り込み出力は直ちに解除されます
	1	1 の書き込みは無効です フラグ値を保持したい場合は1を書き込んでください
Read	0	USEL で指定された時刻更新割り込み履歴はありません
	1	時刻更新割り込みの履歴があります。結果は、0 クリアするまで保持されます

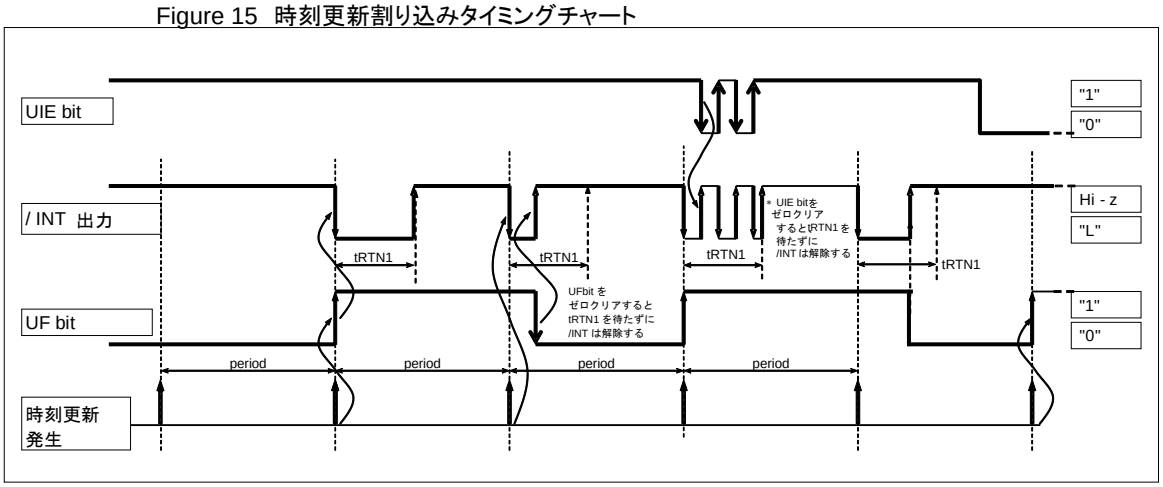
3) UIE ビット (Update Interrupt Enable)
時刻更新割り込み発生時に/INT 端子の時刻更新割り込み出力可否を設定します。

Table 56 UIE ビット

UIE	データ	内 容
Write / Read	0	1) 時刻更新割り込み信号の出力を禁止します 2) 出力中の時刻更新割り込み信号を停止します
	1	時刻更新割り込み信号の出力を許可します

8.7.3. 時刻更新割り込みタイムチャート

Figure 15 時刻更新割り込みタイミングチャート



8.7.4 割り込み出力

1) /INT 端子の 割り込み出力時の 割り込みソース判定

/INT 割り込み出力端子はウェイクアップタイマー、アラーム、時刻更新、EVIN 検出の 4 種類の割り込みソースの共通出力端子です。 /INT 端子から割り込みが出力したときは TF, AF, UF, EF フラグを読み出すと、どの割り込みソースが発生したのか判定可能です。

2) /INT 出力を使用しない場合の処理方法

/INT 出力を使用しない場合は、/INT 端子をオープンで使用してください。

TIE, AIE, UIE, EIE ビットの全ての割り込み許可ビットを " 0 " にしてください。

必要とする割り込みフラグをポーリングしてください。

8.8. 温度補償機能

8.8.1. 温度補償機能

本製品は高精度な温度補償回路を搭載しています。内蔵温度センサーの値に合わせた発振回路に対する周波数補正値を、単品ごとに検査を行い内蔵ROMに設定しており、温度変動に対する発振周波数が補償されます。
温度補償動作電圧(VTEM)以上でこの機能を停止することはできません。

8.8.2. 温度補償機能関連レジスター

Table 57 温度補償レジスター

Address	Function	bit 7	bit 6	bit 5	bit 4	bit 3	bit 2	bit 1	bit 0
0F	Control 2	**CSEL1**	**CSEL0**	UIE	TIE	AIE	○	○	RESET

1) CSEL1, CSEL0ビット (Compensation Interval Select 1,0)
温度補償動作の間隔を設定します。温度補償回路は間欠動作により低消費化を図っています。
CSELビットは間欠動作の間隔を設定します。初期電源投入時のCSEL1, CSEL0は2秒が選択されます。

Table 58 CSEL ビット

CSEL1	CSEL0	温度補償間隔
0	0	0.5 s
0	1	2.0 s（初期値）
1	0	10 s
1	1	30 s

間欠動作のタイミング毎に、IC内蔵の温度センサー値が温度補償回路に取り込まれます。
ただし、電源電圧が温度補償動作電圧 (VTEM) 以下の期間は、温度補償動作は行われません。
その場合は最後に取り込んだ温度センサー値に基づく補正値を保持します。

一度、電源電圧が温度補償動作電圧よりも低下し、電源電圧低下検出である VDET ビットに"1"がセットされていても
その後 VDET 電圧より上昇すると温度補償動作が再開されます。
温度変化が急峻な環境では温度補償間隔を早くして温度の変化に素早く追従させてください。
室内などの比較的温度変化が緩やかな環境下では温度補償間隔を長くすると消費電流の抑制に効果があります。

8.9. データのリード/ライト

8.9.1. I²C-Bus の特性

I²C-Bus は 2 線式の双方向通信です。
信号線は、SDA (データライン) と SCL (クロックライン) とで構成されており、両ラインともプルアップ抵抗を介して V_{DD} ラインに接続します。
複数のデバイスの AND 接続を実行するために、I²C-Bus につながる全てのポートは Open drain あるいは Open collector でなければなりません。
RA8804CE にクロックストレッチ機能は搭載されていません。

8.9.2. ビット転送

SCL ラインの 1 クロックパルス毎に 1 ビットのデータ転送を行います。送信時、SDA ライン上のデータ変更は SCL ラインが LOW の区間で行います。受信側では、SCL ラインが HIGH の区間でデータを取り込みます。

8.9.3. 開始条件と停止条件

I²C-Bus が非通信状態の時、2 本のラインは HIGH を保っています。この時、SDA が HIGH から LOW に変化した状態を通信の"開始条件"と定義します。この後、実際のデータ転送を行います。さらに、SCL が HIGH の時、SDA が LOW から HIGH に変化した状態を、通信の"停止条件"と定義します。

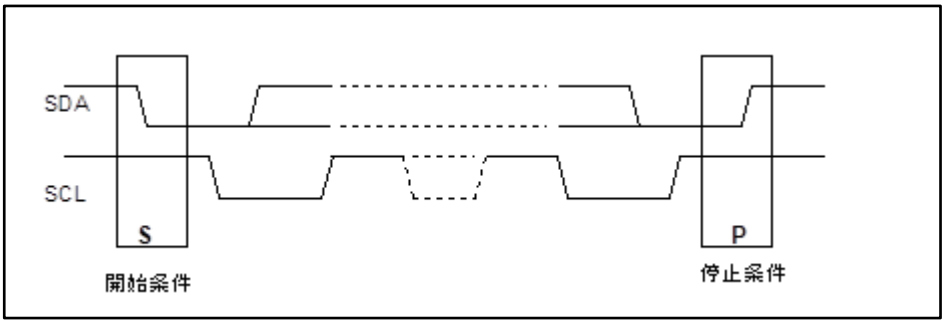


Figure 16 I²C-Bus タイムチャート

8.9.4. スレーブアドレス

I²C-Bus デバイスは、通常のロジックデバイスが有するチップセレクト端子を持ちません。 全ての I²C-Bus デバイスは、機種ごとにユニークな I²C-Bus スレーブアドレスが回路内に設定されています。 I²C-Bus デバイスのセレクトは、通信開始時にこのスレーブアドレスを送信することによって行います。 各 I²C-Bus デバイスは、スレーブアドレスが一致した場合のみ、その後の通信に反応します。
スレーブアドレスは、4 ビットの固定値によるグループ 1 と 3 ビットからなるグループ 2 の合計 7 ビットからなります。
RA8804CE ではグループ 1 が"0110"、グループ 2 が"010"です。

RA8804CE スレーブアドレス

0	1	1	0	0	1	0
← グループ 1 →				← グループ 2 →		

＊ 実際の通信時には、スレーブアドレスと共に R/W (リードライト) ビットを付加した 8 ビットデータを送信します。

←スレーブアドレス→							R/W bit
bit 7	bit 6	bit 5	bit 4	bit 3	bit 2	bit 1	bit 0
0	1	1	0	0	1	0	R/W

0 ; 書き込みモード
1 ; 読み出しモード

8.9.5. システム構成

メッセージの送受信を制御するデバイスを"マスター"、マスターによって制御されるデバイスを"スレーブ"と定義します。
また、メッセージを送信するデバイスを、"トランスミッター"、メッセージを受信するデバイスを"レシーバー"と定義します。
RA8804CE の場合、CPU 等のコントローラーがマスター、RA8804CE がスレーブとなります。
トランスミッター、レシーバーには双方とも成り得ます。

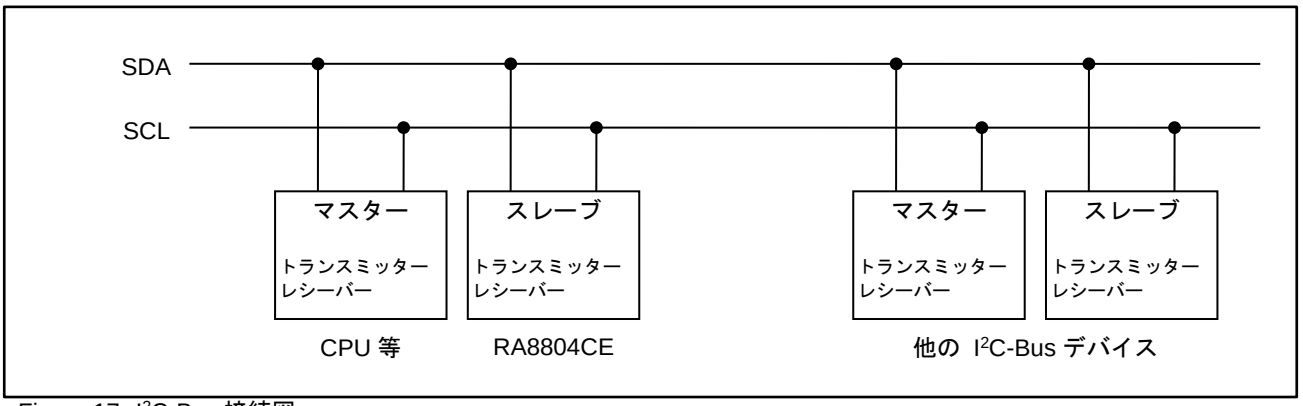


Figure 17 I²C-Bus 接続図

8.9.6. アクノリッジ

開始条件と停止条件との間で転送するデータのバイト数に制限はありません。
この時、1 バイトの転送毎に、レシーバー (受信側) は、トランスミッター (送信側) に対し、データの受信確認のアクノリッジビットを生成します。
アクノリッジビットは LOW アクティブですから、トランスミッターは SDA ラインを HIGH にし、アクノリッジビット用のクロックを送出します。

レシーバーは、それまでにトランスミッターから送られた 8 ビットのデータを正しく受け取っていれば、最終ビット用のクロックが終了した時点で SDA ラインを LOW にします。 I²C-Bus ラインはプルアップされているので、トランスミッター側の SDA ラインも LOW になります。ここで、トランスミッターはアクノリッジが返って来たことを確認し、次のデータを送信します。
レシーバーは、アクノリッジビット用のクロックが終了した時点で、SDA ラインを HIGH (開放) にして次のデータ受信に備えます。

マスターがトランスミッターの時は、レシーバーからのアクノリッジ確認後、次のデータ送受信をせずに停止条件を生成すれば、通信を正常終了することができます。 マスターがレシーバーの時は、アクノリッジビットを"1"として送出した後、停止条件を生成すれば通信を正常終了することができます。

8.9.7. I²C-Bus リセット機能

RA8804CE は I²C-Bus 通信において START コンディション受信後の最初のスレーブアドレス一致から I²C-Bus リセット用のタイマー回路が動作します。START 条件後最初のスレーブアドレス一致から 1 秒を超えると I²C-Bus インターフェイスがリセットされて SDA が入力ステータス（Hi-Z）に移行します。
この機能によってコントローラーの不慮の通信中断時に RTC が SDA ラインを LOW にロックすることを防止します。
このため、リセット後に読み出しを継続すると全て1の”FF”データが読み出されます。
ACK 未達の書き込みバイトは書き込まれません。
I²C-Bus リセットが発生した場合は START コンディションの送信から I²C-Bus 通信を開始してください。
I²C-Bus リセット後のアドレスポインターは前回のアクセスアドレスが保持されています。
この I²C-Bus リセット機能が時刻カレンダーデータに影響を与えることはありません。

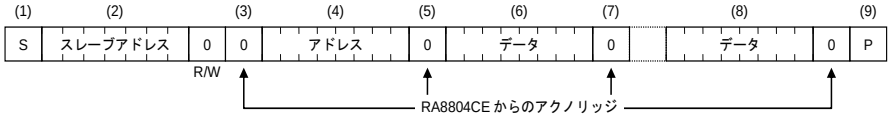
8.9.8. I²C-Bus プロトコル

以下に、マスターを CPU、スレーブを RA8804CE と想定して通信手順を記します。

① アドレス指定の書き込み手順

RA8804CE はアドレスのオートインクリメント機能がありますので、最初にアドレス指定した後、データだけを送り続ければ、RA8804CE の受け取りアドレスは 1 バイト毎に加算されます。

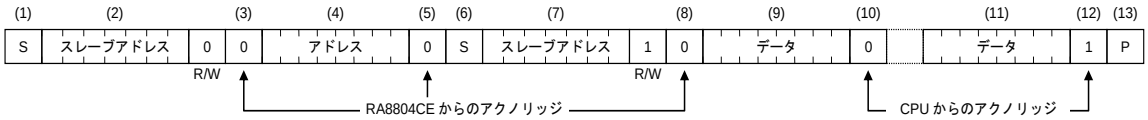
(1) CPU が開始条件を送信
(2) CPU が RA8804CE のスレーブアドレス、及び R/W ビットを書き込みモードで送出
(3) RA8804CE からのアクノリッジ確認
(4) CPU が RA8804CE へ書き込むアドレスを送出
(5) RA8804CE からのアクノリッジ確認
(6) CPU が (4) で指定したアドレスへ書き込むデータを送出
(7) RA8804CE からのアクノリッジ確認
(8) 必要に応じ (6), (7) のくり返し。アドレスは RA8804CE 内部でオートインクリメント
(9) CPU が停止条件を送出



② アドレス指定の読みだし手順

書き込みモードによって、リードするアドレスをライトした後、読みだしモードを設定して、実際のデータをリードします。

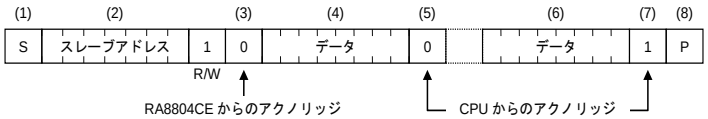
(1) CPU が開始条件を送出
(2) CPU が RA8804CE のスレーブアドレス、及び R/W ビットを書き込みモードで送出
(3) RA8804CE からのアクノリッジ確認
(4) CPU が RA8804CE から読みだすアドレスを送出
(5) RA8804CE からのアクノリッジ確認
(6) CPU が開始条件を送信（停止条件は送信しない）
(7) CPU が RA8804CE のスレーブアドレス、及び R/W ビットを読み出しモードで送出
(8) RA8804CE からのアクノリッジ確認 (ここから、CPU がレシーバー、RA8804CE がトランスミッターとなる)
(9) RA8804CE から (4) で指定したアドレスのデータが出る
(10) CPU が RA8804CE へアクノリッジ送出
(11) 必要に応じ、(9), (10) のくり返し。読みだしアドレスは RA8804CE 内部でオートインクリメント
(12) CPU が"1"のアクノリッジを出す
(13) CPU が停止条件を送出



③ アドレス指定しない読み出し手順

最初に読みだしモードを設定することで、その後すぐにデータをリードできます。この場合のアドレスは、前回のアクセスで終了したアドレス+1 となります。

(1) CPU が開始条件を送出
(2) CPU が RA8804CE のスレーブアドレス、及び R/W ビットを読み出しモードで送出
(3) RA8804CE からのアクノリッジ確認 (以降、CPU がレシーバー、RA8804CE がトランスミッターとなる)
(4) RA8804CE から、前回のアクセスにおける最終アドレス+1 のデータが出る
(5) CPU が RA8804CE へアクノリッジ送出
(6) 必要に応じ、(4), (5) のくり返し。読み出しアドレスは RA8804CE 内部でオートインクリメント
(7) CPU が"1"のアクノリッジを出す
(8) CPU が停止条件を送出



8.10. 電源初期投入およびバックアップへの移行、復帰

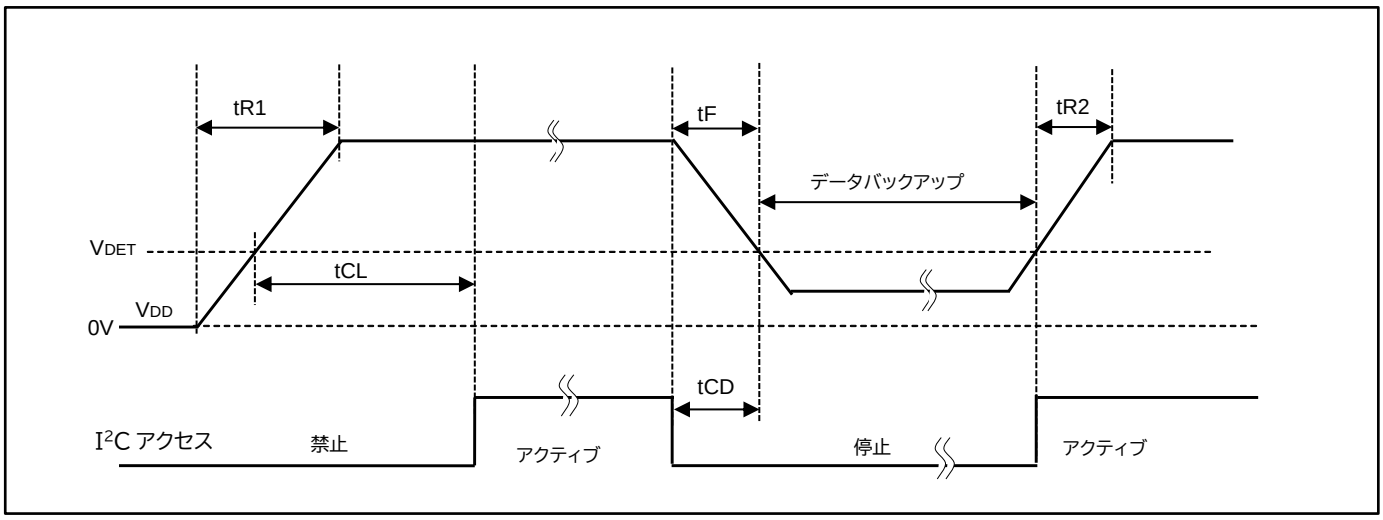


Figure 18 電源投入シーケンス

Table 59 電源条件

項目	記号	条件	Min.	Typ.	Max.	単位
電源立ち上げ時間 1	tR1	0 V～ $V_{DD(Max.)}$	1	-	10	ms / V
電源投入後アクセス待ち時間	tCL	$V_{DET} \leqq V_{DD}$～	30	-	-	ms
電源立ち下げ時間	tF	$V_{DD(Max.)}$ ～ V_{DET}	100	-	-	µs / V
電源立ち上げ時間 2	tR2	V_{DET} ～ $V_{DD(Max.)}$	15	-	-	µs / V
アクセス終了保持時間	tCD	～V_{DD} = V_{DET}	0	-	-	µs

仕様通りの性能を発揮させるために、上記電源供給仕様を遵守いただきご活用をお願いいたします。
コールドスタート時は 0V から VDD 電源を供給開始して tR1 仕様を満足させてください。
0 V は GND±0.2 V の電圧領域を想定しております。

8.10.1. 各電源条件が満足されない場合のリスク

tR1: パワーオンリセットが起動せず、以下のトラブルを招く場合がございます。
各レジスターにデフォルト値がロードされない。
時計精度や消費電流が仕様を満たさない。
SDA および/INT から不用意に LOW が出力される。
tCL: I2C アクセス失敗
tF: tR2: FOUT の 32.768kHz 出力波形が瞬間的に乱れる。
tCD: I2C アクセス失敗

8.10.2. ソフトウエアリセット手順

上記 tR1 条件の確保が困難な場合や、電源環境が不安定な場合は、以下の手順でソフトウエアによるパワーオンリセット起動が可能です。 このソフトウエアリセット実行が、保持されている日時データに影響することは有りませんが、秒以下のカウンターがゼロクリアされます。 このためリセットの頻発は時刻遅れの原因になる場合がございますのでご注意ください。 また、リセットによって VLF,VDET 検出ビットが 1 にセットされるほか、各制御ビットに初期値がロードされますので、システムに最適な初期設定を行ってください。 下記の手順に本マニュアルでご説明の無いレジスターアドレスをご案内していますが、デバイス検査用に装備しているレジスターですのでご案内のとおりに操作してください。
デバイス検査機能詳細は非公開とさせていただいております。STEP5 から STEP7 は速やかに実行してください。

STEP	R/W	Write Address	Write Data		
1				V_{DD} ON	
2				30ms 以上 ウエイト	
3	Read			START～STOP まで任意のアドレスをアドレス指定読み出しで 1 回以上リードアクセスしてください。 リード値および ACK 値は判定しないでください。	
4	Write	0x0F	0x00		
5	Write	0x0D	0x80		
6	Write	0xCB	0x6C		
7	Write	0xCF	0x01		
8				5ms 以上 ウエイトでリセット完了	

8.11. 電源初期投入時およびバックアップ復帰時のアクセス制限

- RTC レジスターの多くは内蔵水晶振動子の発振クロックに同期して機能しますので、内部発振が無い状態 では、正常な動作ができません。
  そのため、電源初期投入時および、バックアップ復帰異常時 (電圧低下などが原因で、 発振が停止していた状態) からの電源電圧復帰時の初期設定は、発振開始時間経過後に行うことを推奨しています。

- 電源初期投入時および、バックアップ状態からの電源電圧復帰時 (以降、 [動作電圧移行時] とする) のアクセス動作は、次の点に注意してください。
  1) バックアップからの復帰時は、最初に VLF ビット (バックアップ電圧低下記録ビット) を読み出してください。

  2) VLF ビットの読み出し結果が VLF = " 1 (電圧低下記録) " のときは、全てのレジスターの初期設定が必要です。
     VLF = " 1 " のときの初期設定は、内部発振が安定する 発振開始時間 (tSTA) 経過後に 行うことを推奨します。

VLF ビットが " 1 " で読み出された原因は主に以下の内容が想定されます。どの場合も初期設定が必要です

原因 1) 初期電源投入時　Cold Start

原因 2) バックアップ中に、水晶発振が維持できないような電圧低下が発生した

原因 3) 絶対最大定格のオーバーが発生してビット反転が発生した。1 ms 以内の定格オーバーでも原因になり得ます

＊ 初期電源投入時および、計時保持電圧以下から電源電圧復帰したときのアクセス可能タイミング
初期電源投入時および、計時保持電圧以下からの電源復帰時はアクセス動作電圧下限値 (V_{DD} = 1.6 V) 到達後 30 ms 経過するまではアクセス禁止です。
時計カウンターなど、水晶発振クロックに依存するデータへのアクセスは、tSTA 時間後に行って下さい。

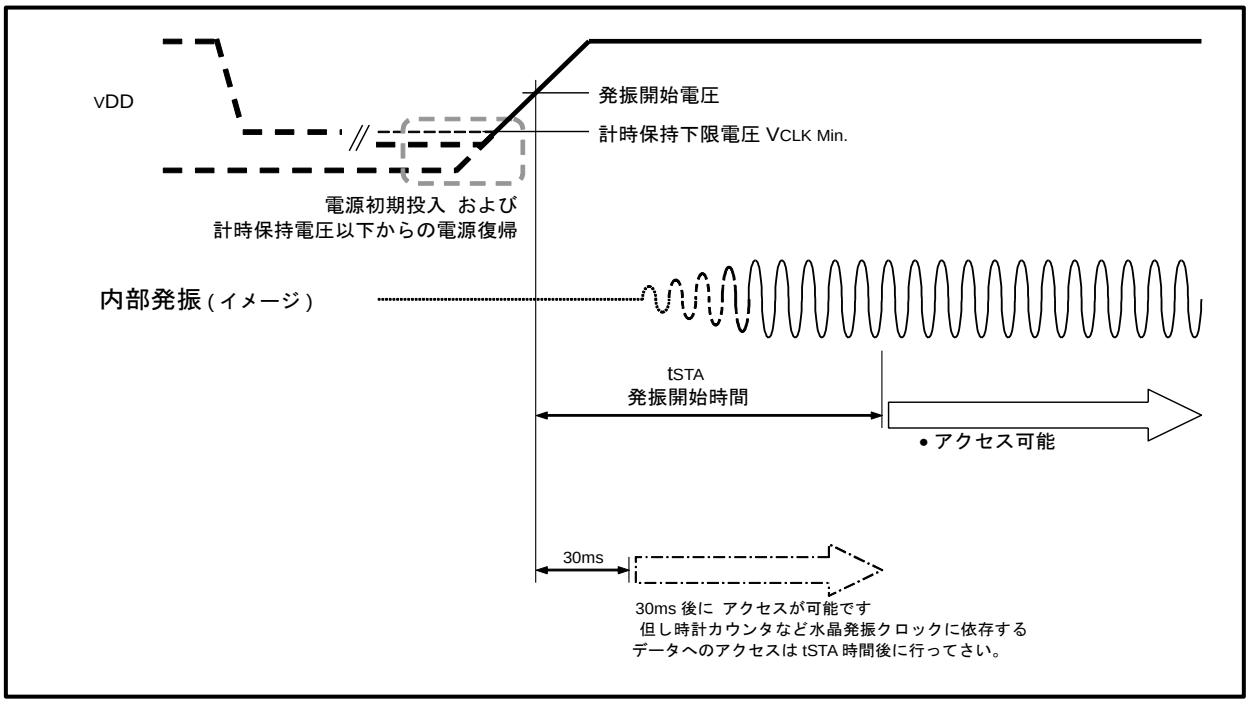


Figure 19　電源投入、バックアップ復帰時のアクセス

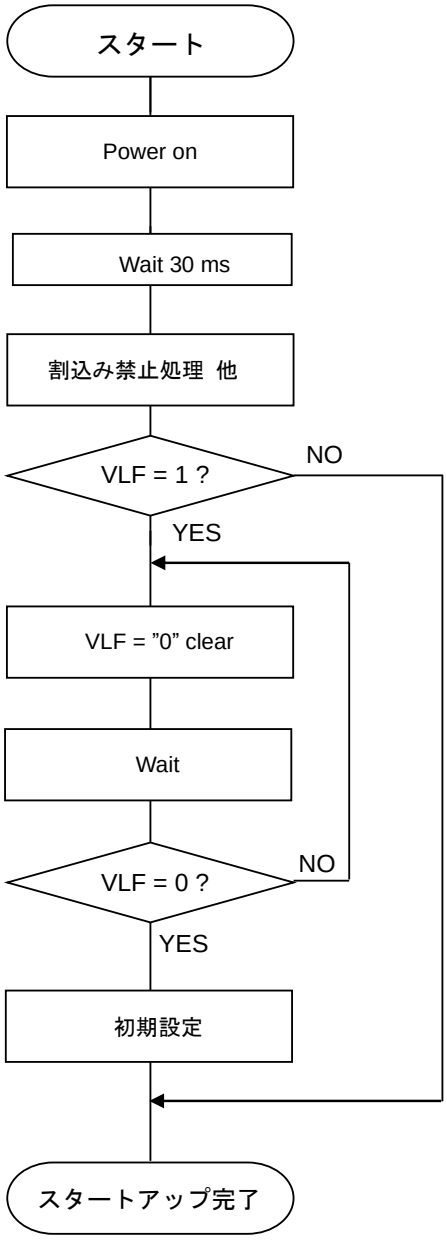
1) VLF-bit の読み出し結果が VLF = 0 で 正常状態 の場合は、 発振開始時間を待たずに アクセス可能です。
2) I^2C-Bus インターフェィスは、内蔵水晶発振の有無に関わらず正常動作いたします。
3) 発振開始待ち時間を最短にして初期化を行うためには
   8.12.フローチャート 1) 電源投入時の処理例を参照ください。

8.12. フローチャート

- 以下のフローチャートは一例です。
  - ＊一般的な処理手順を記載していますので、システムによっては非効率で冗長な部分があります。
  - ＊より効率的な処理が必要な際は、システムに応じて操作手順の最適化をご検討ください。
  - ＊期待通りの動作を行うためにはシステムの使用条件や環境に合わせた最適化をお願いいたします。

1) 電源投入時の処理例

下記チャートは発振開始時間 3 秒を待たずに発振スタートを検出して初期化に移行するため、
内蔵水晶の発振開始待ち時間を最低限の時間に抑制できます。



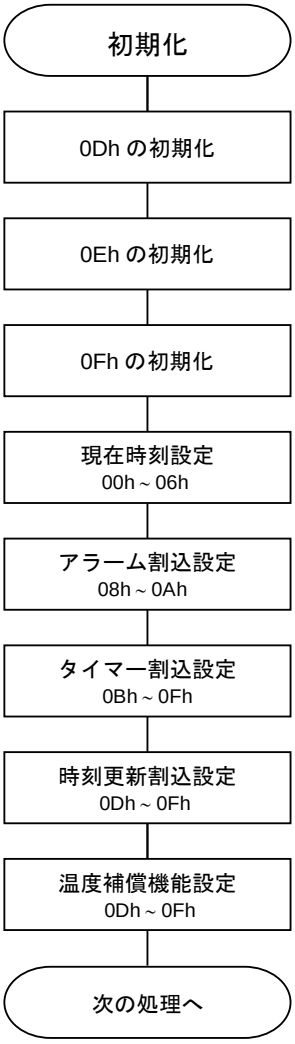
- 30 ms 以上の待ち時間が必要です
- 起動直後に必要なセットアップが可能です
- VLF 値が 1 に初期化されたかを確認します
  RTC がバッテリーバックアップから復旧した場合に
  VLF = 0 なら初期化は無用です
- VLF ビットに”0”を書き込んだ場合でも、
  水晶発振が停止中は VLF は ”0” クリアされません
- 任意の待ち時間を設定してください
- VLF がクリアされたら初期化に進みます

システムのデッドロックを回避するために、
VLF クリアのループにタイムアウト時間を設けてください
(万が一、水晶振動子に故障が発生して発振起動しない場合でも
無限ループ状態にならないようにご配慮ください)

Figure 20 Flow1

2) 初期化例

例 1



- TE ビット を、" 0 " にしてください。
- FSEL1, 0 ビットを、任意に設定してください。

- TEST ビットを、必ず " 0 " に設定してください。
- VDET,VLF ビット を、" 0 " クリアしてください。

- AIE, TIE,UIE,EIE ビットを " 0 " に設定し、
不用意な割り込み出力を事前防止します。

- [年 / 月 / 日 [曜] 時:分:秒] を設定します。(00h ~ 06h)
  * 現在時刻の設定については、[時計･カレンダーの書き込み] の項を参照ください。

- アラーム割り込み機能を設定します。(08h ~ 0Ah)
  アラーム割り込み機能を使用しないときは、Reg – 8[h] ~ A[h]を RAM レジスターとして使用できます。 その場合は AIE ビットを 必ず " 0 " にしてください

- タイマー割り込み機能を設定します。(0Bh ~ 0Fh)
  タイマー割り込み機能を使用しないときは、Reg – Bh ~ Ch を RAM レジスターとして使用いただけます。 その場合は TE, TIE ビットを 必ず " 0 " にしてください

- 時刻更新割り込み機能を設定します。(0Dh ~ 0Fh)

- 温度補償間隔を設定します。(0Fh)

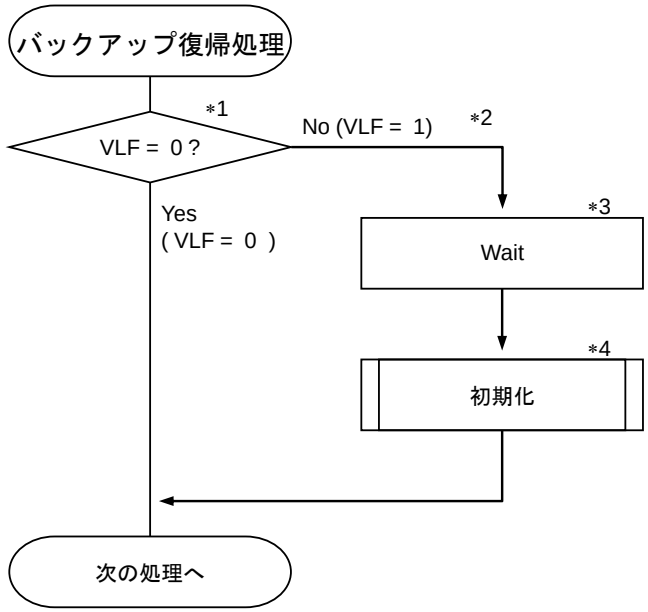
Figure 21 Flow2

例 2　時計機能のみ使用する場合の初期化例

- Write 08h
- Write 00h
- Write 01h
  RESET を 1 にセットして、秒未満のカウンターをリセットします
  温度補償間隔を任意に設定します
- 0Fh の初期化でアラーム機能は停止されていますので
  任意のデータを R / W が可能な RAM として利用できます
- 0Eh, 0F h の初期化でタイマー機能は停止していますので
  任意のデータを R / W が可能な RAM として利用できます
- [年 / 月 / 日 [曜] 時 ： 分 ： 秒] を設定します。時刻設定中の桁上げによる不整合を防ぐために上記 RESET から 1 秒以内に、時刻設定を完了してください。秒書き込み完了時に再び秒未満カウンターがゼロクリアされ計時開始します

Figure 22　Flow3

3) バックアップ状態から復帰したときの処理例



*1) VLF ビットをチェックします

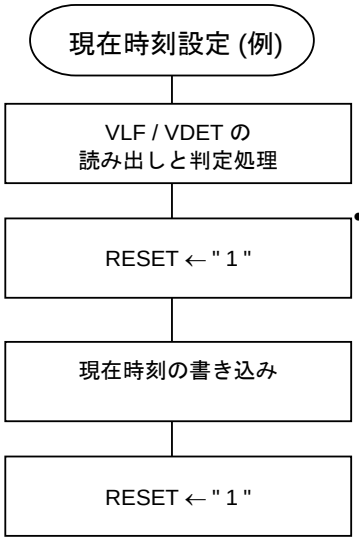
*2) VLF ビットが 1 のときは、バックアップ中に異常があった可能性がありますので、必ず初期化をしてください
(電源低下などにより、計時データやレジスター設定は保証できません)

*3) 電源電圧が低下していた場合は、内部の水晶振動子が再び安定発振するまでの待ち時間が必要です
(待 ち 時 間 の 目 安 は 発 振 開 始 時 間 (t_{STA} [s]) の規定を参照ください)

*4) 初期化は、必ず全てのレジスターを初期設定してください (初期化については、[初期化] の項を参照ください)

Figure 23　Flow4

4）時計・カレンダーの書き込み例



• VLF / VDET 読み出して判定処理してください

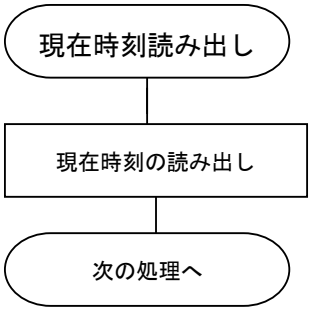
•時刻設定中の秒桁上げを避けるために、
RESET ビットを " 1 " に設定してください
RESET ビットは、”1”をセットする通信完了時点で、
自動的にゼロクリアされます

• 上記の RESET セットから、1 秒以内に、時刻を書き込んでください
秒書き込み完了時に秒未満カウンターがゼロクリアされ計時開始します

•必要に応じて、時報などに合わせて、
RESET ビットを " 1 " に再設定してください
+0 s ～ –30.5 µs の精度で時刻が計時開始します

Figure 24 Flow5

5）時計・カレンダーの 読み出し例



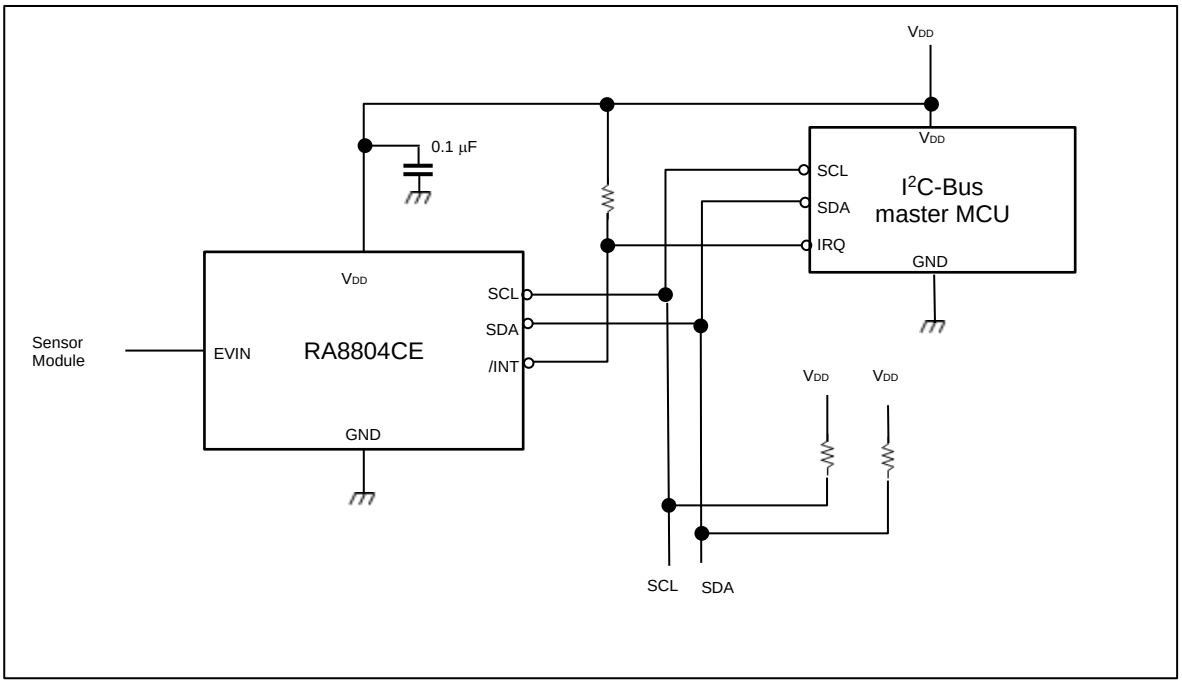
• 1 秒以内に必要な日時情報を読み出してください

• 読み出されるデータは、I²C-Bus通信開始時の日時情報です
I²C-Bus通信開始時に、日時データは固定され (桁上げホールド)
I²C-Bus通信終了時に、自動で日時補正されます

• 現在日時の読み出しは、アドレスオートインクリメント機能を使用して
Reg 00 h ~ 06 hまでを連続して1秒以内に読み出すことを推奨します

Figure 25 Flow6

8.13. 一般的なマイコンとの接続



/INT, SCL, SDA 各端子のプルアップ抵抗値は 1 kΩ から 10 kΩ を推奨します。

Figure 26 Circuit Diagram

8.14. 発振器 (32 kHz-TCXO) としての使用

RA8804CE を温度補償型高精度発振器 (32 kHz-TCXO) としてご使用される場合は
以下の端子接続を推奨いたします。

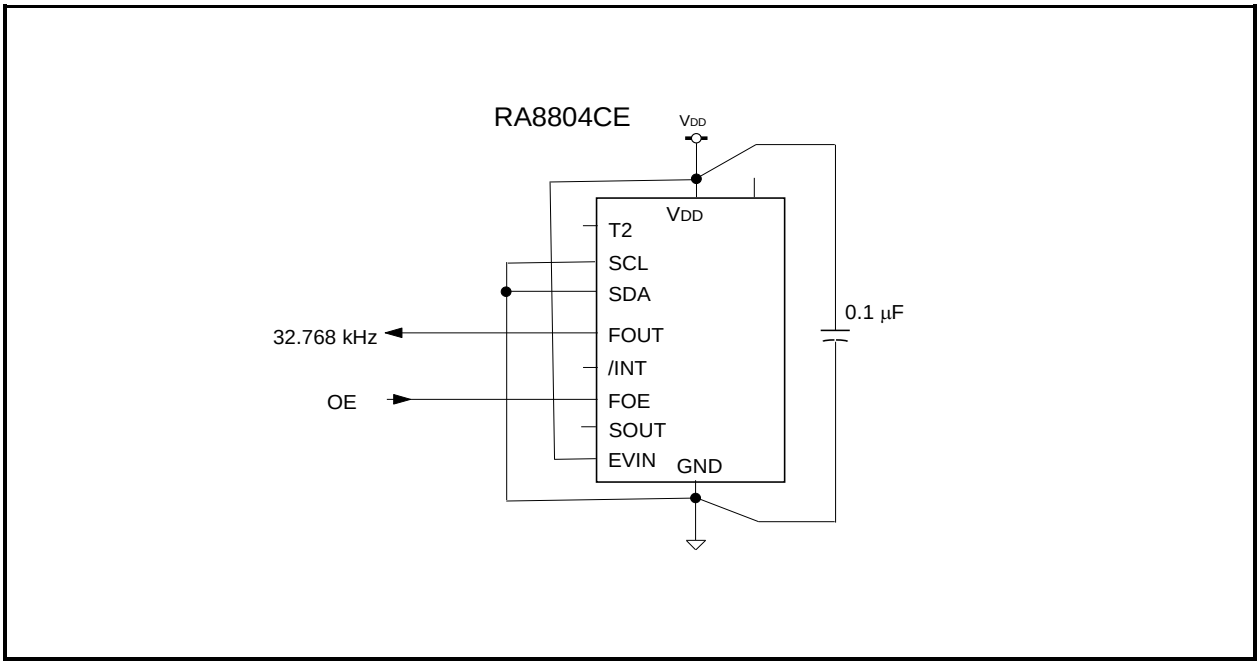


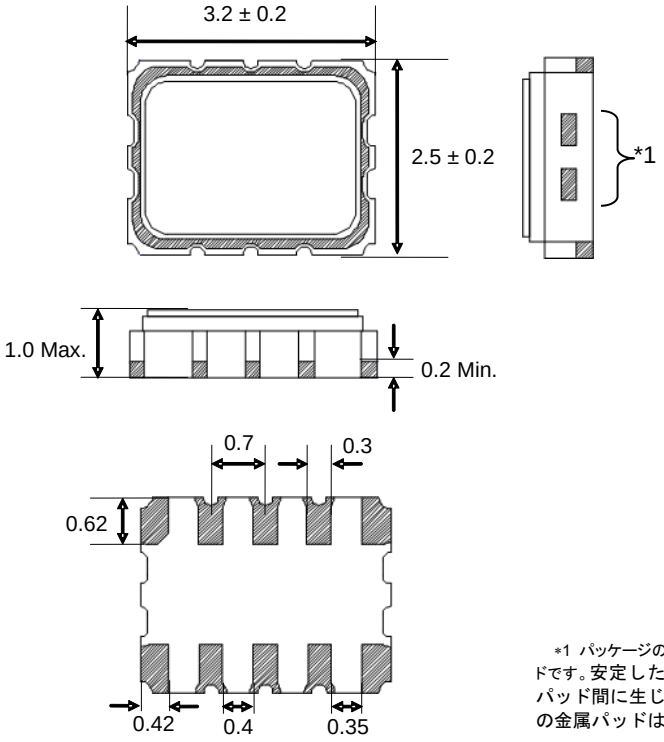
Figure 27 DTCXO connection

9. 外形寸法図 / マーキングレイアウト

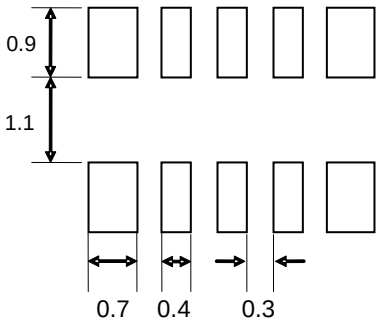
9.1. 外形寸法図

RA8804CE

- 外形寸法図



- 推奨はんだ付けパターン図

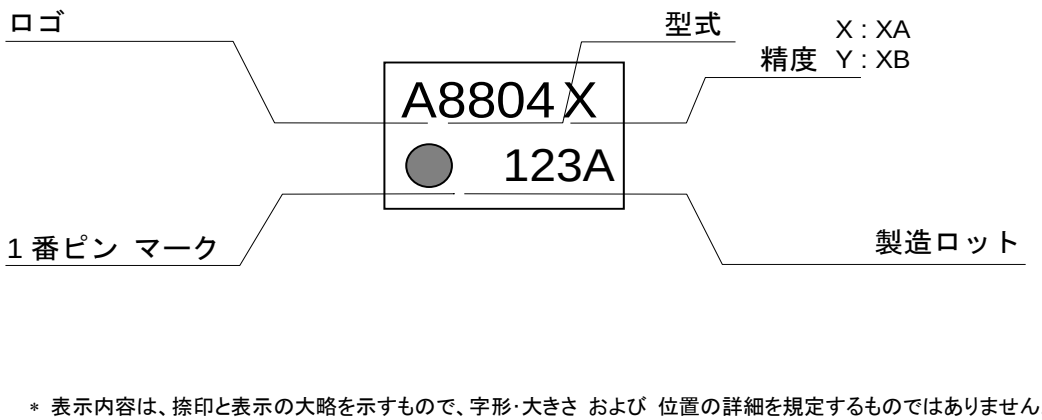


*1 パッケージの 1 ピンと 10 ピン側の短辺側面の金属パッドは水晶振動子の検査用パッドです。安定した発振のために結露やほこりなどによるリーク電流がこのパッド間に生じないようご配慮ください。5 ピンと 6 ピン側の短辺側面の金属パッドは RTC 内部で接続されていません。

Figure 28 Package Dimension

9.2. マーキングレイアウト

RA8804CE



* 表示内容は、捺印と表示の大略を示すもので、字形･大きさ および 位置の詳細を規定するものではありません。

Figure 29 Marking

10. 使用上の注意事項

10.1.取り扱い上の注意事項

本モジュールは 水晶振動子を内蔵していますので、過大な衝撃･振動を与えないようにしてください。
また、 低消費電力実現のために CMOS IC を用いておりますので、以下に注意して 使用してください。

(1) 静電気
耐静電気破壊保護回路は内蔵しておりますが、過大な静電気が加わるとIC が破壊されるおそれがありますので、梱包および 運搬容器には 導電性の物を使用してください。
はんだごてや測定回路などは 高電圧リークの無いものを使用し、また実装時･作業時にも静電気対策をお願いいたします。

(2) ノイズ
電源および、入出力端子に過大な外来ノイズが印加されますと、誤動作やラッチアップ現象等による破壊の原因となることがあります。
安定動作のため、本モジュールの電源端子 (V_{DD} – GND 間、V_{BAT} – GND 間) の直近に、0.1 μF 以上のパスコンを設置してください。 (セラミックタイプを推奨します)
また、本モジュールの近くには、高ノイズを発生するデバイスを配置しないようにしてください。

(3) 入力端子の電位
入力端子が中間レベルに電圧固定されると、消費電流の増加、動作不良、素子破壊等の原因になります。
入力端子には入力電圧仕様の範囲内で可能な限り V_{DD} / GND に近い電圧を入力してください。

(4) 未使用入力端子の処理
未入力端子の入力インピーダンスは非常に高く、開放状態での使用は 過大電流、誤動作、素子破壊などの原因になります。未使用の入力端子は GND または V_{DD} に接続して確実に電圧を固定してください。

(5) 保管条件
本製品は JEDEC J-STD-020D.1 Moisture Sensitivity Level 1 相当品です。梱包開封後は、温度 +30 °C 以下、湿度 85 % 以下の環境にて保管し、また 6 ヶ月以内に実装してください。

10.2. 実装上の注意事項

(1) はんだ付け温度
パッケージ内部が +260 °C を越えますと、水晶振動子の特性劣化および、破壊を招く場合がありますので、弊社はんだ耐熱性評価プロファイルを越えない領域でのご使用を推奨します。ご実装前に必ず実装条件 (温度･時間) をご確認ください。
また、条件変更時も同様の確認をしていただいた後にご使用ください。
※ 以下の図に、弊社はんだ耐熱性評価プロファイルを参考掲載します。

(2) 実装機
汎用実装機の使用が可能ですが、使用機器、条件等によっては 実装時の衝撃力により内蔵の水晶振動子の破壊を招く場合がありますので、ご使用の前には必ず貴社にてご確認ください。
条件変更時も同様の確認をしていただいた後にご使用ください。
実装時、作業時には、静電気対策をお願いいたします。

(3) 超音波洗浄
超音波洗浄は、 使用条件によっては 内蔵の水晶振動子が共振破壊される場合があります。
貴社での使用条件 (洗浄機の種類、パワー、時間、槽内の状態等) を弊社にて特定できませんので、超音波洗浄の保証はいたしかねます。

(4) 実装方向
逆向きに実装しますと破壊の原因となります。方向を確認した上で実装を行なってください。

(5) 端子間リーク
製品が汚れていたり結露している状態などで電源投入しますと、端子間リークを招く場合がありますので、洗浄しさらに乾燥させた後に電源投入を行なってください。

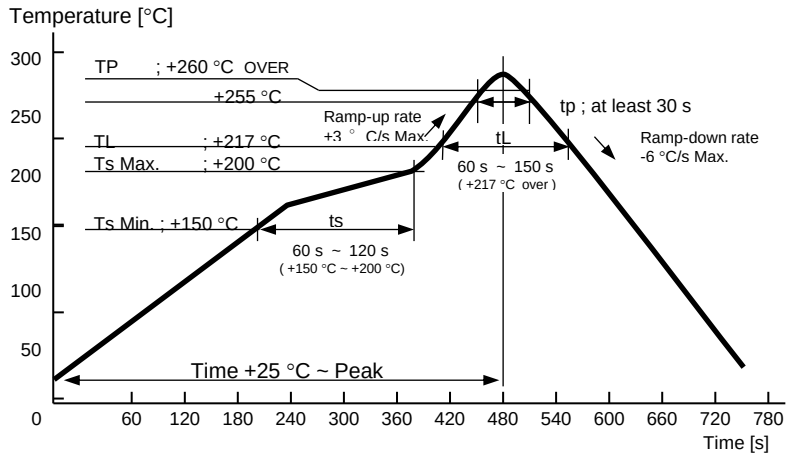


Figure 30　半田耐熱性評価プロファイル（参考）

11. Figures

Figure 1　ブロック図 5
Figure 2　端子配置図 6
Figure 3　温度補償回路動作、消費電流 8
Figure 4　I²C-Bus タイミングチャート 9
Figure 5　計時カレンダー回路ブロック図 13
Figure 6　EVIN デバウンス機能 19
Figure 7　SOUT 機能プログラム例 1 20
Figure 8　 SOUT 機能プログラム例 2 21
Figure 9　タイムスタンプ機能プログラム例 22
Figure 10　EVIN タイムチャート 23
Figure 11　アラームタイミングチャート 26
Figure 12　カウントダウンタイマータイムチャート 28
Figure 13　タイマースタートタイミング 29
Figure 14　ウェイクアップタイマー割り込み　タイムチャート 31
Figure 15　時刻更新割り込みタイミングチャート 33
Figure 16　I²C-Bus タイムチャート 35
Figure 17　I²C-Bus 接続図 36
Figure 18　電源投入シーケンス 38
Figure 19　電源投入、バックアップ復帰時のアクセス 39
Figure 20　Flow1 40
Figure 21　Flow2 41
Figure 22　Flow3 42
Figure 23　Flow4 42
Figure 24　Flow5 43
Figure 25　Flow6 43
Figure 26　Circuit Diagram 44
Figure 27　DTCXO connection 44
Figure 28　Package Dimension 45
Figure 29　Marking 45
Figure 30　半田耐熱性評価プロファイル（参考） 46

12. Tables

Table 1　端子機能 6
Table 2　絶対最大定格 7
Table 3　推奨動作条件 7
Table 4 周波数特性 7
Table 5　DC 電気的特性 8
Table 6　消費電流 IDD1, IDD2（参考値） 9
Table 7　AC 電気 9
Table 8　レジスターテーブル (00h ~ 0Fh) 10
Table 9　レジスターテーブル (10h ~ 1Fh) 10
Table 10　制御ビットクイックリファレンス 11
Table 11　レジスター初期値 11
Table 12　計時・カレンダーレジスター 12
Table 13　WEEK レジスター 12
Table 14　DAY レジスター 12
Table 15　アラームレジスター 13
Table 16　ウェイクアップタイマーレジスター 14
Table 17　コントロールレジスター・フラグレジスター 14
Table 18　TEST ビット 14
Table 19　VLF ビット 14
Table 20　VDET ビット 15
Table 21　RESET ビット 15
Table 22　FSEL ビット 15
Table 23　CSEL ビット 16
Table 24　AIE, TIE, UIE ビット 16
Table 25　SOUT コントロールレジスター 17
Table 26　DCE, DC ビット 17
Table 27　SRV ビット 17
Table 28　FS ビット 17
Table 29　タイムスタンプデータ・イベントコントロール 18
Table 30　ECP ビット 18
Table 31　EHL ビット 18
Table 32　EPU ビット 18
Table 33　RCE ビット 18
Table 34　EF ビット 18
Table 35　ET ビット 19
Table 36　EIE ビット 19
Table 37　EVMON ビット 19
Table 38　アラーム割り込みレジスター 24
Table 39　WADA ビット 24
Table 40　AF ビット 24
Table 41　AIE ビット 25
Table 42　アラーム設定例 1 25
Table 43　アラーム設定例 2 25
Table 44　ウェイクアップタイマー割り込みレジスター 27
Table 45　タイマーカウンター現在値レジスター 27
Table 46　TSEL レジスター 28
Table 47　TSTP ビット 28
Table 48　TRES ビット 28
Table 49　TE ビット 29
Table 50　TF ビット 29
Table 51　TIE ビット 29
Table 52　ウェイクアップタイマー割り込み間隔 30
Table 53　時刻更新割り込みレジスター 32
Table 54　USEL ビット 32
Table 55　UF ビット 32
Table 56　UIE ビット 32
Table 57　温度補償レジスター 34
Table 58　CSEL ビット 34
Table 59　電源条件 38