

# アプリケーションマニュアル

Real Time Clock Module

**RTC-4701JE/NB**

● **本マニュアルのご使用につきましては、次の点にご留意願います。**

1. 本資料の内容については、予告なく変更することがあります。量産設計の際は最新情報をご確認ください。
2. 本資料の一部、または全部を弊社に無断で転載、または、複製など他の目的に使用することは堅くお断りいたします。
3. 本資料に記載される応用回路、プログラム、使用方法等はあくまでも参考情報であり、これらに起因する第三者の知的財産権およびその他の権利侵害あるいは損害の発生に対し、弊社は如何なる保証を行うものではありません。また、本資料によって第三者または弊社の知的財産権およびその他の権利の実施権の許諾を行うものではありません。
4. 特性表の数値の大小は、数値線上の大小関係で表します。
5. 輸出管理について
  - (1) 製品および弊社が提供する技術を輸出等するにあたっては「外国為替および外国貿易法」を遵守し、当該法令の定める必要な手続をおとりください。
  - (2) 大量破壊兵器の開発等およびその他の軍事用途に使用する目的をもって製品および弊社が提供する技術を輸出等しないでください。また、これらに使用するおそれのある第三者に提供しないでください。
6. 製品は一般電子機器に使用されることを意図し設計されたものです。特別に高信頼性を必要とする以下の特定用途に使用する場合は、弊社の事前承諾を必ず得てください。承諾無き場合は如何なる責任も負いかねることがあります。
  - 1 宇宙機器（人工衛星・ロケット等） 2 輸送車両並びにその制御機器（自動車・航空機・列車・船舶等）
  - 3 生命維持を目的とした医療機器 4 海底中継機器 5 発電所制御機器 6 防災・防犯装置 7 交通用機器
  - 8 その他；1～7と同等の信頼性を必要とする用途

本資料に掲載されている会社名、商品名は、各社の商標もしくは登録商標です。

## 目次

1. 概要	1
2. ブロック図	1
3. 端子説明	2
3.1. 端子配置	2
3.2. 端子機能	2
4. 絶対最大定格	3
5. 推奨動作条件	3
6. 周波数特性	3
7. 電気的特性	3
7.1. DC 電気的特性	3
7.2. 温度センサ特性	4
7.3. AC 電気的特性	5
8. 使用方法	6
8.1. レジスタテーブル	6
8.2. レジスタ説明	7
8.2.1. 計時・カレンダー レジスタ ( Bank 0, Bank1 共通 : Reg-0 ~ Reg-6 )	7
8.2.2. アラームレジスタ ( Bank 0, Bank1 共通 : Reg-7 ~ Reg-A )	7
8.2.3. タイマカウンタ, コントロールレジスタ 1 ( Bank 0 : Reg-C ~ Reg-E )	8
8.2.4. コントロールレジスタ 2 ( Bank 0 : Reg-F )	9
8.2.5. 積算カウンタ ( Bank1 : Reg-B, C )	10
8.2.6. コントロールレジスタ 3 ( Bank 1 : Reg-F )	10
8.3. データのリード/ライト	11
8.3.1. データの書き込み	11
8.3.2. データの読み出し	11
8.3.3. Bank 別 書き込み/読み出しモード設定コード	11
8.4. アラーム割り込み / タイマ割り込み	12
8.4.1. アラーム割り込み	12
8.4.2. タイマ割り込み	13
8.5. FOE スタート機能	14
8.6. 電源投入時の電源投入時の VDD と CE のタイミング	15
8.7. バックアップへの移行 および 復帰	15
8.8. 外部接続例	15
9. 外形寸法図	16
9.1. 外形寸法図	16
9.2. マーキングレイアウト	16
10. 参考データ	17
11. 使用上の注意事項	18

## アラーム, タイマ機能付き シリアル RTC モジュール

## RTC - 4701 JE / NB

- 周波数調整された 32.768 kHz の水晶振動子を内蔵
- 曜, 日, 時, 分のアラーム割り込み機能
- 1/4096 秒 ~ 255 分まで設定可能なタイマ割り込み機能
- 12 ビット積算カウンタによる OVF 割り込み機能
- 自動うるう年補正機能
- 半導体温度センサ内蔵 ( 電圧出力 : -7.6 mV/°C Typ.)
- 1.6 V ~ 5.5 V の幅広いインタフェース電圧範囲
- 1.6 V ~ 5.5 V の幅広い計時(保持)電圧範囲
- 低消費電流 0.5  $\mu$ A / 3 V ( Typ. )
- 小型パッケージ ( JE : VSOJ-20 pin , NB : SON-22pin )

## 1. 概要

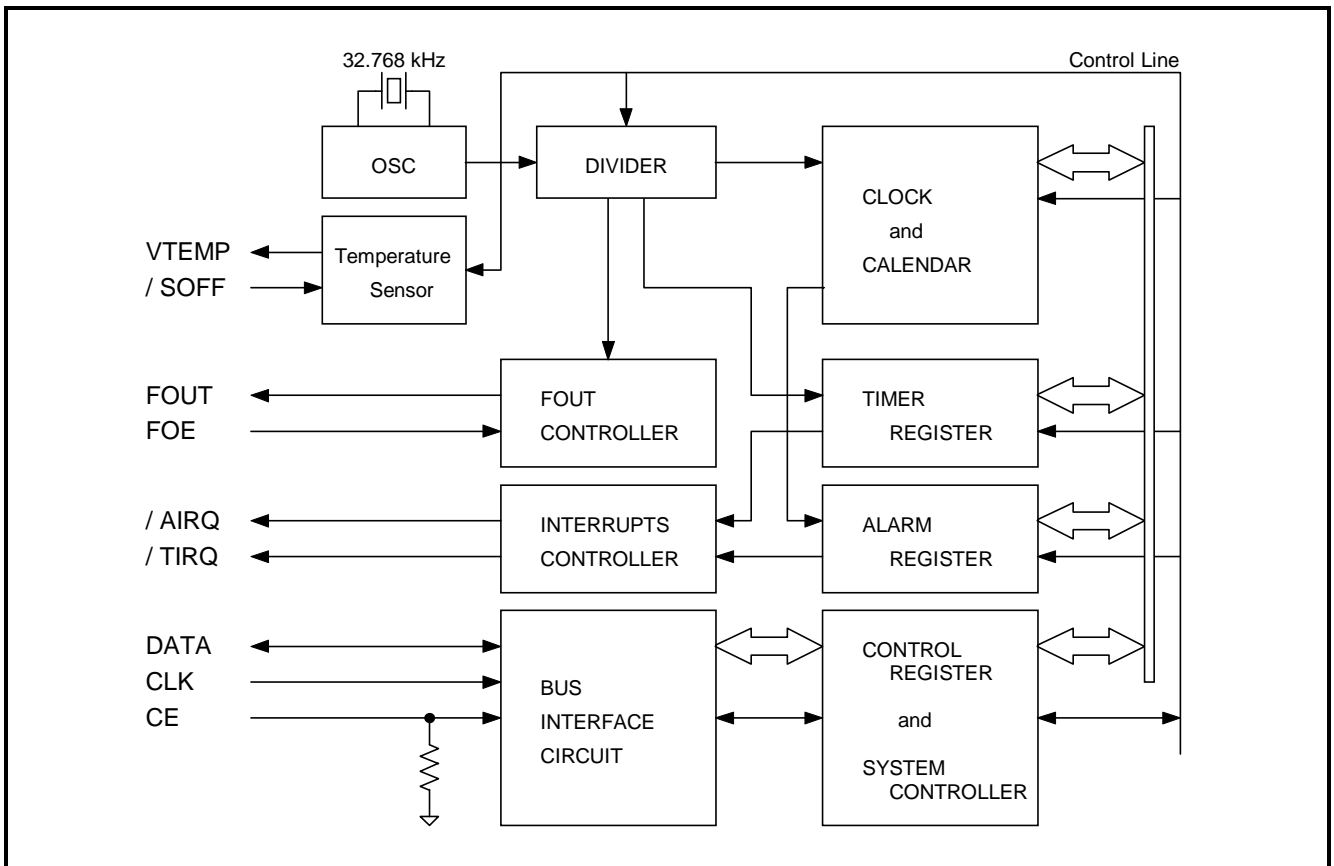
本モジュールは、水晶振動子を内蔵したシリアル・インタフェース方式のリアルタイムクロックです。

秒から年までの自動うるう年補正 Clock&Calendar 回路、積算カウンタ、アラーム、タイマ割り込み機能、時刻更新中 等の各種検出機能、更に半導体温度センサ( アナログ電圧出力 )を備えています。

シリアル・インタフェースは 3 本の信号線で制御可能な方式を採用し、システム側が必要とするポート数を最小限におさえることができます。

小型パッケージに高密度に実装していますので、各種携帯電話、ハンディターミナル、その他の小型電子機器等の用途に最適です。

## 2. ブロック図



### 3. 端子説明

#### 3.1. 端子配置

RTC - 4701 JE		RTC - 4701 NB	
1. VDD	20. N.C.	1. GND	22. N.C.
2. FOUT	19. N.C.	2. / SOFF	21. N.C.
3. CE	18. N.C.	3. VTEMP	20. N.C.
4. / AIRQ	17. N.C.	4. FOE	19. N.C.
5. / TIRQ	16. N.C.	5. DATA	18. N.C.
6. CLK	15. N.C.	6. CLK	17. N.C.
7. DATA	14. N.C.	7. / TIRQ	16. N.C.
8. FOE	13. N.C.	8. / AIRQ	15. N.C.
9. VTEMP	12. N.C.	9. CE	14. N.C.
10. / SOFF	11. GND	10. FOUT	(13) -
		11. VDD	(12) -

VSOJ - 20 pin

SON - 22 pin

#### 3.2. 端子機能

端子名	入出力	機能
CE	入力	チップイネーブル入力端子で、ブルダウン抵抗を内蔵しています。 CE 端子が"H"レベル時に、本 RTC へのアクセスが可能になります。また、CE 端子が"L"レベル時、DATA 端子はハイインピーダンスとなり、CLK, DATA 端子は入力受付禁止になります。
CLK	入力	シリアルデータ転送のシフトクロック入力端子です。 ライトモード時はCLK信号の立ち上がりエッジでDATA端子からデータを取り込み、リードモード時は立ち下がりエッジでDATA端子からデータを出します。
DATA	双方向	シリアルデータ転送のデータ入出力端子です。 CE 入力の立ち上がり後、最初の8ビットのライトデータにより、ライトモードまたはリードモードに設定する事で、入力端子または出力端子となります。
FOUT	出力	源振周波数のクロック信号(32.768 kHz)を出力します。(CMOS出力) FOE 入力端子によって FOUT 端子の出力を禁止(ハイインピーダンス)できます。
FOE	入力	FOUT 出力コントロール入力端子です。 FOE 端子が"H"レベル時、FOUT 端子が出力状態になります。"L"レベル時、FOUT 端子はハイインピーダンスとなります。
VTEMP	出力	温度センサ(アナログ)電圧出力端子です。
/ SOFF	入力	温度センサコントロール入力端子です。 / SOFF 端子が"H"レベルでさらに SON ビットが"1"の時、温度センサ回路が動作し、VTEMP 端子から温度に応じた電圧を出力します。"L"レベル時、温度センサ回路は停止し VTEMP 端子はハイインピーダンスとなります。
/ AIRQ	出力	アラーム および 積算カウンタ割り込み用の オープンドレイン出力端子です。
/ TIRQ	出力	タイマ割り込み用の オープンドレイン出力端子です。
VDD	-	+電源に接続します。
GND	-	グラウンドに接続します。
N.C.	-	内部 IC と結線されていません。 OPEN もしくは、GND または VDD と接続してください。 注) RTC - 4701 NB (SON-22pin) の 14 番 pin ~ 22 番 pin の N.C.端子は、内部フレームによって相互に接続されていますので ご注意ください。

注) VDD - GND 間 直近に 0.1 μF 以上のパスコンを必ず接続してください。

4. 絶対最大定格

GND = 0 V

項目	記号	条件	定格値	単位
電源電圧	VDD	-	-0.3 ~ +7.0	V
入力電圧	VIN	入力端子	GND-0.3 ~ VDD+0.3	V
出力電圧 (1)	VOUT1	/AIRQ, /TIRQ 端子	GND-0.3 ~ +8.0	V
出力電圧 (1)	VOUT2	FOUT, DATA 端子	GND-0.3 ~ VDD+0.3	V
保存温度	TSTG	梱包状態を除く 単品での保存	-55 ~ +125	°C

5. 推奨動作条件

GND = 0 V

項目	記号	条件	範囲	単位
動作電源電圧	VDD	-	1.6 ~ 5.5	V
計時電源電圧	VCLK	-	1.6 ~ 5.5	V
動作温度範囲	TOPR	結露無きこと	-40 ~ +85	°C

6. 周波数特性

GND = 0 V

項目	記号	条件	規格	単位
周波数精度	$\Delta f / f$	Ta = +25 °C, VDD = 3.0 V	5 ± 23 (*1)	× 10 <sup>-6</sup>
周波数電圧特性	f / V	Ta = +25 °C, VDD = 1.6 V ~ 5.5 V	± 2 Max.	× 10 <sup>-6</sup> / V
周波数温度特性	Top	Ta = -20 °C ~ +70 °C, VDD = 3.0 V ; +25 °C 基準	+10 / -120	× 10 <sup>-6</sup>
発振開始時間	tSTA	Ta = +25 °C, VDD = 3.0 V	3 Max.	s
エージング量	fa	Ta = +25 °C, VDD = 3.0 V ; 初年度	± 5 Max.	× 10 <sup>-6</sup> / year

\*1) 月差 1 分相当。(オフセット値を除く)

7. 電気的特性

7.1. DC 電気的特性

※特記無き場合、GND=0 V, VDD=1.6 V ~ 5.5 V, Ta=-40 °C ~ +85 °C

項目	記号	条件	Min.	Typ.	Max.	単位
消費電流 (1)	IDD1	VDD = 5 V CE, FOE, /SOFF = GND /AIRQ, /TIRQ = VDD		1.0	2.0	μA
消費電流 (2)	IDD2	VDD = 3 V 32.768 kHz 出力 OFF 温度センサ出力 OFF 時		0.5	1.0	μA
消費電流 (3)	IDD3	VDD = 5 V, CL = 0 pF CE, /SOFF = GND		3.0	7.5	μA
消費電流 (4)	IDD4	VDD = 3 V, CL = 0 pF FOE, /AIRQ, /TIRQ = VDD		1.7	4.5	μA
消費電流 (5)	IDD5	VDD = 5 V, CL = 30 pF 32.768 kHz 出力 ON		8.0	20.0	μA
消費電流 (6)	IDD6	VDD = 3 V, CL = 30 pF 温度センサ出力 OFF 時		5.0	12.0	μA
消費電流 (7)	IDD7	VDD = 5 V CE, FOE = GND /AIRQ, /TIRQ, /SOFF = VDD		50	75	μA
消費電流 (8)	IDD8	VDD = 3 V 32.768 kHz 出力 OFF 温度センサ出力 ON 時		40	60	μA
入力電圧	V <sub>IH</sub>	入力端子	0.8VDD		VDD	V
	V <sub>IL</sub>		0		0.2VDD	V
入力リーク電流	ILK	CE を除く入力端子, VIN = VDD or GND	-0.5		0.5	μA
入力抵抗 (1)	RDWN1	VDD = 5 V CE 端子	75	150	300	kΩ
入力抵抗 (2)	RDWN2	VDD = 3 V VIN = VDD	150	300	600	kΩ
出力電圧 (1)	VOH1	VDD = 5 V, IOH = -1 mA		4.5	5.0	V
	VOH2	VDD = 3 V, IOH = -1 mA		2.0	3.0	V
	VOH3	VDD = 3 V, IOH = -100 μA		2.9	3.0	V
出力電圧 (2)	VOL1	VDD = 5 V, IOL = 1 mA		GND	GND+0.5	V
	VOL2	VDD = 3 V, IOL = 1 mA		GND	GND+0.8	V
	VOL3	VDD = 3 V, IOL = 100 μA		GND	GND+0.1	V
	VOL4	VDD = 5 V, IOL = 1 mA		GND	GND+0.25	V
	VOL5	VDD = 3 V, IOL = 1 mA	/AIRQ, /TIRQ 端子	GND	GND+0.4	V
出力リーク電流	IOZ	VTEMP 以外の出力端子 VOUT = VDD or GND	-0.5		0.5	μA

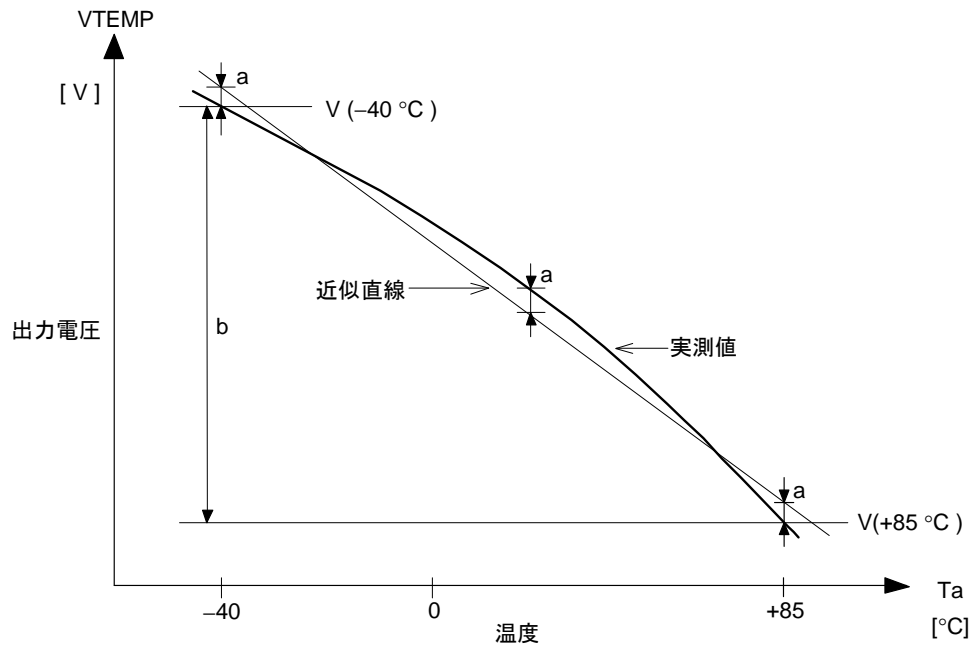
7.2. 温度センサ特性

※特記無き場合、GND = 0 V, Ta = -40 °C ~ +85 °C

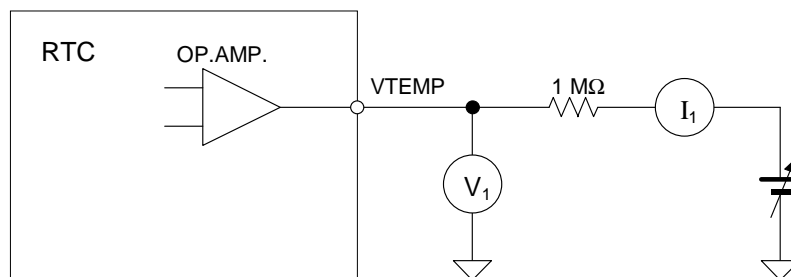
項目	記号	条件	Min.	Typ.	Max.	単位
温度計出力電圧	VTEMP	VTEMP 端子, Ta=+25 °C VDD= 2.7 V ~ 5.5 V, GND 基準出力電圧		1.480		V
出力精度	TACR	Ta=+25 °C, VDD= 2.7 V ~ 5.5 V			± 5.0	°C
温度感度(*1)	VSE	-40 °C ≤ Ta ≤ +85 °C, VDD= 2.7 V ~ 5.5 V	-7.1	-7.6	-8.1	mV / °C
リニアリティ(*2)	ΔNL	-40 °C ≤ Ta ≤ +85 °C, VDD= 2.7 V ~ 5.5 V			± 2.0	%
温度検出範囲	TSOP	ΔNL ≤ ±2.0 %, VDD= 2.7 V ~ 5.5 V	-40		+ 85	°C
出力抵抗(*3)	Ro	VTEMP 端子, Ta=+25 °C VDD= 2.7 V ~ 5.5 V, GND 基準 及び VDD 基準		1.0	3.0	kΩ
負荷条件	CL	VDD= 2.7 V ~ 5.5 V			100	pF
	RL	VDD= 2.7 V ~ 5.5 V	500			kΩ
応答時間	trSP	VDD= 3.0 V, CL=100 pF, RL=500 kΩ ±1 °C 以内			200	μs

\*1) 温度感度  $VSE = (V(+85\text{ °C}) - V(-40\text{ °C})) / 125$  [mV / °C]

\*2) リニアリティ  $\Delta NL = \frac{a}{b} \times 100$  [%] a : VTEMP の実測値と近似直線との最大偏差  
b : -40 °C と +85 °C の実測値の差



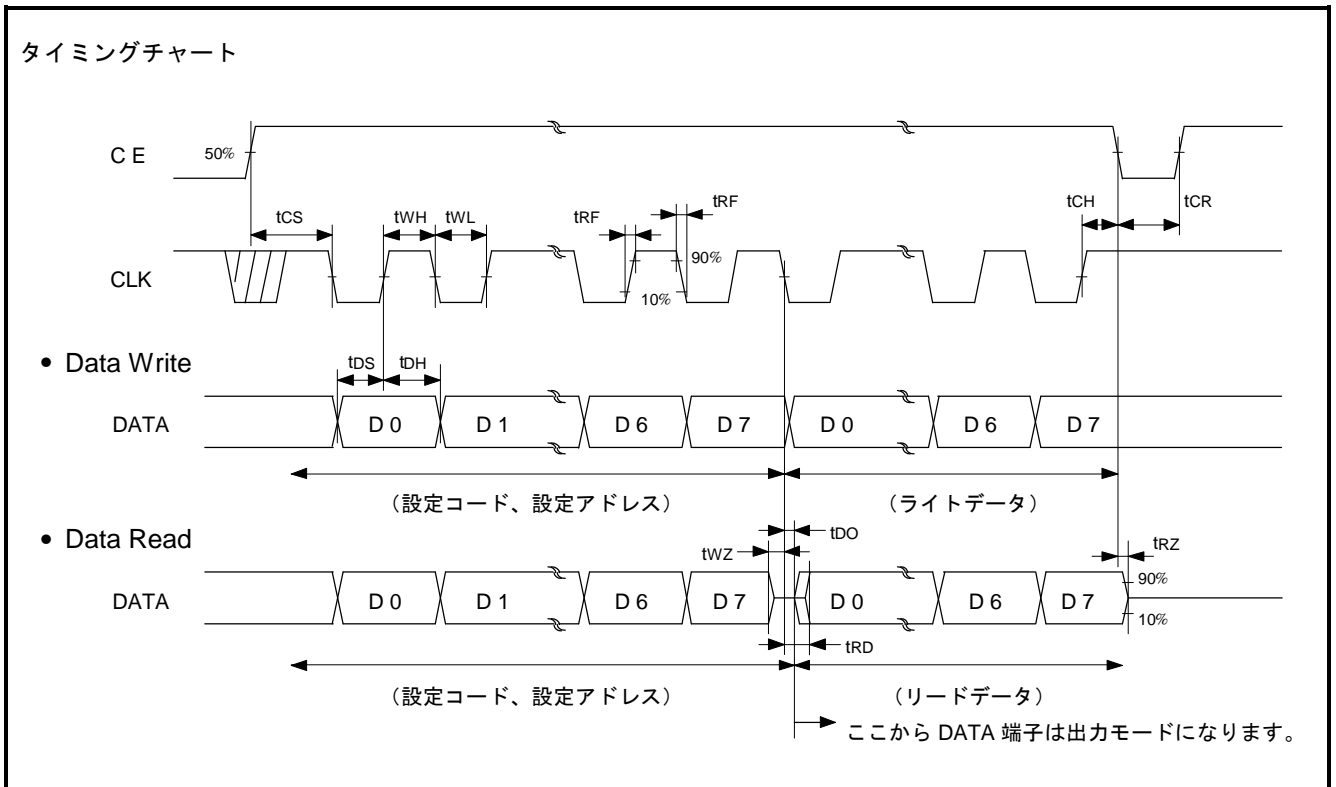
\*3) 出力抵抗 (Ro)  $Ro = \frac{\Delta V_1}{\Delta I_1}$



7.3. AC 電气的特性

※特記無き場合、GND=0 V, Ta= -40 °C ~ +85 °C

項目	記号	条件	VDD=3 V ± 10 %			VDD=5 V ± 10 %			単位
			Min.	Typ.	Max.	Min.	Typ.	Max.	
CLK クロック周期	tCLK		600			350			ns
CLK H パルス幅	tWH		300			175			ns
CLK L パルス幅	tWL		300			175			ns
CE セットアップ時間	tCS		300			175			ns
CE ホールド時間	tCH		300			175			ns
CE リカバリー時間	tCR		400			300			ns
書き込みデータセットアップ時間	tDS		75			50			ns
書き込みデータホールド時間	tDH		75			50			ns
書き込みデータディセーブル時間	twZ		0			0			ns
出力モード切り替え時間	tDO		0			0			ns
読み出しデータ遅延時間	tRD	CL=50 pF			300			120	ns
出力ディセーブル時間	trZ	CL=50 pF RL=10 kΩ			200			100	ns
入力立ち上がり・立ち下がり時間	tRF				100			50	ns
FOUT duty	tW / t	50% VDD level	40		60	40		60	%





## 8. 使用方法

### 8.1. レジスタテーブル

#### Bank 0

Address	機能	bit 7	bit 6	bit 5	bit 4	bit 3	bit 2	bit 1	bit 0	備考
0	秒	fos	40	20	10	8	4	2	1	*1, *2
1	分	fr	40	20	10	8	4	2	1	*2, *4
2	時	fr	○	20	10	8	4	2	1	*2, *4, *6
3	曜	fr	6	5	4	3	2	1	0	*2, *4
4	日	fr	○	20	10	8	4	2	1	*2, *4, *6
5	月	fr	C	○	10	8	4	2	1	*2, *4, *6
6	年	80	40	20	10	8	4	2	1	*2
7	分アラーム	AE	40	20	10	8	4	2	1	*2
8	時アラーム	AE	•	20	10	8	4	2	1	*2, *7
9	曜アラーム	AE	6	5	4	3	2	1	0	*2
A	日アラーム	AE	•	20	10	8	4	2	1	*2, *7
B	-	-	-	-	-	-	-	-	-	*8
C	定周期設定	TE	•	TD1	TD0	•	•	•	•	*7
D	定周期カウンタ	128	64	32	16	8	4	2	1	*9
E	コントロール1	○	○	○	TI/TP	AF	TF	AIE	TIE	*5, *6
F	コントロール2	○	TEST	STOP	RESET	HOLD	○	○	○	*6, *10

#### Bank 1

Address	機能	bit 7	bit 6	bit 5	bit 4	bit 3	bit 2	bit 1	bit 0	備考
0	秒	fos	40	20	10	8	4	2	1	*2
1	分	fr	40	20	10	8	4	2	1	*2, *4
2	時	fr	○	20	10	8	4	2	1	*2, *4, *6
3	曜	fr	6	5	4	3	2	1	0	*2, *4
4	日	fr	○	20	10	8	4	2	1	*2, *4, *6
5	月	fr	C	○	10	8	4	2	1	*2, *4, *6
6	年	80	40	20	10	8	4	2	1	*2
7	分アラーム	AE	40	20	10	8	4	2	1	*2
8	時アラーム	AE	•	20	10	8	4	2	1	*2, *7
9	曜アラーム	AE	6	5	4	3	2	1	0	*2
A	日アラーム	AE	•	20	10	8	4	2	1	*2, *7
B	積算カウンタ1	128	64	32	16	8	4	2	1	
C	積算カウンタ2	fr	AC1	AC0	OVF	2048	1024	512	256	*4, *5
D	-	-	-	-	-	-	-	-	-	*8
E	-	-	-	-	-	-	-	-	-	*8
F	コントロール3	FOES	TEST	-	-	-	ACIE	ACE	SON	*3, *8

\*1) 初期電源投入時 および fos ビット読み出し時の結果が fos = "1" のときは、必ず全てのレジスタを初期設定してから使用してください。そのさい、日付・時間として正しくないデータの設定はしないでください。その場合の計時動作は保証できません。

\*2) レジスタ 0~A は、Bank 0, Bank 1 共通です。  
Bank 0, Bank 1 へのアクセス指定は、  
シリアル通信の最初の 4bit で行います。

Mode	Bank 0	Bank 1
Write	3 h	1 h
Read	C h	8 h

\*3) 初期電源投入時、FOES, ACE, SON ビットは "0" にリセットされます。

\* このときの他のレジスタの値は不定ですので、必ず初期設定を実施してから使用してください。

\*4) 全ての fr ビットは リードオンリーです。ライトはできません。

\*5) AF, TF, OVF ビットは、"0" のみがライト可能です。

\*6) '○' マークは、初期設定以降 "0" にて ご使用ください。

\*7) '•' マークは、任意データの R/W が可能な RAM bit です。

\*8) '-' マークは、書き込み不可能で 読み出し値は不定です。

\*9) 定周期カウンタ (Bank 0, Address D) をリードすると、前に設定したプリセットデータ値がリードできます。

\*10) TEST ビットは 弊社テスト用ビットです。ライト時は必ず "0" を設定してください。

## 8.2. レジスタ説明

### 8.2.1. 計時・カレンダー レジスタ ( Bank 0,Bank1 共通 : Reg-0 ~ Reg-6 )

データはBCD形式で、例えば秒レジスタが "0101 1001" ならば 59 秒を意味します。時刻計時は 24 時間制(固定)です。

アラーム割り込みを使用しない場合はレジスタ 7~ A が 7 bit メモリレジスタとしてして使用できます。この時、AIE ( Alarm Interrupt Enable ) ビットを"0"に設定し、アラーム割り込みを禁止してください。

タイマ割り込みを使用しない場合はレジスタ D が 8 bit メモリレジスタとして使用できます。この時、TIE( Timer Interrupt Enable ) ビットを"0"に設定し、タイマ割り込みを禁止してください。

- 年レジスタ と うるう年 及び 年桁キャリービット

年レジスタのBCD2桁を4で割り、余りが0の年をうるう年と判定していますので、西暦及び平成年号のどちらでも自動的にうるう年が判別されます。(00年はうるう年として処理されます)

なお、年レジスタは99年の次は00年になります。この時、年桁キャリービット C (レジスタ 5 のビット 6)に"1"がセットされます。

- 曜日レジスタ

曜日レジスタは0~6の7ビットがあり、下表のように割り当てられています。

複数の曜日に"1"をセットしないでください。

bit 6	bit 5	bit 4	bit 3	bit 2	bit 1	bit 0	曜日
0	0	0	0	0	0	1	日
0	0	0	0	0	1	0	月
0	0	0	0	1	0	0	火
0	0	0	1	0	0	0	水
0	0	1	0	0	0	0	木
0	1	0	0	0	0	0	金
1	0	0	0	0	0	0	土

- fos ( OSC Flag )

本フラグは、電源電圧低下等による発振停止を検出/記録するためのビットです。

読み出し時"1"で発振停止があった事を示し、"0"を書き込むまで保持します。

他のビット(STOP,RESET)が"1"のときでも影響を受けません。

- fr ( READ Flag )

本フラグは RTC 非選択状態(CE 入力端子を"L")にすることにより"0"になり、選択状態(CE"H")中に 1 秒桁上げが発生した場合"1"になるビットです。

このビットにより計時レジスタの読み出し中に 1 秒桁への桁上げが起きたか否かの判別が可能であり、fr が"1"であった場合は再度全計時レジスタを読み込む必要があります。

- C ( 年桁 Carry bit )

本ビットは、年レジスタが 99年から00年にカウントアップした時、カウントアップ前の値に"0"を書き込んであれば、"1"にセットされます。

本 RTC の年レジスタは西暦 下 2 桁となっていますが、年桁 Carry bit を参照する事により、西暦 上 2 桁の処理が可能となります。

### 8.2.2. アラームレジスタ ( Bank 0,Bank1 共通 : Reg-7 ~ Reg-A )

アラームは 曜、日、時、分 について設定が可能です。

それぞれのアラームレジスタの bit7 に AE ( Alarm Enable ) ビットが付いていますので、このビットを利用すると毎時アラーム、毎日アラームが簡単に設定できます。曜日は任意の複数の曜日にアラーム設定が可能です。

AE ビットは"0"の時、該当レジスタと時計レジスタの比較を行い、"1"の時は don't care としてデータ不問で その桁は常に一致とみなします。

アラームが発生すると AF( Alarm Flag ) ビットに"1"がセットされ、この時 Reg-E の AIE ( Alarm Interrupt Enable ) ビットが"1"の場合は、/ AIRQ 端子を Low レベルとして割り込み信号を発生します。AIE ビットが"0"の時は、/ AIRQ 端子からのアラーム割り込み出力は禁止されます。

- 曜アラームのビットと各曜日の関係

bit	bit 6	bit 5	bit 4	bit 3	bit 2	bit 1	bit 0
曜日	土	金	木	水	火	月	日

8.2.3. タイマカウンタ, コントロールレジスタ 1 ( Bank 0 : Reg-C ~ Reg-E )

Address	bit 7	bit 6	bit 5	bit 4	bit 3	bit 2	bit 1	bit 0
C	TE	•	TD1	TD0	•	•	•	•
D	128	64	32	16	8	4	2	1
E	○	○	○	TI/TP	AF	TF	AIE	TIE

タイマ割り込みに使用する 8 ビットのプリセットブル・ダウンカウンタを制御するレジスタです。  
 ダウンカウンタのカウント周期(ソースクロック)は Reg-C の TD0,TD1 で指定し、Reg-D でこのダウンカウンタのプリセット(分周)値を指定します。

TE ビットが"0"の時、プリセットブルカウンタはタイマカウンタの内容をロードしカウントを停止しています。  
 TE ビットが"1"になるとカウントを開始します。

ソースクロックの周期でダウンカウンタがカウントダウンを続け、データがゼロになると TF( Timer Flag )が"1"にセットされます。このとき、Reg-E の TIE( Timer Interrupt Enable )ビットが"1"の場合は、/ TIRQ 端子を Low レベルとし、割り込み信号を発生します。TIE ビットが"0"の時は / TIRQ 端子からの出力は禁止されます。

また、TI / TP ビットが"1"の時は、タイマカウンタレジスタのデータを再ロードし、再びカウントダウンを開始します。( 繰り返し動作 )

尚、TE ビットが"1"の状態の時に、タイマカウンタ(Reg-D)に"0"のデータをセットしても、/ TIRQ 端子からのタイマ割り込みは発生しません。

期待通りのタイマ動作を行なうためには TE , TI / TP 及び、TIE ビットの設定が必要です。

• タイマ割り込み・ソースクロック選択

TD1	TD0	ソースクロック
0	0	4096 Hz
0	1	64 Hz
1	0	秒更新
1	1	分更新

• タイマ割り込み間隔

タイマ カウンタ 設定値	ソースクロック			
	4096 Hz	64 Hz	秒更新	分更新
0	—	—	—	—
1	244.14 μs	15.625 ms	1 s	1 min
2	488.28 μs	31.250 ms	2 s	2 min
3	732.42 μs	46.875 ms	3 s	3 min
•	•	•	•	•
•	•	•	•	•
•	•	•	•	•
255	62.26 ms	3.984 s	255 s	255 min

• TE ビット ( Timer Enable )

本ビットを"1"とする事により、プリセットブルカウンタがカウントダウンを開始します。また、本ビットを"0"と、するとプリセットブルカウンタのカウントダウンは停止します。

• TI / TP ビット ( Interrupt Signal Output Mode Select. Interrupt / Periodic )

タイマ割り込み信号の出力モードを設定します。

TI / TP	0	1
機能	レベル割り込みモードです。 タイマ割り込みが発生すると直ちに / TIRQ 端子は"L"に、TF ビットは"1"となります。TF ビットに"0" を書込むまで / TIRQ 端子は"L"を保持します。 (ただし TIE=1)	繰り返し割り込みモードです。 タイマ割り込みが発生すると直ちに / TIRQ 端子は"L"に(ただし TIE=1)、TF ビットは"1"となります。その後 / TIRQ 端子はハイインピーダンス状態に自動復帰し、TF ビットは"0"を書込むまで"1"を保持します。

• AF , TF ビット ( Alarm Flag , Timer Flag )

AF ビットはアラームが発生すると"1"に、TF ビットはタイマ割り込み用ダウンカウンタがゼロ時に"1"にセットされます。

両ビット共に"0"を書き込むまでデータを保持します。また、両ビット共に"1"をライトすることはできません。

• AIE , TIE ビット ( Alarm , Timer Interrupt Enable )

アラーム、タイマの割り込みイベントの発生時に各割り込み信号を発生させるか否かを指定します。

AIE はアラーム割り込みに、また、TIE はタイマ割り込みに対応します。

## 8.2.4. コントロールレジスタ 2 ( Bank 0 : Reg-F )

Address	bit 7	bit 6	bit 5	bit 4	bit 3	bit 2	bit 1	bit 0
F	○	TEST	STOP	RESET	HOLD	○	○	○

## • TEST ビット

弊社のテスト用のビットです。

必ず"0"を設定してください。( CE 端子を"L"にすることによってもクリアされます )  
Reg-F の他のビットの書き込みの際、誤って"1"を書込まないように御注意願います。

## • STOP ビット

本ビットを"1"にすると、計時が停止( 内部の 2 kHz の分周カウンタから停止 )します。本ビットをセットして計時を停止させる場合は、同時に RESET ビットもセットしてください。

また、"0"にすると計時を再開します。

## • RESET ビット

本ビットを"1"にすると、内部カウンタがリセット( 2 kHz ~ 1 Hz )され、また、計時も停止します。本ビットをセットするときは、同時に STOP ビットもセットしてください。

"1"を書込んだ後、CE を"L"にすると解除されます。他ビットの状態による影響を受けません。

## • HOLD ビット

本ビットを"1"にすると、秒桁への桁上げが禁止されます。本ビットが"1"の時に秒桁への桁上げが発生した場合は、本ビットを"0"に戻した時に 1 回分を自動補正しますので、HOLD ビットは 1 秒以内での使用を推奨致します。

機能動作表

ビット			機能			
STOP	RESET	HOLD	計時	アラーム	タイマ カウンタ	積算 カウンタ
0	0	0	動作	動作	動作	動作 *4
0	0	1	*1	停止	*2	停止
0	1	0	停止	停止	*3	停止
0	1	1	停止	停止	*3	停止
1	0	0	停止	停止	*3	停止
1	0	1	停止	停止	*3	停止
1	1	0	停止	停止	*3	停止
1	1	1	停止	停止	*3	停止

\*1) 1 秒以内であれば自動補正機能により計時は自動補正されます。

\*2) タイマ割り込み用ソースクロック 1/60 Hz( 1 min )以外のソースクロックで動作します。

\*3) タイマ割り込み用ソースクロック 4096 Hz 選択時のみに動作します。

\*4) ACE( Additional Counter Enable )ビットが "1" の時のみに動作します。

## 8.2.5. 積算カウンタ (Bank1 : Reg-B,C)

Address	bit 7	bit 6	bit 5	bit 4	bit 3	bit 2	bit 1	bit 0
B	128	64	32	16	8	4	2	1
C	fr	AC1	AC0	OVF	2048	1024	512	256

12ビットのプリセッタブル・アップ・カウンタです。初期値セット後、コントロールレジスタ3のACE ( Additional Counter Enable )ビットを"1"とする事により、Reg-CのAC0,AC1ビットで選択したソースクロックのタイミングで、ACEビットが"1"の間、カウントアップを続けます。

上記 積算カウンタがオーバーフロー(FFFh → 000h)した時点で、OVFビットが"1"となり、この時 コントロールレジスタ3のACIE ( Additional Counter Interrupt Enable )ビットを"1"にセットしておく、積算カウンタ・オーバーフロー割り込みを/AIRQ端子より発生させる事ができます。

カウントアップ動作は、レジスタ操作により停止させない限り、時計計時動作同様 RTC が非選択時(バックアップ時)でも継続し、この状態からの割り込み発生も可能です。

積算カウンタのデータリード時 fr フラグが"1"であった場合は、読み出し中にカウンタの更新動作が起きた事を示している為、再度カウンタデータを読み込む必要があります。また、ソースクロックに16Hzを選択した場合は fr フラグではカウンタ動作時に更新タイミングを捉えられない為、データ2度読みによる更新チェックを行う必要があります。カウンタが停止している状態では、2度読みの必要はありません。

この 積算カウンタ機能を使用する事により、経過時間計測、n 分後割り込みの様なクッキングタイマ動作、長時間タイマ 等 を実現する事が可能になります。

注) 積算カウンタにデータをセットするときは、必ず、①Bレジスタ → ②Cレジスタ の順にて 両方のレジスタにデータをセットしてください。この積算カウンタ設定中の不用意な割り込み発生を避けるために、積算カウンタの設定に先立ち、コントロールレジスタ3のACIEビットおよびACEビットを共に"0"にクリアしてください。

## \*積算カウンタ・ソースクロック選択

AC1	AC0	ソースクロック	カウント可能範囲
0	0	16 Hz	0 ~ 255.93 秒
0	1	秒更新	0 ~ 4095 秒
1	0	分更新	0 ~ 4095 分
1	1	時更新	0 ~ 4095 時

## 8.2.6. コントロールレジスタ3 (Bank1 : Reg-F)

Address	bit 7	bit 6	bit 5	bit 4	bit 3	bit 2	bit 1	bit 0
F	FOES	TEST	-	-	-	ACIE	ACE	SON

## • FOES ビット ( FOE Start Mode )

本ビットを"1"にすると積算カウンタはコントロールレジスタ3のACE ( Additional Counter Enable )ビットに"1"を書き込んだ時点ではスタートしません。積算カウンタはACEビットが"1"の状態、FOE入力端子が"H"レベルから"L"レベルに変化した時点(立ち下がリエッジ)でスタートします。

"0"にすると積算カウンタはコントロールレジスタ3のACEビットに"1"を書き込んだ時点でスタートします。

初期電源投入時、"0"リセットされています。

## • ACIE ビット ( Additional Counter Interrupt Enable )

積算カウンタのオーバーフロー割り込みイベント発生時に、/AIRQ端子から割り込み信号を発生させるか否かを指定します。ACIEビットが"1"の場合、割り込み信号を発生します。

## • ACE ビット ( Additional Counter Enable )

本ビットを"1"とする事により、積算カウンタがカウントアップを開始します。

本ビットを"0"にすると、積算カウンタのカウントアップは停止します。初期電源投入時、"0"リセットされています。

## • SON ビット ( Sensor ON )

本ビットが"1"でさらに / SOFF端子が"H"レベルの時、内蔵温度センサ回路が動作し VTEMP端子から温度に応じたアナログ電圧を出力します。

本ビットが"0"の時、温度センサ回路は停止し VTEMP端子はハイインピーダンスとなります。

初期電源投入時、"0"リセットされています。

8.3. データのリード/ライト

書き込み/読み出し共に、CE 入力の立ち上がり後、4 ビットのモード設定、続いて 4 ビットのアドレス指定をおこない、その後は 8 ビット単位でのデータ R/W をおこないます。

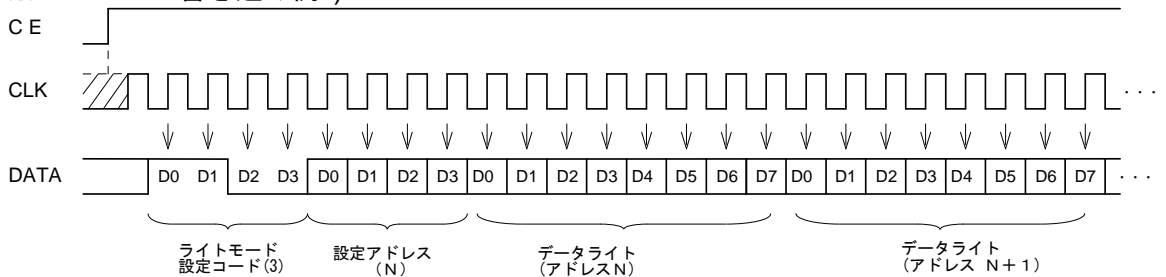
書き込み読み出し共に、LSB ファーストです。

アドレスのオートインクリメントは循環で、アドレス "F" の次は アドレス "0" となります。

8.3.1. データの書き込み

- 1) CE 入力立ち上がり後の最初の 4 ビットをライトモードを示す "3" または "1" とし、次の 4 ビットに書き込みたいアドレスを設定します。
- 2) 続く 8 ビット書き込みデータは、先に設定したアドレスに対して実行され、次の 8 ビットデータは自動アドレスインクリメントされたアドレスに対して順次データが書き込まれていきます。

※Bank0 への書き込み例 )



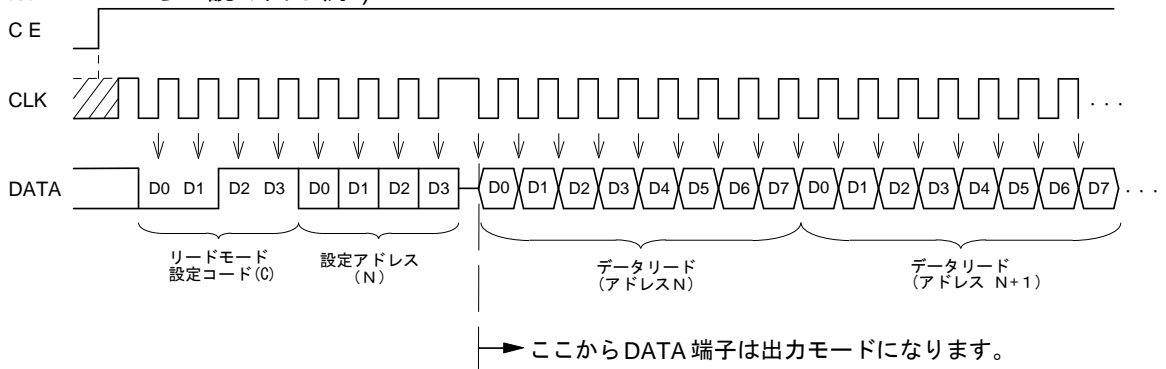
※データの書き込み時は 8 ビット単位のデータを入力する必要があります。

8 ビット単位のデータ入力未完の状態にて CE 入力を立ち上げた場合、CE 入力が立ち下がった時点の 8 ビットデータは正常な書き込みができません。

8.3.2. データの読み出し

- 1) CE 入力立ち上がり後の最初の 4 ビットをリードモードを示す "C" または "8" とし、次の 4 ビットに読み出したいアドレスをセットします。
- 2) 続く 8 ビット読み出しは先に設定したアドレスのデータを、次の 8 ビットは自動アドレスインクリメントされたアドレスのデータを順次読み出すことができます。

※Bank0 からの読み出し例 )



8.3.3. Bank 別 書き込み/読み出しモード設定コード

Mode	Bank 0	Bank 1
Write	3 h	1 h
Read	C h	8 h

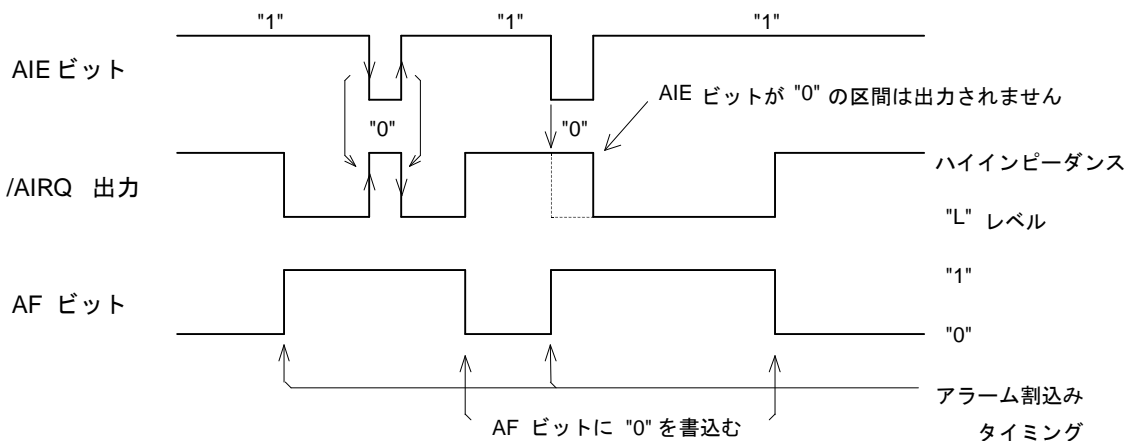
※モード設定コード部に上記以外を設定した場合は、その後のデータは無視され、DATA 端子は入力状態を保ちます。

## 8.4. アラーム割り込み / タイマ割り込み

### 8.4.1. アラーム割り込み

アラームが一致時に、AIE=1 の場合は/AIRQ 端子は"L"出力となり、また、AIE=0 の場合は /AIRQ 端子はハイインピーダンス状態になります。

アラーム割り込みは、10 秒桁から分析へのキャリー発生時に出力されます。



#### • 使用方法

曜、日、時、分について設定できます。曜日は一度に複数の曜日が設定可能です。

アラーム設定中の不用意なハードウェア割り込みを避けるために、最初に AF ビット AIE ビットを共に"0"にすることを推奨します。

その後アラームデータを設定し、アラーム回路の確実な初期化のために一旦 AF フラグをゼロクリアしてください。その後 AIE ビットを"1"にしてください。ハードウェア割り込みを一切使用したくない場合は AIE ビットは"0"にして、AF ビットを必要に応じてソフトにてモニタしてください。

#### • 使用例

1) 明日の午後 6 時にアラームを出す。

- ・ AIE ビットに"0"、AF ビットに"0"をライト。
- ・ 日アラームの AE ビットに"1"をライト。
- ・ 曜アラームレジスタにレジスタ 3 の現在の曜日を取得し 1 ビット左シフトしたデータをライト。  
( fr ビットに注意、かつビット 6 が"1"(土曜)の場合は"01h"(日曜)をライトする。)
- ・ 時アラームレジスタに"18h"をライト。
- ・ 分アラームレジスタに"00h"をライト。
- ・ AF ビットをゼロクリア。
- ・ AIE ビットに"1"をライト。

2) 日曜と土曜日以外の毎朝 6 時にアラームを出す。

- ・ AIE ビットに"0"、AF ビットに"0"をライト。
- ・ 日アラームの AE ビットに"1"をライト。
- ・ 曜アラームレジスタに"3Eh"をライト
- ・ 時アラームレジスタに"06h"をライト。
- ・ 分アラームレジスタに"00h"をライト
- ・ AF ビットをゼロクリア。
- ・ AIE ビットに"1"をライト。

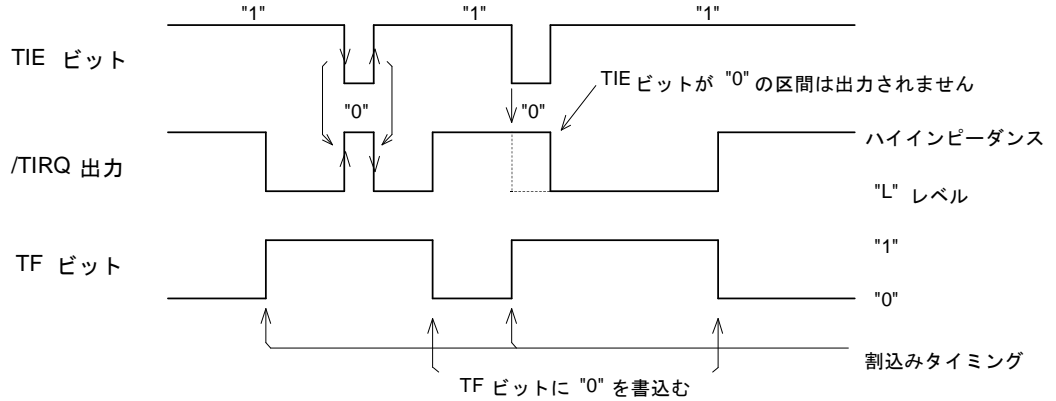
8.4.2. タイマ割り込み

• TI/TP ビット

レベル割り込み、繰り返し割り込みモードを選択できます。

(1) レベル割り込みモード (TI/TP = "0")

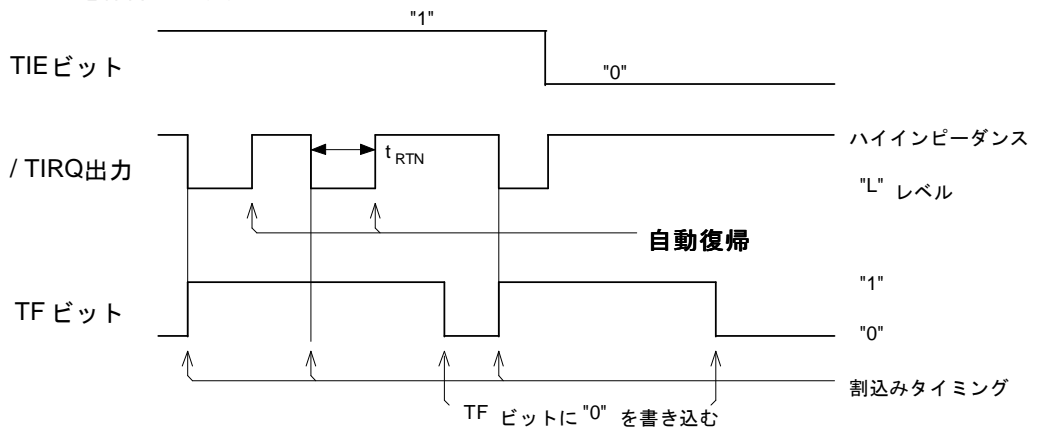
割り込み発生時に TIE=1 の場合は /TIRQ 端子は "L" 出力となり、TIE=0 の場合は /TIRQ 端子はハイインピーダンスのままです。



(2) 繰り返しモード時 (TI/TP = "1")

割り込み発生時に TIE=1 ならば /TIRQ 端子は、"L" を出力します。

割り込み発生時に TIE=0 ならば /TIRQ 端子はハイインピーダンスのまま、TF ビットのみ "1" となり、これを保持します。



• 自動復帰

くり返しモード時の自動復帰時間( tRTN ) は、Reg-C で指定したソースクロックで決まります。

ソースクロック	自動復帰時間 (tRTN)
4069 Hz	0.122 ms
64 Hz	7.81 ms
秒更新	7.81 ms
分更新	7.81 ms



• タイマの時間誤差

タイマの時間誤差は、選択したソースクロックの  $\pm 0.1\%$  周期の時間が誤差となります。よって、タイマ時間は、タイマ設定時間に対して以下の範囲になります。

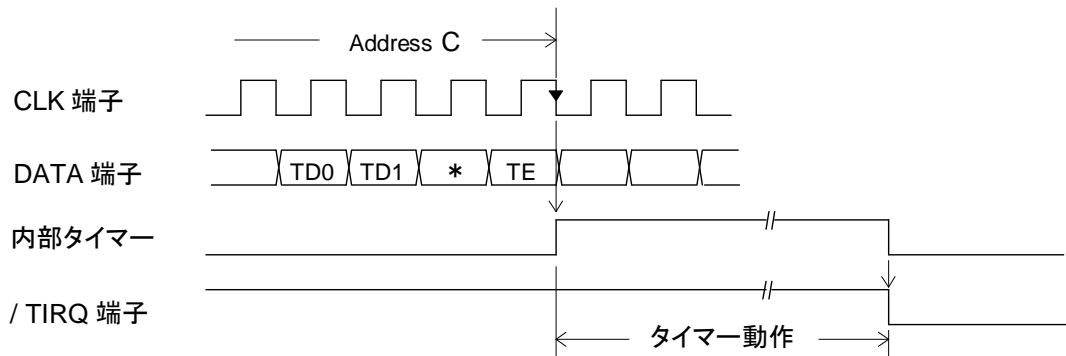
$$(\text{タイマ設定時間}(\ast) - \text{ソースクロック周期}) \sim (\text{タイマ設定時間})$$

$\ast$ ) タイマ設定時間 = ソースクロック周期  $\times$  Reg-D の分周値

尚、実際のタイマ時間は、設定用のシリアルデータ転送クロックの通信時間が、上記の時間以外にプラスされます。

• タイマスタートタイミング

データライトモードにおいて下記のタイムチャートの TE ビットの対応する CLK の立ち下がりエッジからタイマがカウント動作を開始します。



• 使用方法

タイマ割り込み設定レジスタで指定した周期(ソースクロック)で、タイマカウンタレジスタに設定した値からカウントダウンを開始し、データがゼロになると /TIRQ 端子が"L"となり割り込みを発生します。

最小 1/4096 秒 ~ 最長 255 分までのインターバルタイマとして使用できます。

タイマ設定中の不要なハードウェア割り込みを避けるために、最初に TF ビット TIE ビットを共に"0"にすることを推奨します。

タイマ割り込みを一切使用したくない場合は、TIE ビットは"0"にして、TF ビットを必要に応じてソフトでモニターしてください。

8.5. FOE スタート機能

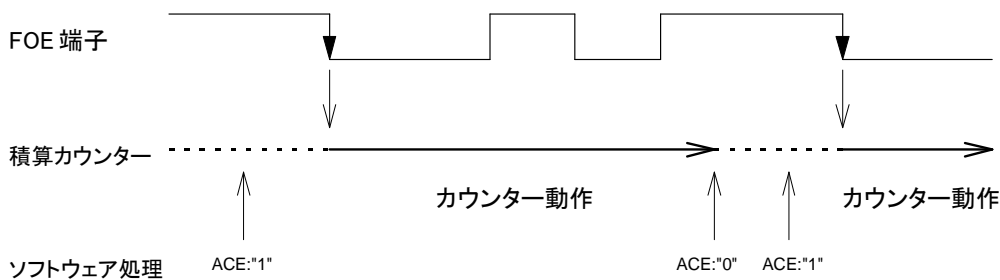
コントロールレジスタ 3 の FOES( FOE Start Mode )ビットを"1"にすると FOE による積算カウンタのスタート機能が有効になります。

このモードを選択した場合、積算カウンタはコントロールレジスタ 3 の ACE ( Additional Counter Enable )ビットに"1"を書き込んだ時点ではスタートしません。

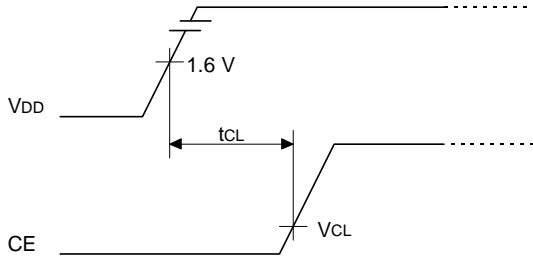
積算カウンタは ACE ビットが"1"の状態、FOE 入力端子が"H"レベルから"L"レベルに変化した時(立ち下りエッジ)にスタートします。

積算動作は、スタート以降 FOE 端子の状態にかかわらず、レジスタ操作により停止( ACE ビット"0" )させない限り、RTC が非選択時でも継続します。

初期電源投入時、FOES ビットは "0" リセットされています。



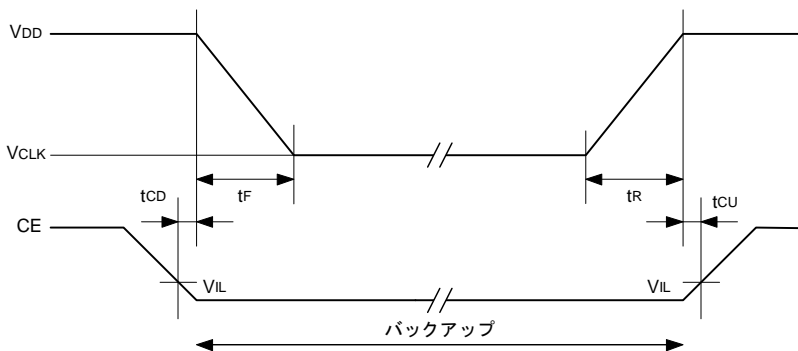
8.6. 電源投入時の電源投入時の VDD と CE のタイミング



電源投入時は、本タイミングチャートの様に、CE=" L ( 下表 V<sub>CL</sub>[V] ) " にてご使用ください。

項目	記号	備考	仕様	単位
電源投入時 CE 電圧	V <sub>CL</sub>	VDD= 1.6 V 到達までの CE 印加電圧	0.3 Max.	V
電源投入時 CE=V <sub>CL</sub> [V]時間	t <sub>CL</sub>	VDD= 1.6 V 到達までの CE=V <sub>CL</sub> [V]を維持する時間	10 Min.	μs

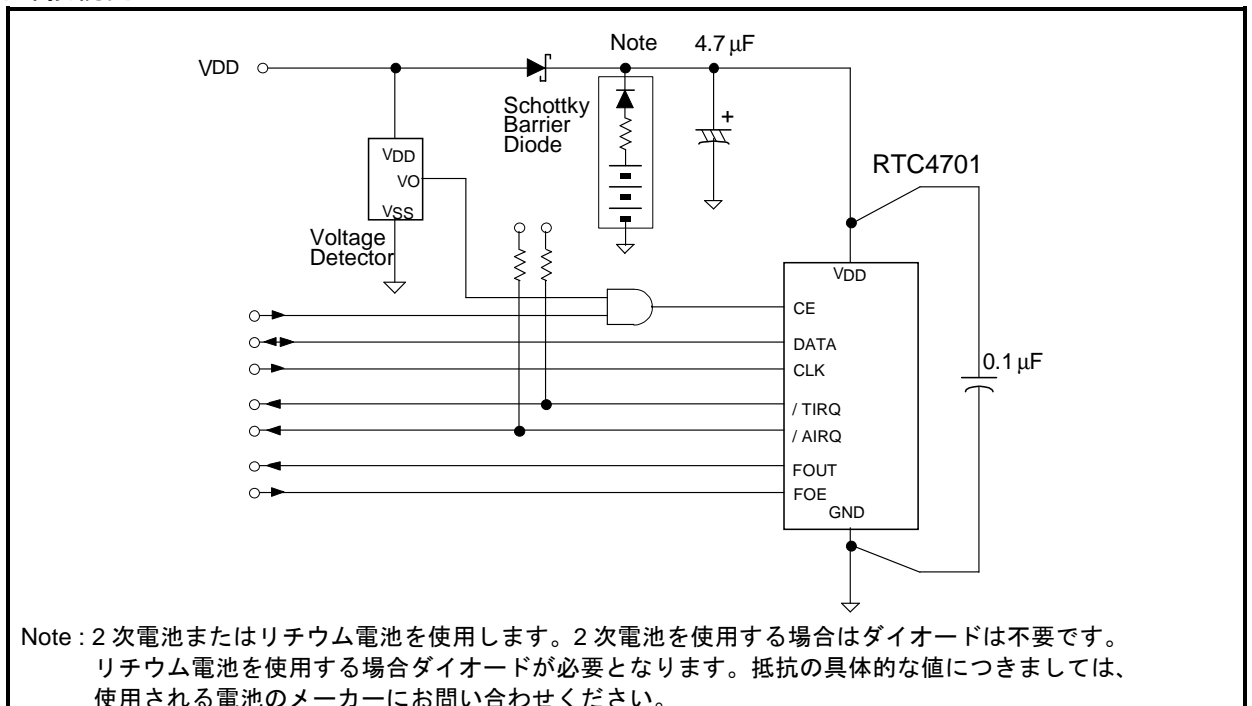
8.7. バックアップへの移行 および 復帰



項目	記号	条件	Min.	Typ.	Max.	単位
電源降下前 CE 時間	t <sub>CD</sub>	-	0			μs
電源降下時間	t <sub>F</sub>	-	2			μs/ V
電源立上時間	t <sub>R</sub>	-	1			μs/ V
電源立上後 CE 時間	t <sub>CU</sub>	-	0			μs

※バックアップへの移行時、電源切り替え操作の前に CE を確実に Low レベルとし、RTC は非選択状態としてください。

8.8. 外部接続例



9. 外形寸法図

9.1. 外形寸法図

RTC - 4701 JE (VSOJ-20pin)

● 外形寸法図

● 推奨はんだ付けパターン図

Unit : mm

\* 点線内(表・裏)の一部に 内蔵水晶振動子の金属ケースが見えることがありますが、デバイスの特性に 影響はありません。

RTC - 4701 NB (SON-22pin)

● 外形図

● はんだ付けパターン図

Unit : mm

\*1) 点線内(表・裏)の一部に 内蔵水晶振動子の金属ケースが見えることがありますが、デバイスの特性に 影響はありません。

\*2) はんだ付けパターン図の斜線部分の部品面には 信号パターンをレイアウトしないでください。

9.2. マーキングレイアウト

RTC - 4701 JE (VSOJ-20pin)

RTC - 4701 NB (SON-22pin)

※ 表示内容は、捺印と表示の大略を示すもので、字形・大きさ および 位置の詳細を規定するものではありません。

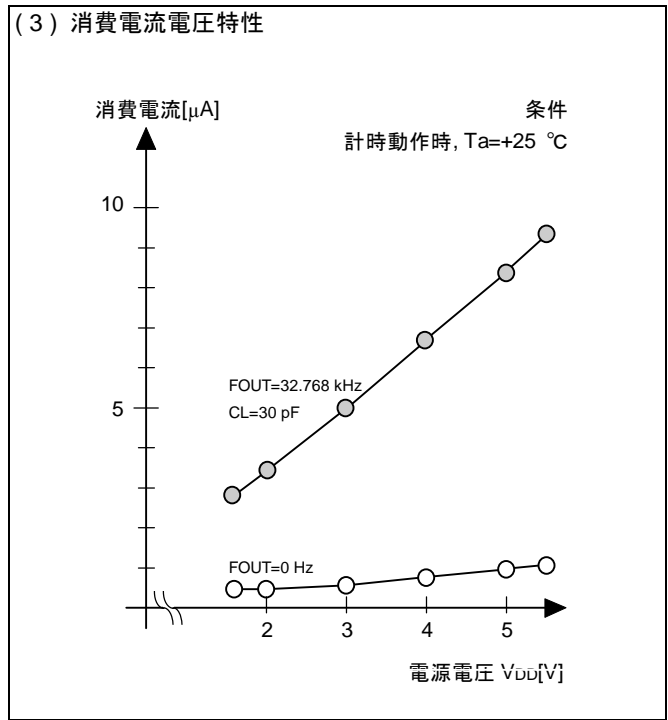
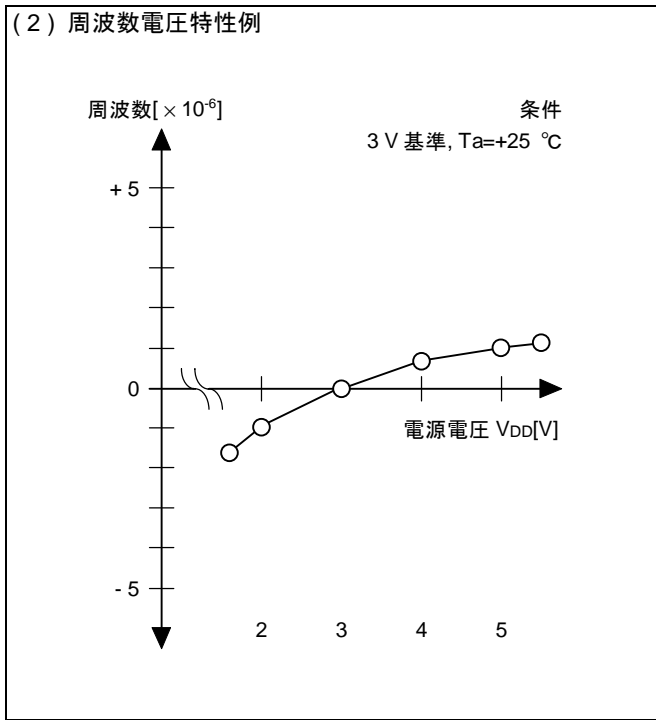
10. 参考データ

(1) 周波数温度特性例

$\theta_T = +25\text{ }^\circ\text{C Typ.}$   
 $\alpha = -0.035 \times 10^{-6} / \text{ }^\circ\text{C}^2 \text{ Typ.}$

[周波数安定度の求め方]

- 周波数温度特性は、以下の式で近似できます。  
 $\Delta f_T = \alpha (\theta_T - \theta_X)^2$   
 $\Delta f_T$  : 任意の温度における周波数偏差  
 $\alpha$  ( $1 / \text{ }^\circ\text{C}^2$ ) : 2次温度係数  
 $(-0.035 \pm 0.005) \times 10^{-6} / \text{ }^\circ\text{C}^2$   
 $\theta_T$  ( $^\circ\text{C}$ ) : 頂点温度 ( $+25 \pm 5\text{ }^\circ\text{C}$ )  
 $\theta_X$  ( $^\circ\text{C}$ ) : 任意の温度
- 時計精度を求めるためには、更に周波数精度と電圧特性を加えます。  
 $\Delta f/f = \Delta f/f_o + \Delta f_T + \Delta f_V$   
 $\Delta f/f$  : 任意の温度、電圧における時計精度 (周波数安定度)  
 $\Delta f/f_o$  : 周波数精度  
 $\Delta f_T$  : 任意の温度における周波数偏差  
 $\Delta f_V$  : 任意の電圧における周波数偏差
- 日差の求め方  
 日差 =  $\Delta f/f \times 86400$ (秒)  
 ※例えば、 $\Delta f/f = 11.574 \times 10^{-6}$ で約1秒/日の誤差になります。



## 11. 使用上の注意事項

### 1) 取り扱い上の注意事項

- 本モジュールは水晶振動子を内蔵していますので、過大な衝撃・振動を与えないようにしてください。  
また、低消費電力実現のために C-MOS IC を用いておりますので、以下に注意して使用してください。

#### (1) 静電気

耐静電気破壊保護回路は内蔵しておりますが、過大な静電気が加わると IC が破壊されるおそれがありますので、梱包 および 運搬容器には導電性の物を使用してください。

はんだごてや測定回路などは高電圧リークの無いものを使用し、また、実装時・作業時にも静電気対策をお願いいたします。

#### (2) ノイズ

電源 および 入出力端子に過大な外来ノイズが印加されますと、誤動作やラッチアップ現象等による破壊の原因となることがあります。

安定動作のため、本モジュールの電源端子 (VDD - GND 間) の極力近い場所に、0.1  $\mu$ F 以上のパコン(セラミックを推奨)を使用してください。また、本モジュールの近くには、高ノイズを発生するデバイスを配置しないようにしてください。

※ 図 1 の網掛部分( )には信号線を接近させず、可能であれば GND パターンで埋めてください。

#### (3) 入力端子の電位

入力端子が中間レベルの電位になることは、消費電力の増加、ノイズマージンの減少、素子の破壊等につながりますので、できるだけ VDD または GND の電位に近い電位に設定してください。

#### (4) 未使用入力端子の処理

入力端子の入カインピーダンスは非常に高く、開放状態での使用は不定電位やノイズによる誤動作の原因につながります。未使用の入力端子は、プルアップ または プルダウン抵抗による処理を必ず施してください。

### 2) 実装上の注意事項

#### (1) はんだ付け温度

パッケージ内部が +260  $^{\circ}$ C を越えますと、水晶振動子の特性劣化 および 破壊を招く場合がありますので、弊社はんだ耐熱性評価プロファイルを越えない領域でのご使用を推奨します。ご実装前に必ず実装条件 ( 温度・時間 ) をご確認ください。また、条件変更時も同様の確認をしていただいた後に ご使用ください。

※ 図 2 に、弊社はんだ耐熱性評価プロファイルを参考掲載します。

#### (2) 実装機

汎用実装機の使用が可能ですが、使用機器、条件等によっては実装時の衝撃力により内蔵の水晶振動子の破壊を招く場合がありますので、ご使用前には必ず貴社にてご確認ください。条件変更時も同様の確認をしていただいた後に ご使用ください。

実装時・作業時には、静電気対策をお願いいたします。

#### (3) 超音波洗浄

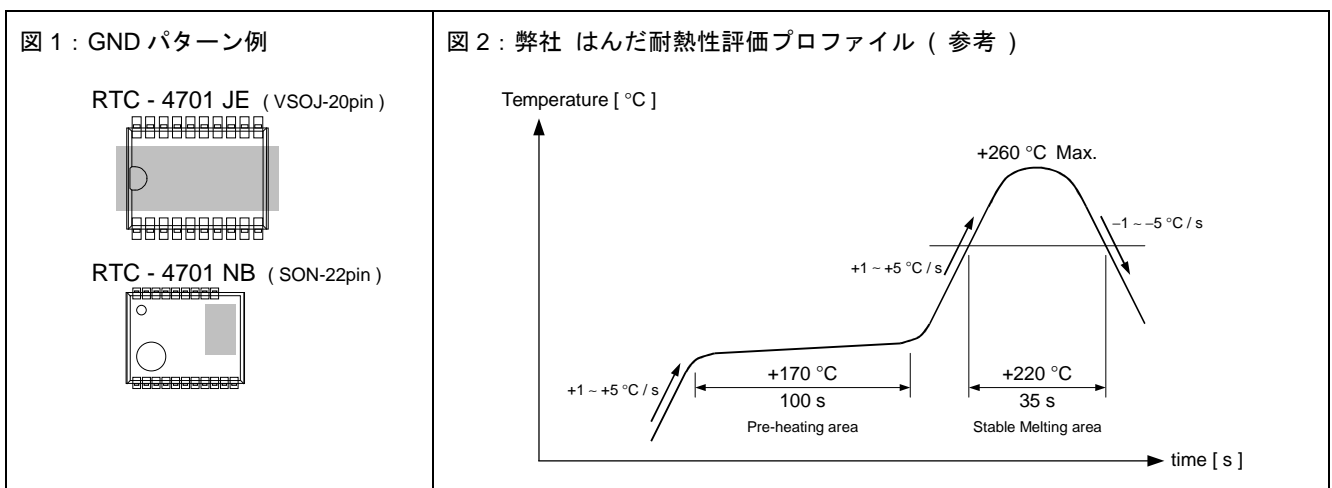
超音波洗浄は、使用条件によっては内蔵の水晶振動子が共振破壊される場合があります。貴社での使用条件 ( 洗浄機の種類、パワー、時間、槽内の状態等 ) を弊社にて特定できませんので、超音波洗浄の保証はいたしかねます。

#### (4) 実装方向

逆向きに実装しますと破壊の原因となります。方向を確認した上で実装を行なってください。

#### (5) 端子間リーク

製品が汚れていたり結露している状態などで電源投入しますと端子間リークを招く場合がありますので、洗浄しさらに乾燥させた後に電源投入を行なってください。



\* その他、個別仕様書記載の注意事項についても、併せてご確認ください。

# Application Manual

## セイコーエプソン株式会社

〒191-8501 東京都日野市日野 421-8  
TEL (042) 587-5315 (直通) FAX (042) 587-5014

〒541-0059 大阪市中央区博労町 3-5-1 エプソン大阪ビル 15F  
TEL (06) 6120-6520 (直通) FAX(06) 6120-6782

〒460-0008 名古屋市中区栄 1-10-21 名古屋御園ビル 6F  
TEL (052) 205-8431 (直通) FAX (052) 231-2537

インターネットによる情報配信

<http://www.epsontoyocom.co.jp>

代理店 \_\_\_\_\_