

アプリケーションマニュアル

Real Time Clock Module

RTC-72421 / 72423

● **本マニュアルのご使用につきましては、次の点にご留意願います。**

1. 本資料の内容については、予告なく変更することがあります。量産設計の際は最新情報をご確認ください。
2. 本資料の一部、または全部を弊社に無断で転載、または、複製など他の目的に使用することは堅くお断りいたします。
3. 本資料に記載される応用回路、プログラム、使用方法等はあくまでも参考情報であり、これらに起因する第三者の知的財産権およびその他の権利侵害あるいは損害の発生に対し、弊社は如何なる保証を行うものではありません。また、本資料によって第三者または弊社の知的財産権およびその他の権利の実施権の許諾を行うものではありません。
4. 特性表の数値の大小は、数値線上の大小関係で表します。
5. 輸出管理について
 - (1) 製品および弊社が提供する技術を輸出等するにあたっては「外国為替および外国貿易法」を遵守し、当該法令の定める必要な手続をおとりください。
 - (2) 大量破壊兵器の開発等およびその他の軍事用途に使用する目的をもって製品および弊社が提供する技術を輸出等しないでください。また、これらに使用するおそれのある第三者に提供しないでください。
6. 製品は一般電子機器に使用されることを意図し設計されたものです。特別に高信頼性を必要とする以下の特定用途に使用する場合は、弊社の事前承諾を必ず得てください。承諾無き場合は如何なる責任も負いかねることがあります。
 - 1 宇宙機器（人工衛星・ロケット等）
 - 2 輸送車両並びにその制御機器（自動車・航空機・列車・船舶等）
 - 3 生命維持を目的とした医療機器
 - 4 海底中継機器
 - 5 発電所制御機器
 - 6 防災・防犯装置
 - 7 交通用機器
 - 8 その他；1～7と同等の信頼性を必要とする用途

本資料に掲載されている会社名、商品名は、各社の商標もしくは登録商標です。

目次

■ 概要.....	1
■ ブロックダイアグラム.....	1
■ 端子接続.....	2
■ 端子機能.....	3
■ 特性.....	4
1. 絶対最大定格	4
2. 動作条件.....	4
3. 周波数特性及び消費電流特性.....	4
4. 電気的特性 (DC 特性).....	4
■ スイッチング特性 (AC 特性)	5
1. ALE 使用	5
2. ALE を VDD に固定	6
■ レジスタ.....	7
1. レジスタテーブル	7
2. 注意事項.....	7
3. 各レジスタ内ビットの機能 (概要)	8
4. 定周期パルス出力モード及び定周期割込モードの設定	8
5. 定周期パルス出力モード及び定周期割込モードのリセット	8
■ レジスタ解説	9
1. 計時レジスタ.....	9
2. CD レジスタ(コントロールレジスタ D)	9
3. CE レジスタ(コントロールレジスタ E).....	11
4. CF レジスタ (コントロールレジスタ F)	12
■ 使用方法.....	13
1. 電源投入時の手続き (初期化)	13
2. S1 ~ W レジスタのリードライト	15
3. 30 秒 ADJ ビットの書き込み	15
4. CS1 端子の使い方	16
■ 電源回路例	16
■ 一般的なマイコンとの接続例.....	17
■ 外観図.....	18
■ マーキングレイアウト	18
■ 参考データ	19
■ 取り扱い上の注意事項	20
1. 取り扱い上の注意事項.....	20
2. 実装上の注意事項	20

4ビットパラレルインターフェースRTC

RTC - 72421 / 72423

- 水晶振動子内蔵により、無調整、実装コストの低減
- CPUバスへの直結可能(t_{WW}, t_{RD}= 120 ns)
- C-MOS ICの使用による低消費電流 (5 μA Max. V_{DD}= 2.0 V時)
- インテル系CPUバスに対応
- マルチプレクスドバスCPU対応のALE端子
- 時間カウンタ(時,分,秒),カレンダーカウンタ(年,月,日)
- 24/12時間制切替え機能, うるう年自動補正機能
- 定周期割り込み機能
- 30秒補正機能
- STOP,START,RESET機能
- バッテリーバックアップ対応
- 汎用のSMD ICと同様な実装が可能 (RTC-72423)
- * SMC5242とピンアサイン, 機能互換

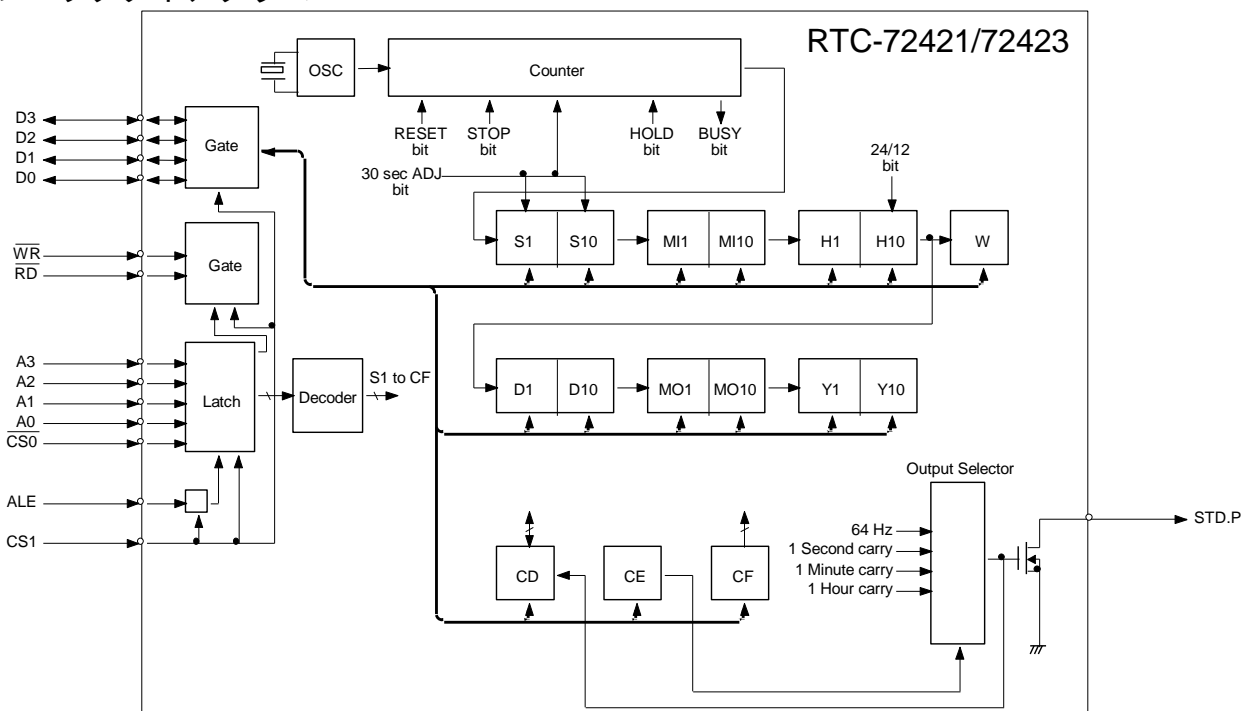
■ 概要

本モジュールは、水晶振動子を内蔵したマイクロコンピュータバス直結可能なリアルタイムクロックです。水晶振動子内蔵により、無調整で高い精度を得る事ができ、また、外付部品が不要な為、実装コスト等の低減が可能です。

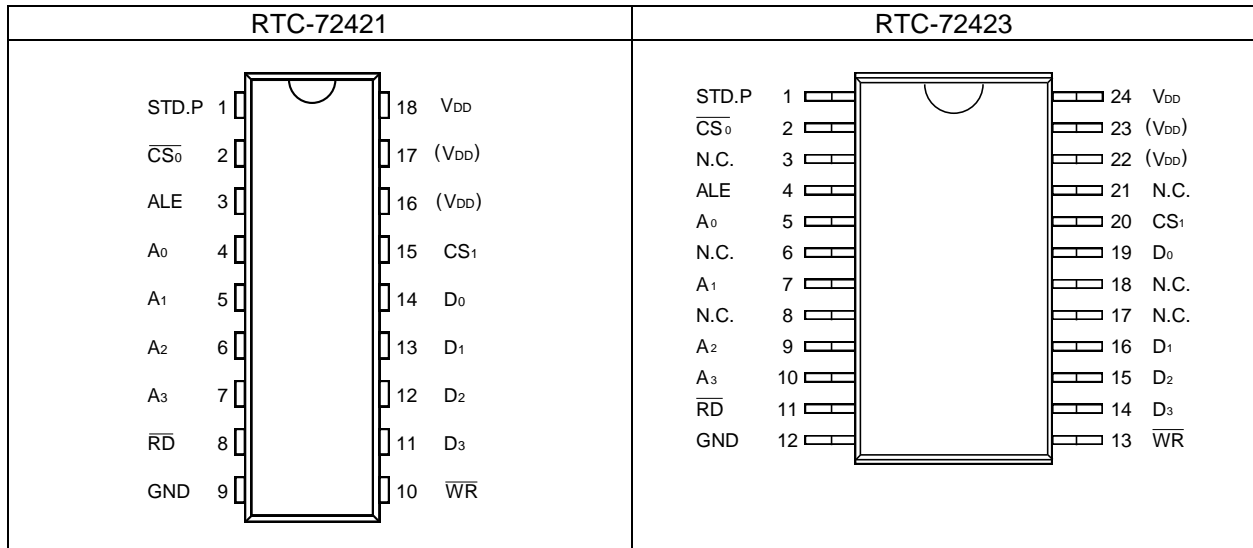
時刻、カレンダー機能と共に、30秒補正、定周期割り込みなどの機能が使用できます。

本モジュールは、パーソナルコンピュータ、ワープロ、ファクシミリ、多機能電話、シーケンサ等の用途に最適です。

■ ブロックダイアグラム



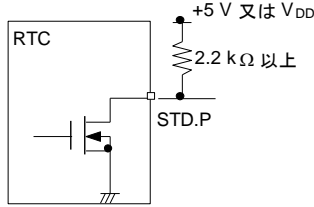
■ 端子接続



(V_{DD})端子は、V_{DD}と同電位です。外部接続しないでください。

N.C. は内部接続されていません。ノイズの進入を防ぐ為、GNDに接続してお使いください。

■ 端子機能

信号名	端子番号		I/O	機能																														
	RTC-72421	RTC-72423																																
D0-D3 (Data bus)	11-14	14,15,16,19	双方向	<p>双方向のデータバスで、CPUのデータバスなどに接続して使用します。このバスを通じ、内部カウンタやレジスタとの読み出し、書き込みを行ないます。</p> <table border="1"> <thead> <tr> <th>CS1</th> <th>CS0</th> <th>RD</th> <th>WR</th> <th>D0~D3のモード</th> </tr> </thead> <tbody> <tr> <td>H</td> <td>L</td> <td>L</td> <td>H</td> <td>出力モード (読み出し)</td> </tr> <tr> <td>H</td> <td>L</td> <td>H</td> <td>L</td> <td>入力モード (書き込み)</td> </tr> <tr> <td>H</td> <td>L</td> <td>L</td> <td>L</td> <td>禁止</td> </tr> <tr> <td>L</td> <td colspan="2">H又はL</td> <td></td> <td>ハイインピーダンス (バックアップ)</td> </tr> <tr> <td>H</td> <td>H</td> <td>H又はL</td> <td></td> <td>ハイインピーダンス (RTC 非選択)</td> </tr> </tbody> </table>	CS1	CS0	RD	WR	D0~D3のモード	H	L	L	H	出力モード (読み出し)	H	L	H	L	入力モード (書き込み)	H	L	L	L	禁止	L	H又はL			ハイインピーダンス (バックアップ)	H	H	H又はL		ハイインピーダンス (RTC 非選択)
CS1	CS0	RD	WR	D0~D3のモード																														
H	L	L	H	出力モード (読み出し)																														
H	L	H	L	入力モード (書き込み)																														
H	L	L	L	禁止																														
L	H又はL			ハイインピーダンス (バックアップ)																														
H	H	H又はL		ハイインピーダンス (RTC 非選択)																														
A0-A3 (Address bus)	4-7	5,7,9,10	入力	<p>アドレスの入力端子で、CPUのアドレス等に接続して使用します。このRTCの内部カウンタ、レジスタの選択(アドレス選択)を行ないます。マルチプレクスバスタイプのCPUに接続する場合、次項に述べるALEと組み合わせる事もできます。</p>																														
ALE (Address Latch Enable)	3	4	入力	<p>アドレスデータ及び $\overline{CS0}$ を読み込み、内部的に保持(ラッチ)する為の入力端子です。</p> <p>ALEが"H"の時はアドレス及び $\overline{CS0}$ の内容はIC内に読み込まれ、(スルー状態)ALEの立ち下がりでその時のアドレス及び、$\overline{CS0}$ の内容を保持します。保持されたアドレスと $\overline{CS0}$ の状態は、ALEが"L"の間継続します。</p> <table border="1"> <thead> <tr> <th>ALE</th> <th>アドレスと $\overline{CS0}$ の状態</th> </tr> </thead> <tbody> <tr> <td>H</td> <td>RTC内に取り込まれ、アドレスが設定される。</td> </tr> <tr> <td>L</td> <td>RTC内に保持される。(ALEの立ち下がりでエッジでラッチする)</td> </tr> </tbody> </table> <p>RTCを、ALE端子を持たないCPUに接続している場合、及びALE端子の使用が不要な場合は、ALE端子をVDDに固定してお使いください。</p>	ALE	アドレスと $\overline{CS0}$ の状態	H	RTC内に取り込まれ、アドレスが設定される。	L	RTC内に保持される。(ALEの立ち下がりでエッジでラッチする)																								
ALE	アドレスと $\overline{CS0}$ の状態																																	
H	RTC内に取り込まれ、アドレスが設定される。																																	
L	RTC内に保持される。(ALEの立ち下がりでエッジでラッチする)																																	
\overline{WR} (WRIte)	10	13	入力	<p>A0 ~ A3で指定したアドレスのレジスタに、D0 ~ D3にあるデータを \overline{WR} の立ち上がりエッジで書き込みます。</p> <p>\overline{RD} 及び \overline{WR} が同時に"L"になる状態は禁止です。</p>																														
\overline{RD} (ReaD)	8	11	入力	<p>A0 ~ A3で指定したアドレスのレジスタのデータを、\overline{RD} が"L"レベルの区間D0 ~ D3に出力します。</p> <p>\overline{RD} 及び \overline{WR} が同時に"L"になる状態は禁止です。</p>																														
CS1, $\overline{CS0}$ (Chip Select)	15,2	20,2	入力	<p>CS1が"H"で、且つ $\overline{CS0}$ が"L"の時、RTCのチップセレクトが有効になりリード/ライトが可能になります。</p> <p>RTCをマルチプレクスバスのCPUに接続している場合、$\overline{CS0}$ はALEとの関連動作が必要になります。(ALEの項参照)</p> <p>CS1は、電源電圧検出回路に接続して使用します。"H"の時RTCはイネーブル状態、"L"の時にはスタンバイ状態となります。</p> <p>CS1が"L"になると、RTCレジスタ内のHOLDビット、RESETビットは解除("0"が書き込まれる)されます。</p>																														
STD.P (STanDard Pulse)	1	1	出力	<p>この端子は、N-チャンネルオープンドレインの出力端子です。</p> <p>CEレジスタの設定により、周期的割り込み信号やパルス信号を出力します。タイミング発生時の出力は"L"です。</p> <p>出力はCS1, $\overline{CS0}$ により禁止される事はありません。</p> <p>負荷電圧はVDD以下としてください。また、使用しない時にはオープンにしてください。</p> <p>以下に接続例を示します。</p>  <p>プルアップ抵抗の接続は、スタンバイ時にSTD.P出力を使用しないのであれば、+5Vに接続することで消費電流を押さえることができます。スタンバイ時にもSTD.P出力を使用する場合にはRTCのVDDに接続してください。この場合、プルアップ抵抗に流れる電流分の消費電流は増加します。</p>																														
VDD	18	24		電源に接続します。動作時には5V ±10%の電圧を、バッテリーバックアップ時には2V以上の電圧を供給します。																														
GND	9	12		グラウンドに接続します。																														
(VDD)	16,17	22,23		内部的にVDDに接続されています。オープンの状態でお使いください。																														
N.C.	-	3,6,8,17,18,21		未接続端子です。GNDに接続してお使いください。																														

■ 特性

1. 絶対最大定格

項目	記号	条件	仕様	単位
電源電圧	VDD	Ta=+25 °C	-0.3 ~ 7.0	V
入力電圧	VI	Ta=+25 °C	GND-0.3 ~ VDD+0.3	V
出力電圧	VO	Ta=+25 °C	GND-0.3 ~ VDD+0.3	V
保存温度	TSTG	RTC-72421	-55 ~ +85	°C
		RTC-72423	-55 ~ +125	°C

2. 動作条件

項目	記号	条件	仕様	単位
電源電圧	VDD		4.5 ~ 5.5	V
動作温度	TOPR	結露無きこと	RTC-72421 ; -10 ~ +70	°C
			RTC-72423 ; -40 ~ +85	°C
データ保持電圧	VDH		2.0 ~ 5.5	V
CS1データ保持時間	tCDR	データ保持タイミング (16ページ)参照	2.0 Min.	µs
動作回復時間	tr			

3. 周波数特性及び消費電流特性

項目	記号	条件	仕様	単位	
周波数精度	$\Delta f/f_0$	Ta=+25 °C VDD= 5.0 V	RTC-72421A	x 10 ⁻⁶	
			RTC-72421B		± 10
			RTC-72423A		± 50
			RTC-72423B		± 20
周波数温度特性		RTC-72421: -10 °C ~ +70 °C (+25 °C基準)	+10 / -120		
		RTC-72423: -40 °C ~ +85 °C (+25 °C基準)	+10 / -220		
周波数電圧特性		Ta=+25 °C VDD=2.0 V ~ 5.5 V	± 5 Max.	x 10 ⁻⁶ / V	
エージング量	fa	VDD= 5.0 V, Ta=+25 °C ; 初年度	± 5 Max.	x 10 ⁻⁶ / year	
耐衝撃性	S.R.	硬木上に0.75 mからの 3回落下または, 29400 m/s ² × 0.2 ms × 1/2 sin波 × 3方向	± 10 Max.		
消費電流	IDD1	Ta=+25 °C, CS1=0 V	VDD= 5.0 V	1.0 Typ. 10 Max.	µA
	IDD2	入出力電流は除く	VDD= 2.0 V	0.9 Typ. 5 Max.	

4. 電気的特性 (DC特性)

項目	記号	条件	適用端子	Min.	Typ.	Max.	単位
"H"入力電圧(1)	VIH1		CS1を除く 全入力端子	2.2			V
"L"入力電圧(1)	VIL1					0.8	
"H"入力電圧(2)	VIH2	VDD= 2.0 V ~ 5.5 V	CS1	4/5VDD			V
"L"入力電圧(2)	VIL2					1/5VDD	
入力リーク(1)	ILK1	VI= VDD/ 0 V	D0 ~ D3を除く 入力端子			1/-1	µA
入力リーク(2)	ILK2					10/-10	
"L"出力電圧(1)	VOL1	IOL= 2.5 mA	D0 ~ D3			0.4	V
"H"出力電圧	VOH	IOH=-400 µA			2.4		
"L"出力電圧(2)	VOL2	IOL= 2.5 mA	STD.P			0.4	µA
オフリーク電流	IOFFLK	VI= VDD/ 0 V				10/-10	
入力容量(1)	CI	入力周波数 1 MHz	D0 ~ D3を除く 入力端子		10		pF
入力出力容量(2)	CI/O			D0 ~ D3及びSTD.P		20	

■スイッチング特性 (AC特性)

1. ALE使用
ライトモード

(VDD= 5 V±0.5 V, RTC-72421:Ta=-10 °C ~ +70 °C, RTC-72423:Ta=-40 °C ~ +85 °C)

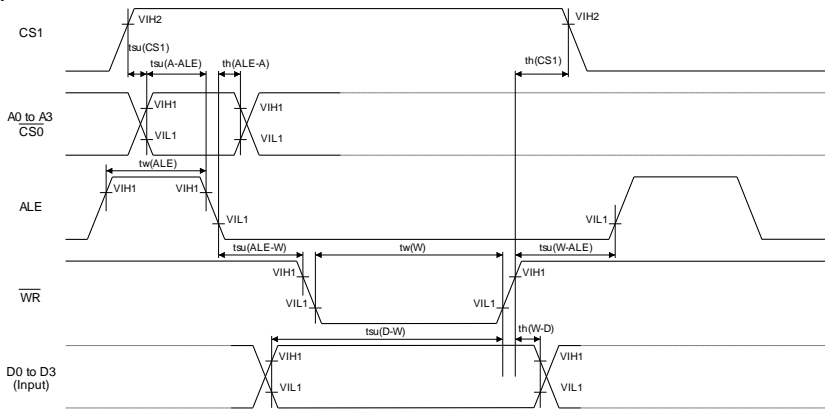
項目	記号	条件	Min.	Max.	単位
CS1セットアップ時間	tSU(CS1)		1000		ns
ALE前アドレスセットアップ時間	tSU(A-ALE)		50		
ALE後アドレスホールド時間	th(ALE-A)		50		
ALEパルス幅	tw(ALE)		80		
ライト前ALEセットアップ時間	tSU(ALE-W)		0		
ライトパルス幅	tw(W)		120		
ライト後ALEセットアップ時間	tSU(W-ALE)		50		
ライト前データ入力セットアップ時間	tSU(D-W)		80		
ライト後データ入力ホールド時間	th(W-D)		10		
CS1ホールド時間	th(CS1)		1000		
ライトリカバリ時間	trec(W)		200		

リードモード

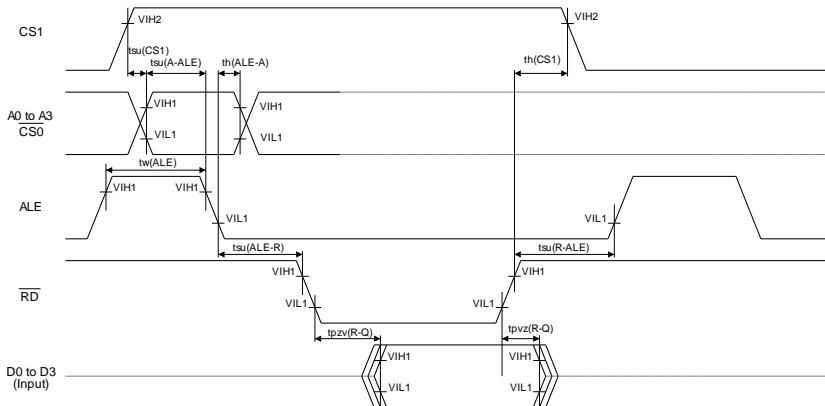
(VDD= 5 V±0.5 V, RTC-72421:Ta=-10 °C ~ +70 °C, RTC-72423:Ta=-40 °C ~ +85 °C)

項目	記号	条件	Min.	Max.	単位
CS1セットアップ時間	tSU(CS1)		1000		ns
ALE前アドレスセットアップ時間	tSU(A-ALE)		50		
ALE後アドレスホールド時間	th(ALE-A)		50		
ALEパルス幅	tw(ALE)		80		
リード前ALEセットアップ時間	tSU(ALE-R)		0		
リード後ALEセットアップ時間	tSU(R-ALE)		50		
リード後データ出力伝搬時間	tPZV(R-Q)	CL=150 pF		120	
リード後出力フローティング伝搬時間	tPVZ(R-Q)		0	70	
CS1ホールド時間	th(CS1)		1000		
リードリカバリ時間	trec(W)		200		

(1) ライトモード



(2) リードモード



2. ALEをVDDに固定

ライトモード

(VDD= 5 V±0.5 V, RTC-72421:Ta=-10 °C ~ +70 °C, RTC-72423:Ta=-40 °C ~ +85 °C)

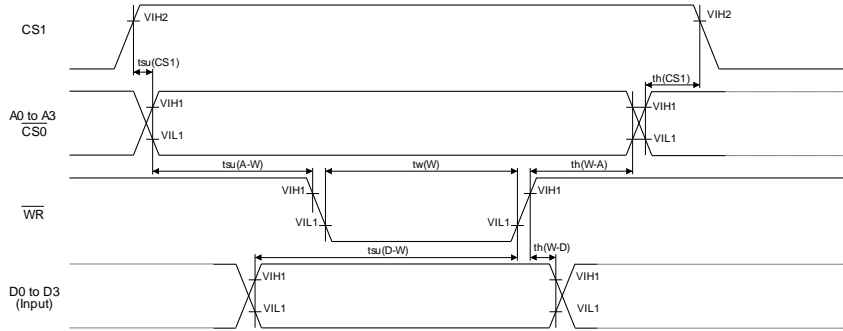
項目	記号	条件	Min.	Max.	単位
CS1セットアップ時間	t _{SU} (CS1)		1000		ns
CS1ホールド時間	t _H (CS1)		1000		
ライト前アドレスセットアップ時間	t _{SU} (A-W)		50		
ライト後アドレスホールド時間	t _H (W-A)		10		
ライトパルス幅	t _W (W)		120		
ライト前データ入力セットアップ時間	t _{SU} (D-W)		80		
ライト後データホールド時間	t _H (W-D)		10		
ライトリカバリ時間	t _{REC} (W)		200		

リードモード

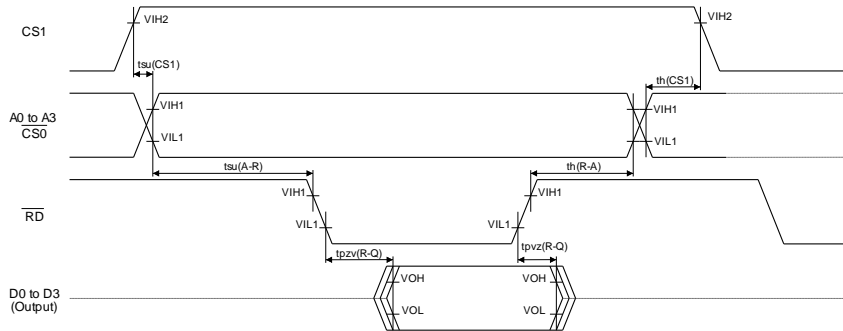
(VDD= 5 V±0.5 V, RTC-72421:Ta=-10 °C ~ +70 °C, RTC-72423:Ta=-40 °C ~ +85 °C)

項目	記号	条件	Min.	Max.	単位
CS1セットアップ時間	t _{SU} (CS1)		1000		ns
CS1ホールド時間	t _H (CS1)		1000		
リード前アドレスセットアップ時間	t _{SU} (A-R)		50		
リード後アドレスホールド時間	t _H (R-A)		10		
リード後データ出力伝搬時間	t _{pvz} (R-Q)	C _L =150 pF		120	
リード後出力フローティング時間	t _{pvz} (R-Q)		0	70	
リードリカバリ時間	t _{REC} (R)		200		

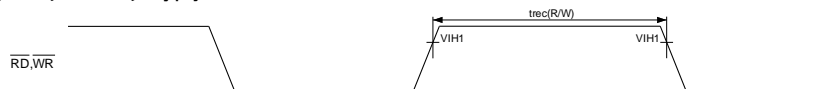
(1) ライトモード



(2) リードモード



(3) リード/ライトリカバリ時間



■レジスタ

1. レジスタテーブル

アドレス (16進)	A3	A2	A1	A0	レジスタ 名称	データ				カウント値 (BCD)	備考
						D3	D2	D1	D0		
0	0	0	0	0	S1	s8	s4	s2	s1	0~9	1秒桁
1	0	0	0	1	S10	*	s40	s20	s10	0~5	10秒桁
2	0	0	1	0	M1	mi8	mi4	mi2	mi1	0~9	1分桁
3	0	0	1	1	M10	*	mi40	mi20	mi10	0~5	10分桁
4	0	1	0	0	H1	h8	h4	h2	h1	0~9	1時間桁
5	0	1	0	1	H10	*	PM/AM	h20	h10	0~1 または2	10時間桁
6	0	1	1	0	D1	d8	d4	d2	d1	0~9	1日桁
7	0	1	1	1	D10	*	*	d20	d10	0~3	10日桁
8	1	0	0	0	MO1	mo8	mo4	mo2	mo1	0~9	1月桁
9	1	0	0	1	MO10	*	*	*	mo10	0~1	10月桁
A	1	0	1	0	Y1	y8	y4	y2	y1	0~9	1年桁
B	1	0	1	1	Y10	y80	y40	y20	y10	0~9	10年桁
C	1	1	0	0	W	*	w4	w2	w1	0~6	週桁
D	1	1	0	1	CD	30秒ADJ	IRQ FLAG	BUSY	HOLD		コントロールレジスタD
E	1	1	1	0	CE	t1	t0	ITRPT/ STND	MASK		コントロールレジスタE
F	1	1	1	1	CF	TEST	24/12	STOP	RESET		コントロールレジスタF

2. 注意事項

- (1) アドレス0~Cのカウントデータは全て正論理です。従いまして、レジスタ内で"1"になっているビットはデータバスでは"H"レベルとなります。データの表現はBCDです。
- (2) 日付、時間として有り得ないデータをRTCに設定しないでください。仮に設定された場合、計時結果の保証はされません。
- (3) 電源投入時(RTCの初期化前)の各ビットの値は不定です。その為、電源投入後には各レジスタに書き込みを行ない、初期化を行なってください。初期化手順につきましては、使用方法の項(14ページ)をご参照ください。
- (4) コントロールレジスタFにあるTESTビットは弊社の試験用です。このビットに"1"が書き込まれた時の動作は保証されませんので、電源投入時の初期化にて必ず"0"に設定してください。

3. 各レジスタ内ビットの機能 (概要)

ビット名	機能																
*印	未使用ビットです。書込みを行っても何も反映されず、読み込み時には常に"0"になります。																
秒 ~ 年桁	BCDコードで読み書きします。																
週桁	7進のカウンタレジスタで、日桁への桁上げにより0~6の間をカウントします。数値は本来の曜日との関連はありませんので、ユーザーにより数値と曜日を関連付けたコードを定めて使用します。以下にコード化した例を示します。 <table border="1" style="margin-left: auto; margin-right: auto;"> <tr> <td>数値</td> <td>0</td> <td>1</td> <td>2</td> <td>3</td> <td>4</td> <td>5</td> <td>6</td> </tr> <tr> <td>曜日</td> <td>日曜日</td> <td>月曜日</td> <td>火曜日</td> <td>水曜日</td> <td>木曜日</td> <td>金曜日</td> <td>土曜日</td> </tr> </table>	数値	0	1	2	3	4	5	6	曜日	日曜日	月曜日	火曜日	水曜日	木曜日	金曜日	土曜日
数値	0	1	2	3	4	5	6										
曜日	日曜日	月曜日	火曜日	水曜日	木曜日	金曜日	土曜日										
PM/AM	PMならば"1", AMならば"0"になります。このビットは12時間制のモード(24/12ビットが"0")のみ有効で、24時間制のモード(24/12ビットが"1")では常に"0"になります。																
30秒ADJ	このビットに"1"を書き込んだ時、30秒補正を実行します。																
IRQ FLAG	定周期割込モードに於いて、割り込みリクエストが発生した時に"1"になります。"0"を書き込む事でクリアされます。尚、"1"の書き込みを行なう事は任意ですが実行はされません。 定周期パルス出力モードではパルス出力がアクティブ(STD.P出力が"L")な間"1"になり、パルス出力の終了により自動的に解除されます。また、パルス出力がアクティブの時に"0"を書き込む事でパルス出力を強制的に解除できます。																
BUSY	S1~Wレジスタのデータをアクセスする際に使用します。S1~Wレジスタの桁上げサイクル中"1"になり、そうでない時には"0"になります。この時、S1~Wレジスタへのアクセスは禁止です。 尚、S1~WレジスタへのアクセスにはHOLDビットの併用が必要で、HOLDビットが"0"の時にはBUSYビットは常に"1"になります。 コントロールレジスタ(Cd,CE及びCf)へのアクセス時には、BUSYビットの確認は不要です。																
HOLD	HOLDビットに"1"を書き込んだ時、BUSYビットの状態確認ができます。HOLDビットが"1"になっている間の桁上げは1回のみ保留されます。(2秒以上に渡りHOLDビットが"1"になっていた時には1回の桁上げだけが行なわれます) HOLDビットはCS1端子が"L"レベルになることにより"0"になります。																
t1,t0	定周期パルス出力、割り込みの周期設定(1/64秒,1秒,1分,1時間)を行ないます。																
ITRPT/STND	定周期パルス出力モード、定周期割込モードの設定をします。"1"の時、ITRPT(割り込み)で、"0"の時STND(パルス出力)となります。																
MASK	定周期パルス出力、定周期割り込みの禁止設定をします。"1"でマスクし禁止状態となり、"0"で許可します。																
TEST	TESTビットは弊社の試験用です。このビットに"1"が書き込まれた時の動作は保証されませんので、電源投入時の初期化にて必ず"0"に設定してください。																
24/12	24時間制モードと12時間制モードの切替えを行ないます。24/12ビットが"1"の時24時間モード、"0"の時12時間モードとなります。24/12ビットを設定するとき、計時レジスタを計時モードに合わせて再設定する必要があります。尚、H10レジスタ中のh20ビットは、12時間制モードでは常に"0"になります。																
STOP	RTC内部にある 32768 Hzの発振源から 1 秒信号に分周する間の 8192 Hzの段階での計時動作の停止を設定します。計時はSTOPビットが"1"の時に停止、"0"になった時再開されます。STOPビットが"1"の間も内部の発振回路は動作しています。																
RESET	1秒未満のカウンターのリセットを行ないます。RESETが"1"の時リセットが行なわれ、"0"の時解除されます。RESETビットはCS1端子が"L"レベルになることにより"0"になります。																

4. 定周期パルス出力モード及び定周期割込モードの設定

モード	MASK	ITRPT/STND	ITRPT/STND	STD.P端子	周期出力タイミングの設定				
定周期パルス出力モード	0	0	アクティブの時"1"	アクティブの時"L"	t1ビット	0	0	1	1
定周期割込モード	0	1			t0ビット	0	1	0	1
定周期出力の禁止	1	0または1	"0"	オープン	出力周期	1/64秒	1秒	1分	1時間

5. 定周期パルス出力モード及び定周期割込モードのリセット

モード	IRQ FLAG	IRQ FLAG	STD.P端子
定周期パルス出力モード	"0"を書込み	書き込み後即リセット ("1"→"0")	書き込み後即リセット ("L"→"OPEN")
MASK=0 ITRPT/STND=0	書き込みなし	設定周期により自動復帰 ("1"→"0")	設定周期により自動復帰 ("L"→"OPEN")
定周期割込モード	"0"を書込み	書き込み後即リセット ("1"→"0")	書き込み後即リセット ("L"→"OPEN")
MASK=0 ITRPT/STND=1	書き込みなし	リセットはされず、割り込みリクエストは継続。 次回割り込み発生は無視されます。	

■レジスタ解説

1. 計時レジスタ

(1) S1 ~ Y10 レジスタ

各桁は年、月、日、時、分、秒の各カレンダー、時刻情報を4ビット、正論理のBCDコードで読み書きします。
 例えば、S1レジスタの各ビットが(1,0,0,1)として読み込まれた場合、その時のS1レジスタの値は"9"になります。先にも述べたとおり、4ビットのBCDコードでデータは扱われます。従いまして、S1 ~ Y10レジスタは1の位と10の位それぞれにレジスタが存在します。よって "秒"を読む場合、S1レジスタの値とS10のレジスタの値をそれぞれを読み、扱います。

(2) W レジスタ

Wレジスタは日付桁への桁上げにより0 ~ 6の間の数値をカウントします。数値は本来の曜日との関連はありませんので、数値と曜日を関連付けたコードを決めて使用する必要があります。以下にコード化した例を示します。

コード化数値	0	1	2	3	4	5	6
曜日	日曜日	月曜日	火曜日	水曜日	木曜日	金曜日	土曜日

(3) H10 レジスタ (PM/AM, h20, h10)

このレジスタには、10時桁の数値と、PM/AMを示すビットが混在しています。その為、12時間制、24時間制の選択により、この桁に存在する数値は異なります。12時間制が選択されている場合、h10のビットの10時間桁データと、PM/AMビットの2種類のデータを考慮する必要があります。PM/AMビットは"0"の時AM, "1"の時PMとなります。よって例えば、H10とH1, M10とM1レジスタそれぞれの桁の状態を読んで、H10とH1レジスタの読み出し値が"48" (PM/AMビットが"1"になっているため、10位が"4"で読み出された。このビットが"1"の時、PMになります。)、M10とM1レジスタの読み出し値が"00"を示した時には、"8:00PM"となります。同様にH10とH1レジスタが"11" (PM/AMビットが"0"なので、この時はAMになります。)、M10とM1レジスタが"30"だった時には"11:30AM"となります。

12時間モード時にはh20ビットにデータが存在する事("1"になる事)はあり得ません。12時間制のモードでは、PM/AMの値を誤れば12時間違う事になり、日付桁が半日ずれて更新される事になりますので、設定が必要です。

また、24時間制が選択されている場合、PM/AMのビットは常に"0"になります。

12時間制、24時間制の設定につきましては、24/12ビットの項を参照ください。(12ページ)

設定状態	存在しうる時間
12時間制	AM 及び PM12:00 ~ 11:59
24時間制	00:00 ~ 23:59

(4) Y1, Y10 レジスタ

西暦年の下2桁を扱う事ができます。うるう年は自動判別され、月桁と共に、日桁に反映されます(即ち2月29日の処理)。

[うるう年]

1年は一般的に365日として扱われています。しかし、地球の公転周期は正確に365日ではなくそれよりも少し多いため、うるう年を設定してその補正を行ないます。うるう年は西暦0年を基点に、4年に1回実施されます(即ち4の倍数年)。しかし、100年に1回(100の倍数年)は平年、また、400年に1回(400の倍数年)はうるう年とします。1900年以降の主立った年とうるう年、平年の関連は右表の様になります。

実際のうるう年, 平年		
西暦年	うるう年	平年
1900		○
...		
1993		○
1994		○
1995		○
1996	○	
1997		○
1998		○
1999		○
2000	○	
2001		○
2002		○
2003		○
2004	○	
2005		○
...		
2100		○
2200		○
2300		○
2400	○	
...		

[RTC-72421/72423でのうるう年]

本RTCに於けるうるう年の判定は年桁が4の倍数であるか否かで行ないます。前述したうるう年設定のルールにより、西暦2000年はうるう年ですから補正は不要です。うるう年判定については、例えば、以下に示した年がうるう年となります。

(19)96, (20)00, (20)04, (20)08, (20)12...

本RTCで補正が必要になるのは400年に3回平年とする年で、右表に於いて網掛けされている年です。

また、年号による年設定の場合、4の倍数年がうるう年ならば正確なうるう年判定ができる事となります。平成年号は4の倍数年がうるう年ですから、これらのレジスタに平成年号で設定する事ができます。

(5) 範囲外のデータ

日付、時刻としてあり得ないデータが設定されると、それが計時ミスの原因となる事があります。仮に設定された場合、計時結果の保証はされませんので、そのようなデータの設定はしないようにしてください。

2. CDレジスタ(コントロールレジスタD)

(1) HOLD ビット (D0)

S1 ~ Wレジスタのデータをアクセスする際に使用します。(15ページ : S1 ~ Wレジスタのリードライト参照)

HOLDビット	HOLDビットの機能
0	BUSYは常に"1"になります。(BUSY状態の確認はできません)
1	BUSY状態の確認ができます。HOLDが"1"で、BUSYが"0"の時、アクセス可能です。

HOLDビットが"1"の時、桁上げ実行は1回IC内部で保留されます。保留された桁上げは、HOLDビットが"0"になった時、自動的に補正されます。(2回目以降の桁上げは無視されます。)その為、2秒以上HOLDビットを"1"にした状態が継続するとHOLDビットを"0"にした際に時間がずれる(遅れる)事になりますので、S1 ~ Wレジスタとのアクセスは1秒以内に終了し、HOLDビットを"0"にしてください。また、BUSYビットの内容はHOLDビットが"1"になっている間継続します。HOLDビットを一旦"0"にしなければ内部的にBUSY状態が変化していてもBUSYビットには現われてきませんので、BUSYビットの確認等に於いては、BUSYビット読み込みの都度HOLDビットに"0"を書き込んでから"1"を書き込み、BUSYビットの状態を更新してください。

HOLDビットが"1"の状態でもCS1が"L"になると、自動的にHOLDビットは"0"にクリアされます。コントロールレジスタCD, CE及びCFへのアクセスには、HOLDビットの使用は不要です。

(2) BUSY ビット (D1)

秒桁以降に桁上げが発生しているか否かを示すビットで、S1~Wレジスタのデータをアクセスする際に使用します。
 (15ページ：S1~Wレジスタのリードライト参照)
 コントロールレジスタCD,CE及びCFへのアクセスには、BUSYビットの確認は不要です。

BUSYビット	BUSYビットの示す意味	条件	備考
0	アクセス可能	HOLD=1	IC内での桁上げ無し
1	アクセス禁止		IC内での桁上げ実行中 (190 μs Max.)
1	常にBUSYは"1"	HOLD=0	桁上げ確認はできません

BUSYビットの内容はHOLDビットが"1"になっている間継続します。その為、HOLDビットを一旦"0"にしなければ内部的にBUSY状態が変化していてもBUSYビットには現われてきませんので、BUSYビットの確認等に於いては、BUSYビット読み込みの都度HOLDビットに"0"を書き込んでから"1"を書き込み、BUSYビットの状態を更新してください。
 BUSYビットは読み出し専用ですので、"1"または"0"いずれのデータを書き込んでも無視されます。

(3) IRQ FLAG ビット (D2)

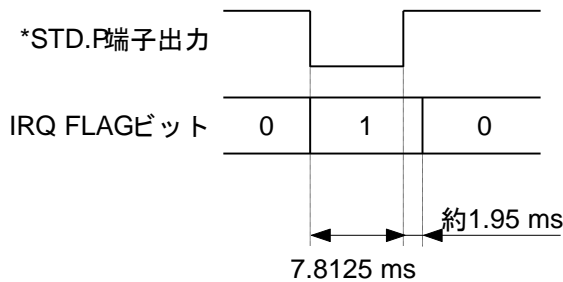
STD.P端子出力の状態に対応するビットで、CPUに対する割り込み要求の有無を示す内部のステータスビットです。STD.P端子出力が"L"の時IRQ FLAGビットは"1"、STD.P端子出力が"オープン"の時IRQ FLAGビットは"0"になります。
 CDレジスタに書き込みを行なう際には、意図的にIRQ FLAGビットに"0"を書き込む時以外はこのビットを"1"にしてください。
 "0"が書き込まれると、その瞬間またはそれ以前にIRQ FLAGが"1"になった状態が解除されてしまいます。

i. 割り込み処理(割り込み状態モニタ機能)

CPUに対してRTCが割り込み要求をした事を示すビットで、STD.P端子出力の状態に同期します。即ち、IRQ FLAGビットをモニターする事で、STD.P端子の出力状態がモニターできる事になります。
 定周期パルス出力モードに於けるIRQ FLAGビットとSTD.P端子出力の関係は以下の様になります。

STD.P端子出力	IRQ FLAGビット
L	1
オープン(オープンドレイン出力のため)	0

定周期パルス出力モードに於けるIRQ FLAGビットとSTD.P端子出力のタイミングは以下の様になります。

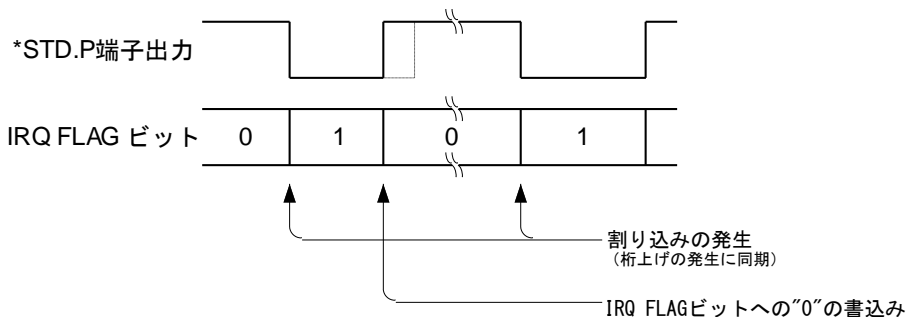


STD.P端子の出力レベルは"L" (下側) と"オープン" (上側) です。

ii. STD.P端子出力のリセット機能

IRQ FLAGビットに"0"を書き込む事により、割り込み発生後のSTD.P端子出力のリセットができます。その動作の関係を以下に示します。尚、"1"の書き込みを行なう事は任意ですが実行はされません。

IRQ FLAGビット	STD.P端子出力
1	L
0	オープン (オープンドレイン出力のため)



STD.P端子の出力レベルは"L" (下側) と"オープン" (上側) です。

注: STD.P端子出力が"L"のまま維持された状態で、新規に発生した割り込みは無視されます。割り込みの取りこぼしを避けるためには、次回割り込みが発生する前にIRQ FLAGビットに"0"を書き込み、STD.P出力の状態を"H"に戻します。

iii. IRQ FLAGビットの初期設定

定周期割り込みモードを使用しない場合はIRQ FLAGビットを"1"にしてください。
 定周期割り込みモードを使用する場合はIRQ FLAGビットを"0"にしてください。

(4) 30秒 ADJ ビット (D3)

30秒ADJビットは30秒補正用ビットで, "1"を書き込む事により動作します。30秒補正の動作は最大 76.3 μsの時間がかかり, 動作終了後30秒ADJビットは自動的に復帰します。この動作により, 秒桁未滿から内部カウンタの1/256秒迄のカウンタはリセットされます。30秒補正動作中, アドレス0 ~ Cのカウンタレジスタへのアクセスは禁止になりますので, 30秒ADJビットをモニターしてこのビットが復帰した事を確認した後以降の処理に入るようにしてください。30秒ADJビットに"1"を書き込んだ後, 76.3 μs以上本RTCにアクセスすることがない場合は30秒ADJビットの確認は不要です。

i. 30秒ADJビットの動作

30秒ADJビットへの"1"の書き込みにより30秒補正を行ないます。30秒補正動作により, 秒, 分は以下の様に変化します。分析が桁上げされた場合, 上位桁への桁上げが行われます。

補正前の秒桁の状態	補正後の秒桁の状態
0 ~ 29秒	"00"秒。分析への桁上げは無し
30 ~ 59秒	"00"秒。分析への桁上げ有り

例: 30秒ADJによる補正動作により, RTCの計時時間が00:00:00 ~ 00:00:29の間である場合00:00:00になり, 00:00:30 ~ 00:00:59の間である場合, 00:01:00となります。

ii. 30秒ADJ動作後のアクセス禁止

30秒ADJビットに"1"を書き込んだ後 76.3 μsの間, S1 ~ WレジスタへのアクセスはRTC内部処理により, リード/ライト共に禁止になります。30秒ADJビットは, 76.3 μs経過後, 自動的にクリア (30秒ADJビットの内容が"0"になる) されます。

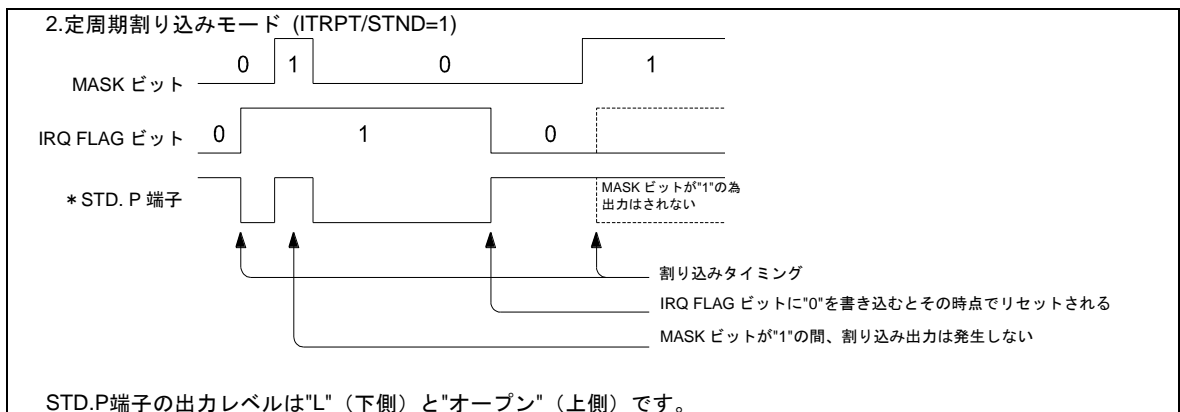
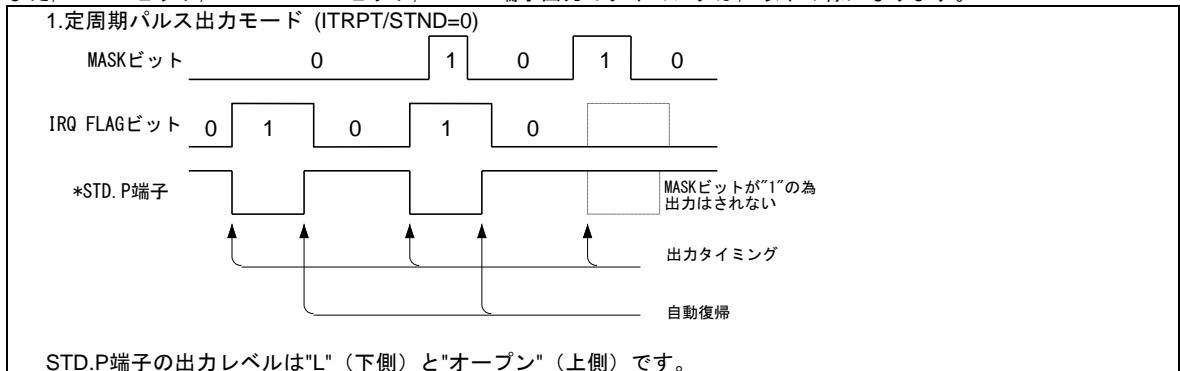
3. CEレジスタ(コントロールレジスタE)

(1) MASK ビット (D0)

MASKビットはSTD.P端子出力の制御を行ないます。MASKビット, ITRPT/STNDビット, STD.P端子出力の関係は, 以下の様になります。

MASK	ITRPT/STND	STD.P端子出力の状態
0	0	定周期パルス出力モード
0	1	定周期割り込みモード
1	0または1	オープン(MASKビットが"1"の間継続)

また, MASKビット, ITRPT/STNDビット, STD.P端子出力のタイミングは, 以下の様になります。



(2) ITRPT/STND ビット (D1)

定周期パルス出力モード, 定周期割り込みモードの定周期動作モードを指定するビットです。ビットの値による動作モードは以下の様になります。

ITRPT/STND	動作モード
0	定周期パルス出力モード
1	定周期割り込みモード

定周期動作の時間間隔は次項に述べるt0,t1ビットにより選択されます。

(3) t0 (D2) , t1 (D3) ビット

定周期パルス出力モード、定周期割り込みモードの定周期動作の時間間隔を選択します。定周期動作の特別なカウンタは本RTCにはなく、t0,t1で指定された時間(周期)の桁上げ時に定周期動作が行なわれます。

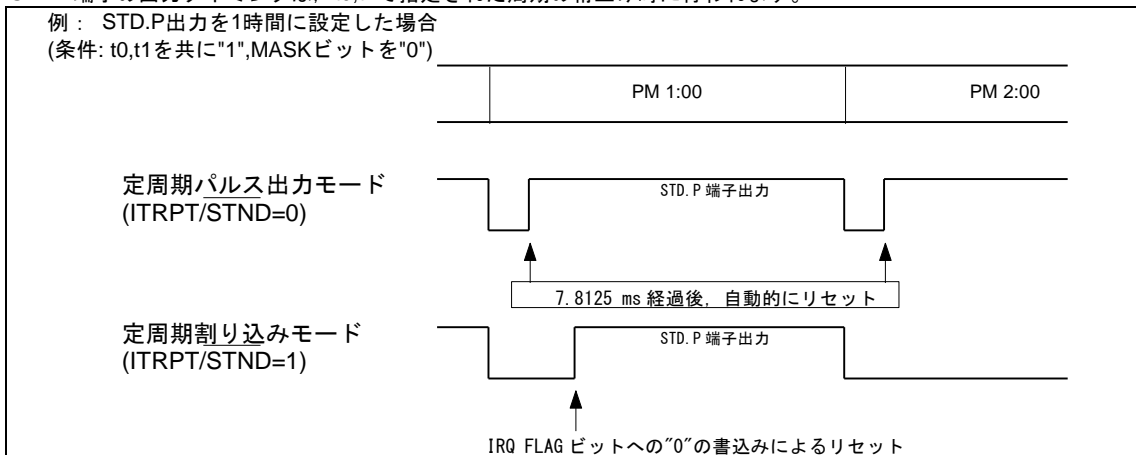
i. t0,t1の設定

これらのビットの設定により、定周期パルス出力、定周期割り込みの発生周期を指定します。

t1	t0	周期(周波数)	備考
0	0	1/64秒(64 Hz)	定周期パルスモードに於けるSTD.P端子出力の "L"出力時間は 7.8125 ms (1/64秒の半周期 : 7.8125 ms)
0	1	1秒(1 Hz)	
1	0	1分(1/60 Hz)	
1	1	1時間(1/3600 Hz)	

ii. STD.P端子出力制御

STD.P端子の出力タイミングは、t0,t1で指定された周期の桁上げ時に行われます。



iii. 定周期パルス出力モードに於けるSTD.P端子出力の周波数

定周期パルス出力モードに於いて、出力のタイミングは内蔵されている水晶振動子の周波数により決まります。その為、内蔵水晶振動子の発振周波数の偏差測定に利用できます。

註: 30秒ADJの実行により桁上げが発生する場合があります。t0,t1が"0","1"または"1","1"の設定でこの桁上げが発生した時、STD.P出力が"L"になる場合があります。そのSTD.P出力"L"はITRPT/STNDビットが"0"の時、30秒ADJの秒未満のカウンタクリアから内部カウンタの1/64秒桁への桁上げが再開するまで保持されます。その為、通常のSTD.P端子の"L"出力時間 7.8125 msと異なる場合があります。

また、RESET,STOPを行なった際の最初のSTD.P出力、及び、IRQ FLAGビットに"0"を書き込んだ場合のSTD.P端子出力の"L"出力時間も、7.8125 msと異なる場合があります。

t0,t1または、ITRPT/STNDビットのいずれかを書き換えた場合、IRQ FLAGビットが"1"になる場合がありますので、これらのビットへの書き込みを行なった際にはその後必ずIRQ FLAGビットに"0"を書込み、その後発生したIRQ FLAGビット="1"を有効にする必要があります。

4. CFレジスタ (コントロールレジスタF)

(1) RESET ビット (D0)

RESETビットに"1"を書き込む事により秒桁未満から内部カウンタの1/256秒迄のカウンタはリセットされます。リセット動作はRESETビットに"1"が書かれている間継続します。リセット動作は、RESETビットに"0"を書き込む事で終了します。CS1端子のレベルが"L"になると、RESETビットは自動的にクリア("0")されます。

(2) STOP ビット (D1)

STOPビットに"1"を書き込む事により、内部カウンタの1/8192秒以降の計時が停止します。STOPビットに"0"を書き込む事により、計時は再開します。この機能は、積算計時などに利用する事ができます。

(3) 24/12 ビット (D2)

このビットの設定により、計時モードを12時間制、24時間制のいずれかに設定します。12時間制のモードはPM/AMビットと関連があります。

i. 24時間制、12時間制の切替え

24/12ビットに"1"を書き込む事により、24時間制の計時モードになります。24時間制の計時モードでは、PM/AMビットは動作せず、このビットは常に"0"になります。

24/12ビットに"0"を書き込む事により、12時間制のモードになります。12時間制のモードではPM/AMビットが有効となり、時間がAMであれば"0"を、PMであれば"1"を返します。

ii. 24/12ビットの書き換え

24/12ビットの内容を書き換える事で、H1レジスタ以降 (1時間桁以降) のデータが壊れる事があります。従いまして、24/12ビットの状態を書き換える前に、時(H1,H10)、日(D1,D10)、月(MO1,MO10)、年(Y1,Y10)、週(W)の各レジスタの内容を保存しておき、このビットを書き換える事で変更される計時モードに合わせたデータに変換して再書き込みする必要があります。

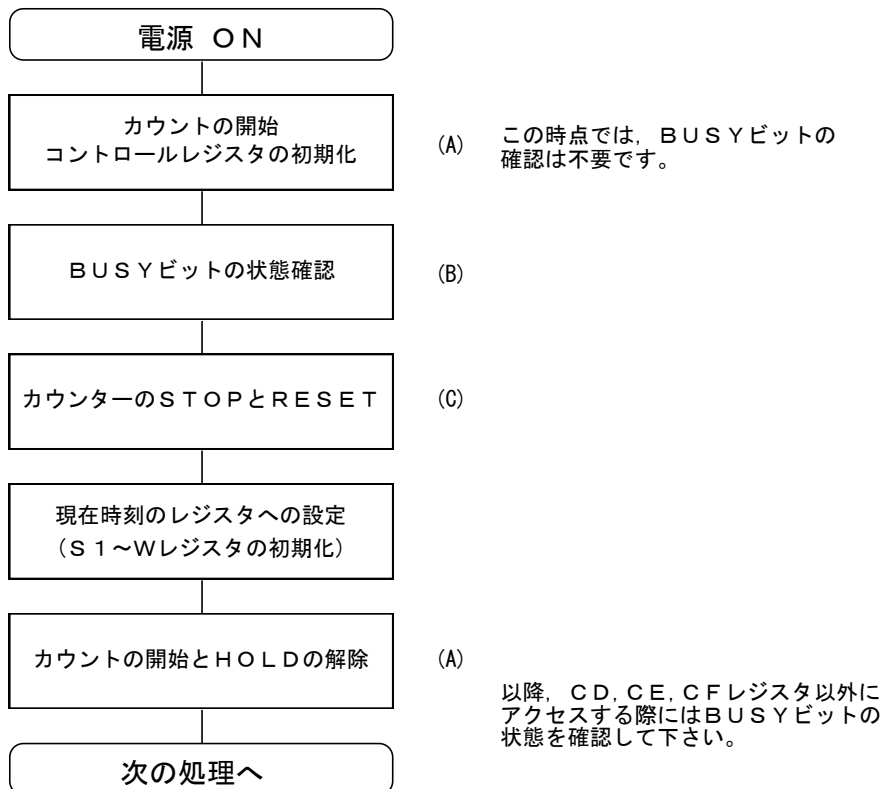
(4) TEST ビット (D3)

TESTビットは弊社の試験用です。このビットに"1"が書き込まれた時の動作は保証されませんので、電源投入時の初期化にて必ず"0"に設定してください。

■使用方法

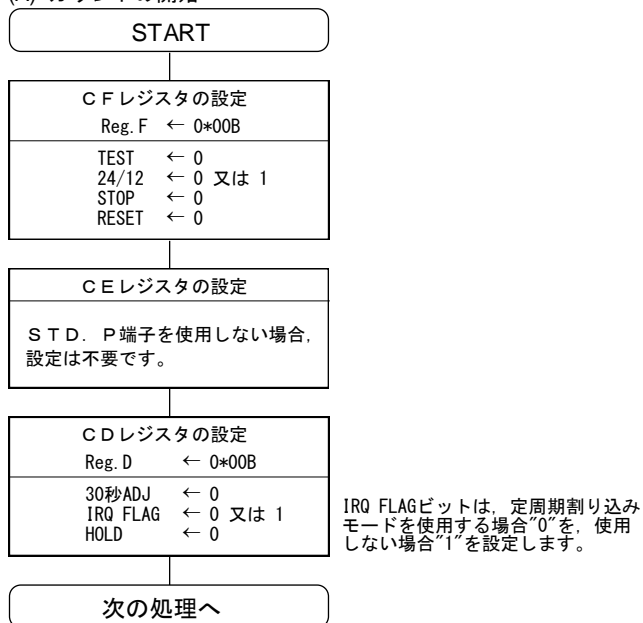
1. 電源投入時の手続き（初期化）

本モジュールに電源が投入された時、全てのレジスタの内容とSTD.P端子の出力は不定です。その為、電源投入後には、全てのレジスタを初期化する必要があります。以下に示した手順に従って、初期化を行なってください。

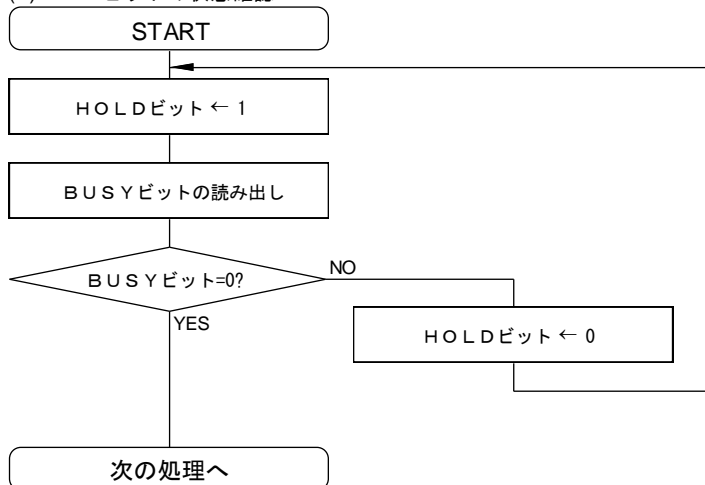


(A) ~ (C)各々の処理は、14ページを御参照ください。

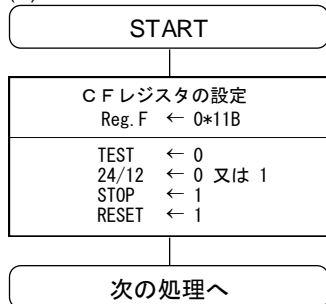
(A) カウントの開始



(B) BUSYビットの状態確認



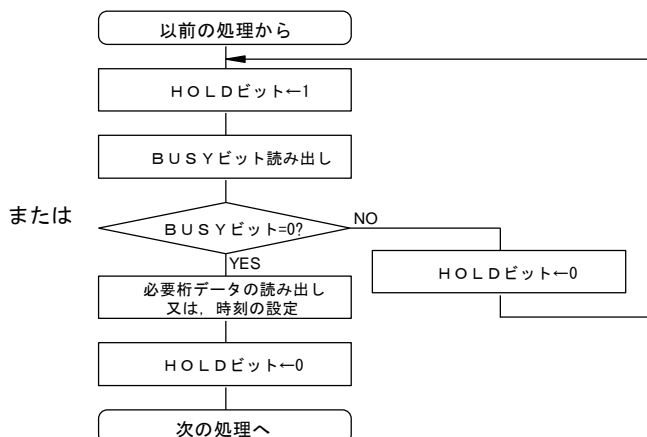
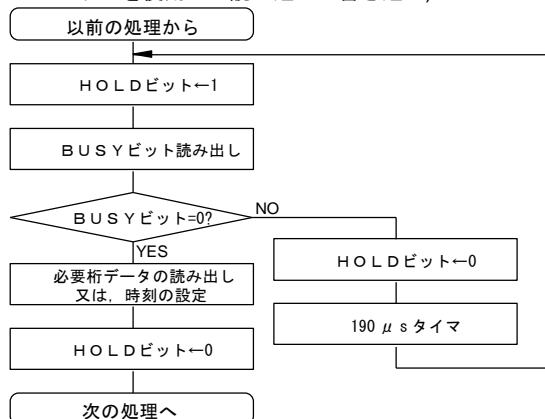
(C) カウンターのSTOPとRESET



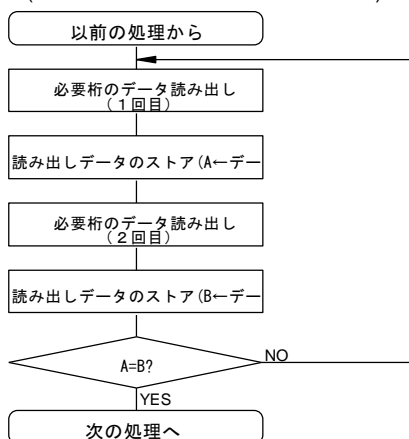
2. S1 ~ Wレジスタのリードライト

RTCが動作中にコントロールレジスタ(CD,CE及びCF)以外のレジスタをアクセスするには以下の手順に従います。尚、コントロールレジスタとのアクセスは、BUSYビットに関係なく行なう事ができます。

(HOLDビットを使用した読み込みと書き込み)



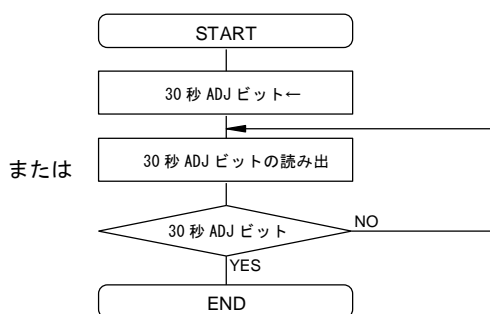
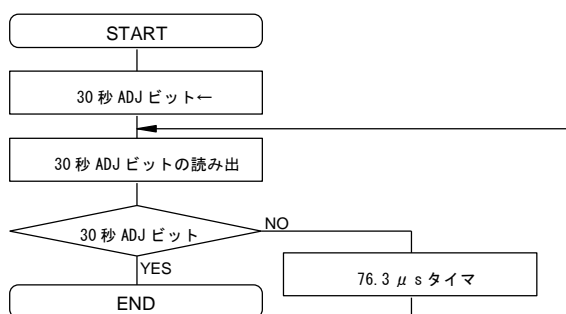
(HOLDビットを使用しない読み込み)



HOLDビットを使用しない読み出し操作は、同一桁を2度読み出し、比較します。それは、データ読み出しの際にRTCが内部で桁上げ動作をしている場合変化中の不安定なデータを読み込んでしまう事を避ける為です。

3. 30秒ADJビットの書き込み

30秒ADJ機能は、30秒ADJビットに"1"を書き込む事により実行します。書き込み後、76.3 μsの間はカウンターレジスタ(S1 ~ Wレジスタ)へのアクセスはできなくなります。その為、この機能を使用するには以下の手順に従ってください。



注意事項

水晶振動子は、過度の衝撃が加わると破壊される場合があります。この様にして水晶振動子が発振しなくなってしまった場合、本RTC内部の計時動作は停止します。水晶振動子が発振している状態ならば、BUSYビットは 190 μs、30秒ADJビットは 76.3 μsで自動復帰しますが、発振が停止している状態では自動復帰できません。従って、このような状態に於いては、上記2項BUSYビットの状態チェックループ、3項の30秒ADJビットの状態チェックループからの抜け出しができなくなり、システムがハングアップすることが考えられます。フェイルセーフの為に、0.5 ms ~ 1 ms経過してもループアウトしない場合にはこれらのループから抜け出し、異常処理できるような手順にて使用されることをお勧めします。

4. CS1端子の使い方

本RTCには $\overline{CS0}$, CS1の2系列のチップセレクト信号があります。通常のバスアクセスに使用するチップセレクトには $\overline{CS0}$ を使用します。一方, CS1はCPUバス制御だけを目的としたものではなく, スタンバイモード, 動作モードを切り替えることを主目的としています。

(1) 機能

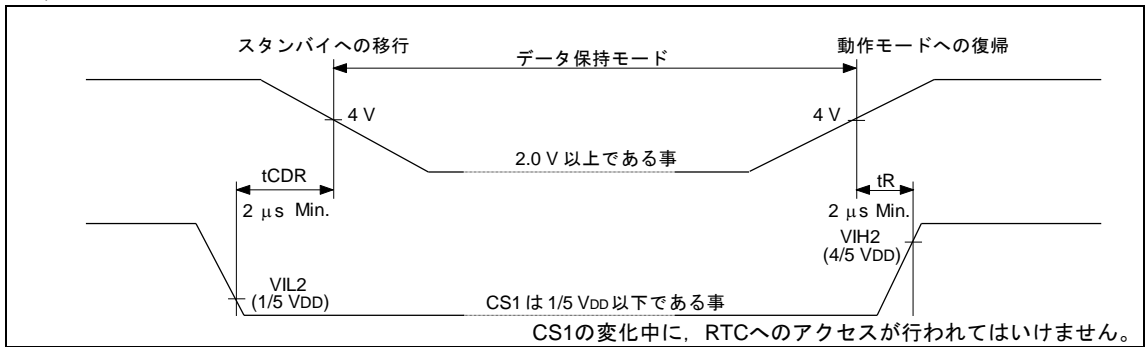
CS1に規定の電圧レベルを与える事により, CS1は以下の機能をします。

- 動作電圧範囲内 (5.0V ±0.5V) での動作時, マイコンとのインターフェースを有効にする。
- スタンバイ時の消費電力を低減する。(C-MOSデバイスに特有の不安定入力による貫通電流の防止)
- スタンバイ時の内部データの保護

その為に, 以下の条件に適合させたCS1端子の操作を行なうようにしてください。

- 動作時のCS1端子には, 4/5 VDD以上の電圧を入力してください。
 - スタンバイ時には貫通電流を防止する為, できるだけ 0V(GNDレベル)に近い電圧を入力してください。
 - スタンバイ状態への以降, 動作状態への復帰動作は, (2)項に示すタイミングチャートに従った操作をしてください。
- * スタンバイ状態とは, RTCの電源電圧を動作電圧範囲より低い電源電圧条件にし (4.5 V ~ 2.0 V), バッテリーバックアップなどによりRTC内部の計時を継続させる状態です。この条件下では, RTC外部とのインターフェースはできません。

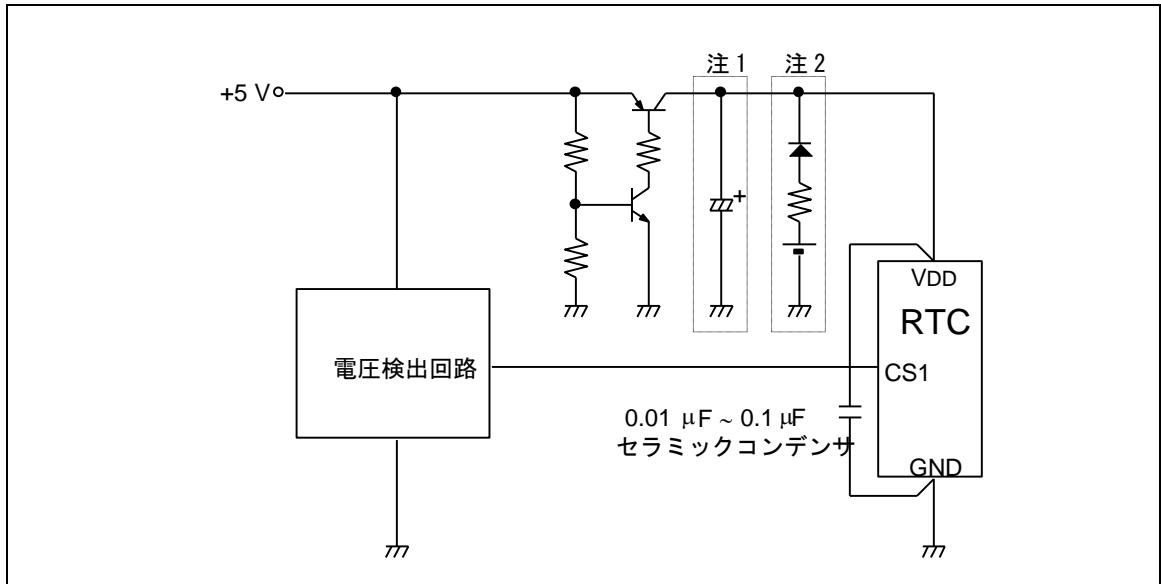
(2) タイミング



(3) 注意事項

ここに挙げたタイミング条件から外れた動作が行われると, スタンバイへの以降または, 動作モードへの復帰の際にRTC内のデータが書き変わってしまう場合があります。例えば, (2)項に示したタイミング条件(t_{CDR} , t_R)に於いて, そのタイミング区間にライト信号(\overline{WR})が発生すると, 不安定な状態でRTCにデータが入力されてしまいます。スタンバイ前後のデータ保護を確実にする為, この項で示したタイミング条件を遵守してください。

■電源回路例

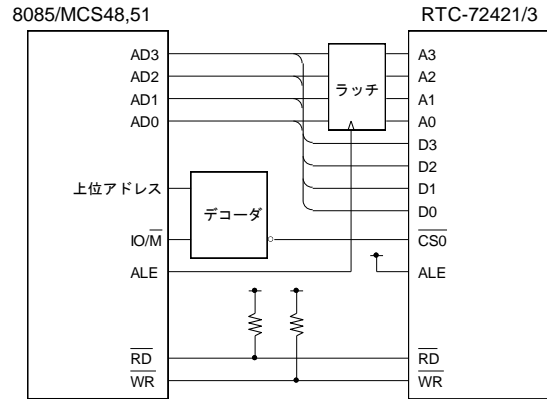
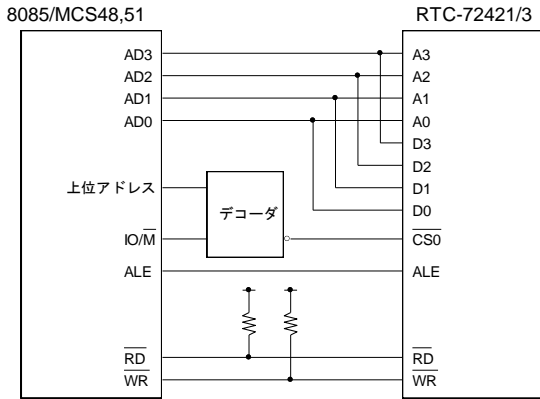


- 注1: 電源がONからOFFになる過程で, トランジスタのコレクタからエミッタへ瞬時, 逆電流が流れる為, このコンデンサは大容量の物を使用してください。
- 注2: 2次電池またはリチウム電池を使用します。2次電池を使用する場合はダイオードは不要で, リチウム電池を使用する場合ダイオードが必要です。抵抗の具体的な値につきましては, 使用される電池のメーカーにお問い合わせください。

■一般的なマイコンとの接続例

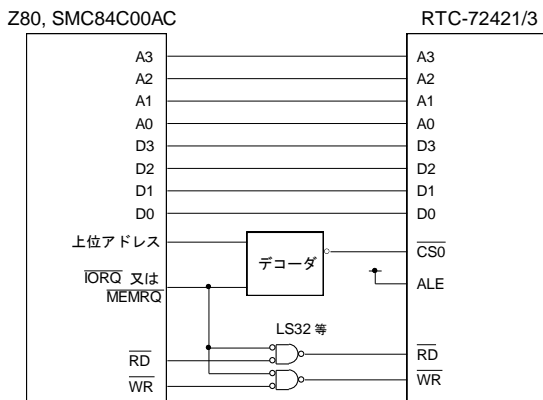
マイコンとRTC-72421,RTC-72423を接続するにあたり、本RTCと接続マイコン双方のACタイミングを御確認ください。

1. マルチプレクスドバスタイプの例

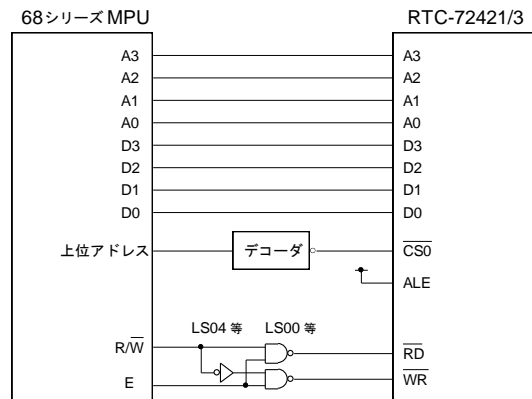


\overline{RD} , \overline{WR} の抵抗は、CPUがHALTまたはHOLD状態になる事がなければ不要です。

2. Z80または、その互換CPUの例

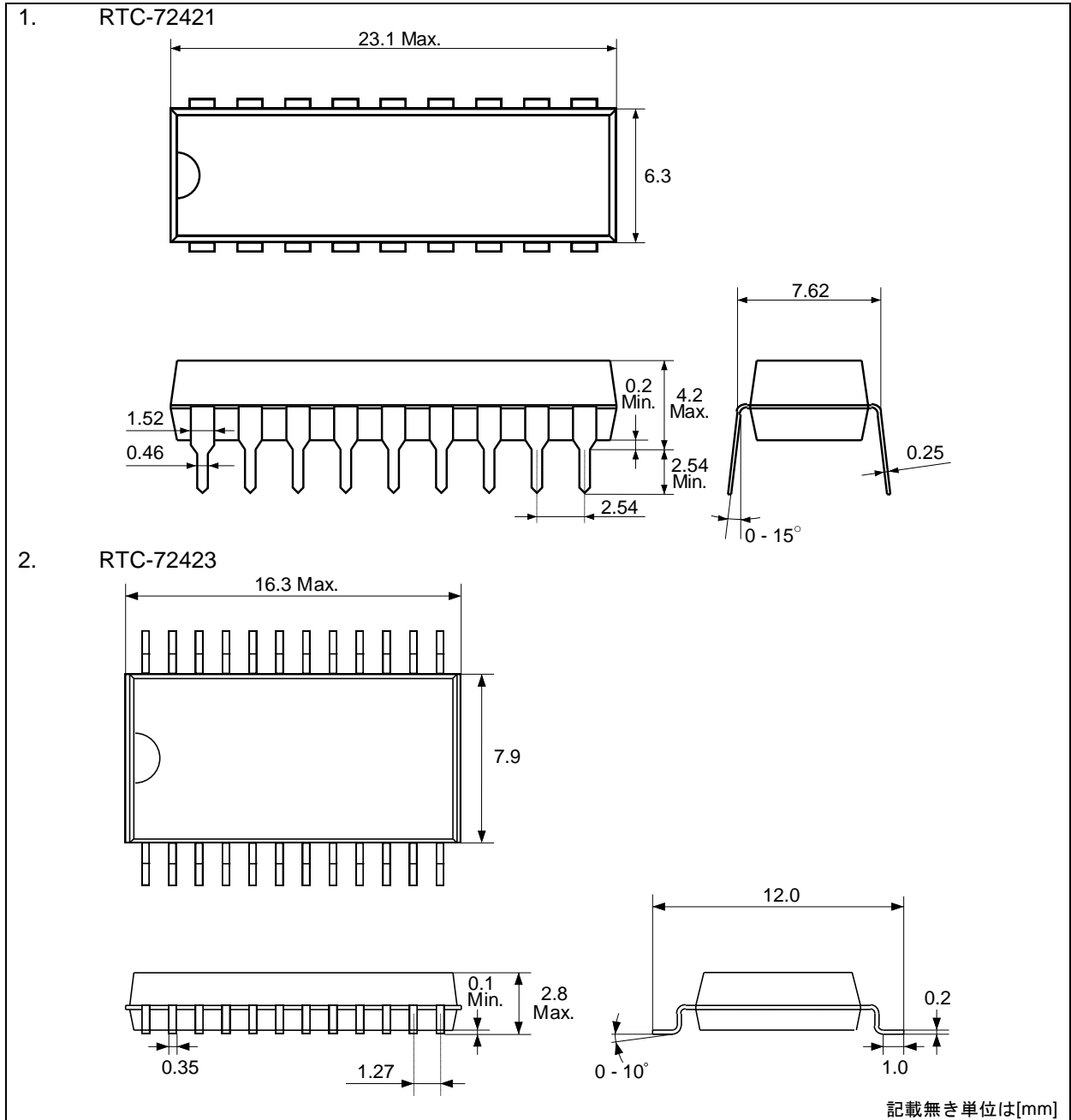


3. 68系MPUの例



* IORQ, MEMRQ は、RTCをそのCPUのI/O、メモリのいずれにマップするかで選んでください。

■ 外観図



■ マーキングレイアウト

機種
周波数精度

RTC72421 A

EPSON 0311C

シンボルマーク
製造ロット

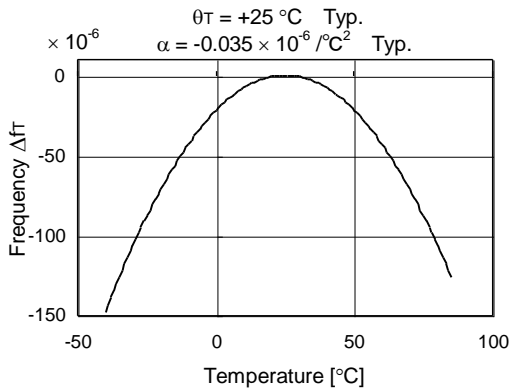
周波数精度表示

機種	記号	精度
RTC-72421	A	$\pm 10 \times 10^{-6}$
	B	$\pm 50 \times 10^{-6}$
RTC-72423	A	$\pm 20 \times 10^{-6}$
	表示無し	$\pm 50 \times 10^{-6}$

注： 上に示した図はマーキングの内容とマーキング位置の概略を示す物で、マーキング文字のスタイル、大きさ、位置の詳細を規定する物ではありません。

■参考データ

(1) 周波数温度特性例



周波数安定度（時計精度）の求め方

1.周波数温度特性は、以下の式で近似できます。

$$\text{###}f_T = \text{###}(\text{###}_T - \text{###}_X)^2$$

- Δf_T : 任意の温度に於ける周波数偏差
- $\alpha(1/^\circ\text{C}^2)$: 2次温度係数 $(-0.035 \pm 0.005) \times 10^{-6} /^\circ\text{C}^2$
- $\theta_T(^\circ\text{C})$: 頂点温度 $(+25^\circ\text{C} \pm 5^\circ\text{C})$
- $\theta_X(^\circ\text{C})$: 任意の温度

2.時計精度を求める為には、更に周波数精度と電圧特性を加えます。

$$\text{###}f/f = \text{###}f/f_0 + \text{###}f_T + \text{###}f_V$$

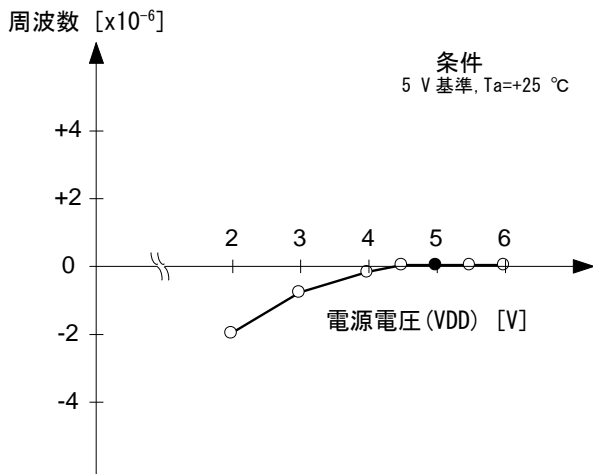
- $\Delta f/f$: 任意の温度、電圧に於ける時計精度 (周波数安定度)
- $\Delta f/f_0$: 周波数精度
- Δf_T : 任意の温度に於ける周波数偏差
- Δf_V : 任意の電圧に於ける周波数偏差

3.日差の求め方

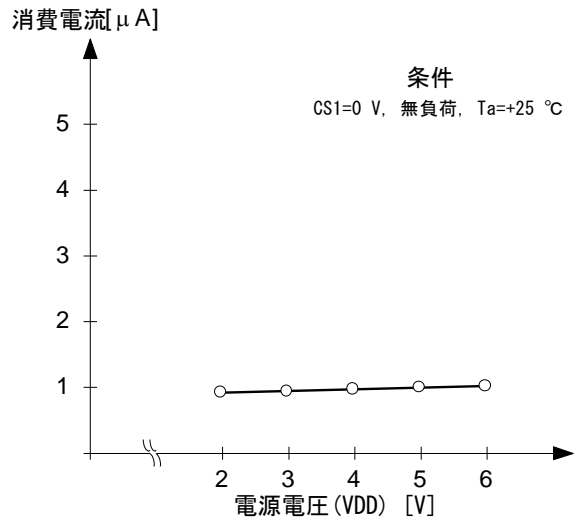
$$\text{日差} = \text{###}f/f \times 86400 \text{ (秒)}$$

11.574 x 10⁻⁶の誤差で、約1秒/日の誤差になります。

(2) 周波数電圧特性例



(3) 消費電流電圧特性例



注: 本データは、サンプルロットの水準値です。

■取り扱い上の注意事項

1. 取り扱い上の注意事項

□本モジュールは、低消費電力実現のために C-MOS IC を用いておりますので、以下に注意して ご注意ください。

(1) 静電気

耐静電気破壊保護回路は内蔵しておりますが、過大な静電気が加わると IC が破壊される恐れがありますので、梱包 及び 運搬容器には導電性の物をご使用ください。

また、はんだごて や 測定回路などは高電圧リークの無いものを使用し、作業時はアースを取ってください。

(2) ノイズ

電源 及び 入出力端子に過大な外来ノイズが印加されると、誤動作 及び ラッチアップ現象による破壊の原因となることがあります。

安定動作のため、本モジュールの電源端子(VDD-GND 間)の極力近い場所に 0.1 μF 以上のパスコン(セラミックを推奨)をご使用ください。 また、本モジュールの近くに、高ノイズを発生するデバイスを配置しないようにしてください。

※図 1 の網掛部分()には信号線を接近させず、可能であれば GND パターンで埋めてください。

(3) 入力端子の電位

入力端子が中間レベルの電位になる事は、消費電力の増加、ノイズマージンの減少、素子の破壊等につながりますので、できるだけ VDD または GND の電位に近い電位に設定してください。

CS1 の電圧範囲 VIH2-VIL2 間の電圧設定は、消費電力が著しく増加する場合があります。 また、動作の保証ができなくなりますのでリップル、その他のノイズを考慮した設計をお願いします。尚、CS1 端子は、TTL ではインターフェースできません。

(4) (VDD)端子を除く未使用入力端子の処理

入力端子の入カインピーダンスは非常に高く、開放状態での使用は不定電位や、ノイズによる誤動作の原因につながりますので、未使用の入力端子は必ずプルアップまたはプルダウン抵抗による処理をお願いします。また、N.C.端子もノイズを避ける為 VDD または、GND に接続してください。ALE 端子を使用しない場合は、VDD に直接接続してください。

2. 実装上の注意事項

(1) はんだ付け温度条件

パッケージ内部が +260 °C を越えますと 水晶振動子の特性劣化 及び 破壊を招く場合がありますので、ご使用前に必ず実装温度をご確認ください。

また、条件変更時も同様の確認をしていただいた後に ご注意ください。

※SMD 製品のはんだ付け条件については 図 2 をご参照ください。

(2) 実装機

汎用実装機の使用が可能ですが、使用機器、条件等によっては実装時の衝撃力で内蔵の水晶振動子の破壊を招く場合がありますので、ご使用前には必ず貴社にてご確認ください。 また、条件変更時も同様の確認をしていただいた後に ご注意ください。

(3) 超音波洗浄

超音波洗浄は、使用条件により水晶振動子が共振破壊される場合があります。 貴社での使用条件(洗浄機の種類、パワー、時間、槽内の状態等)を弊社にて特定できませんので超音波洗浄の保証はいたしかねます。

(4) 実装方向

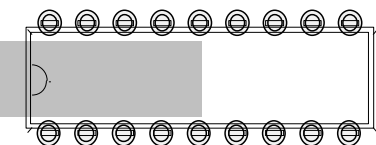
逆向きに実装しますと破壊の原因となります。 方向を確認した上で実装を行なってください。

(5) 端子間リーク

製品が汚れていたり結露している状態などで電源投入しますと 端子間リークを招く場合がありますので、洗浄し 更に乾燥させた後に電源投入を行なってください。

図 1 : GND パターン例

RTC - 72421



RTC - 72423

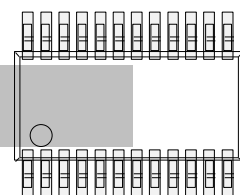
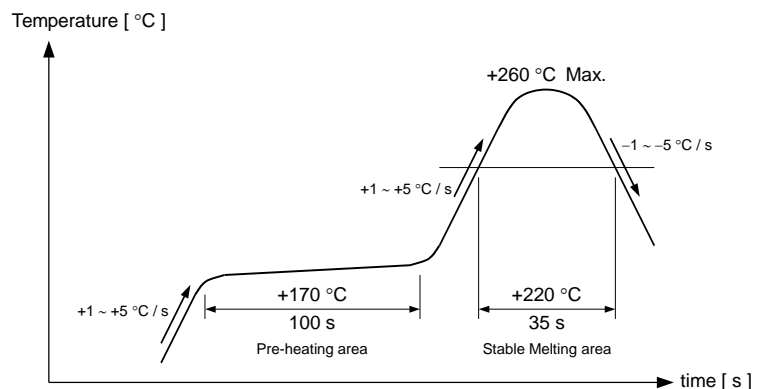


図 2 : 弊社 SMD 製品のはんだ耐熱性評価プロファイル (参考)



Application Manual

セイコーエプソン株式会社

〒191-8501 東京都日野市日野 421-8
TEL (042) 587-5315 (直通) FAX (042) 587-5014

〒541-0059 大阪市中央区博労町 3-5-1 御堂筋グランタワー 15F
TEL (06) 6120-6510 (直通) FAX(06) 6120-6782

〒460-0008 名古屋市中区栄 1-10-21 名古屋御園ビル 6F
TEL (052) 205-8431 (直通) FAX (052) 231-2537

インターネットによる情報配信

<http://www5.epsondevice.com/ja/>

代理店 _____