

アプリケーションマニュアル

Real Time Clock Module

RTC-7301 SF / DG

● **本マニュアルのご使用につきましては、次の点にご留意願います。**

1. 本資料の内容については、予告なく変更することがあります。量産設計の際は最新情報をご確認ください。
2. 本資料の一部、または全部を弊社に無断で転載、または、複製など他の目的に使用することは堅くお断りいたします。
3. 本資料に記載される応用回路、プログラム、使用方法等はあくまでも参考情報であり、これらに起因する第三者の知的財産権およびその他の権利侵害あるいは損害の発生に対し、弊社は如何なる保証を行うものではありません。また、本資料によって第三者または弊社の知的財産権およびその他の権利の実施権の許諾を行うものではありません。
4. 特性表の数値の大小は、数値線上の大小関係で表します。
5. 輸出管理について
 - (1) 製品および弊社が提供する技術を輸出等するにあたっては「外国為替および外国貿易法」を遵守し、当該法令の定める必要な手続をおとりください。
 - (2) 大量破壊兵器の開発等およびその他の軍事情途に使用する目的をもって製品および弊社が提供する技術を輸出等しないでください。また、これらに使用するおそれのある第三者に提供しないでください。
6. 製品は一般電子機器に使用されることを意図し設計されたものです。特別に高信頼性を必要とする以下の特定用途に使用する場合は、弊社の事前承諾を必ず得てください。承諾無き場合は如何なる責任も負いかねることがあります。
 - 1 宇宙機器（人工衛星・ロケット等） 2 輸送車両並びにその制御機器（自動車・航空機・列車・船舶等）
 - 3 生命維持を目的とした医療機器 4 海底中継機器 5 発電所制御機器 6 防災・防犯装置 7 交通用機器
 - 8 その他；1～7 と同等の信頼性を必要とする用途

本資料に掲載されている会社名、商品名は、各社の商標もしくは登録商標です。

ETM15J 改定履歴

Rev No.	Date	Page	Description
-01	2005.09.20		制定
-02	2007.03.01	p.7,13,14,18	訂正
-03	2007.03.23	p.7,12,19	訂正
-04	2007.04.24	p.24~28	追加
-05	2011.01.21	p.6,19,20	訂正
-06	2016.10.03	p.17	6-2-9 (2) (FD3,FD4 ビット)を(TD0,TD1 ビット)に誤記訂正

目 次

1. 概 要.....	1
2. ブロック図.....	1
3. 端子配置	2
4. 端子機能	2
5. 特性	3
5.1. 絶対最大定格	3
5.2. 推奨動作条件	3
5.3. 周波数特性.....	3
5.4. DC 特性	4
5.5. 端子容量特性.....	5
5.6. 温度センサ特性	6
5.7. AC 特性	7
6. レジスタ	8
6.1. レジスタテーブル.....	8
6.2. レジスタ説明	9
7. 使用方法	19
7.1. 初期電源投入時の手続き (初期設定).....	19
7.2. バックアップからの復帰時の手続き	21
7.3. 時計・カレンダーの書き込み (現在時刻設定).....	21
7.4. 時計・カレンダーの読み出し	22
7.5. 30 秒アジャスト	23
8. 使用上の注意事項	24
8.1. 電源初期投入時の VDD と /CS0 端子制御	24
8.2. バックアップへの移行 および 復帰.....	24
8.3. 電源初期投入時 および バックアップ復帰時における アクセス動作の制限	25
9. 外部接続例.....	26
10. 外形図	27
11. マーキングレイアウト	27
12. 参考データ	28
13. 取り扱い上の注意事項	29

多機能 4 bit パラレル RTC モジュール

RTC – 7301 SF / DG

- 周波数調整された 32.768 kHz の水晶振動子を内蔵
- 周波数選択可能なクロック出力 (32.768 kHz ~ 1/30 Hz)
- 30 秒アジャスト機能 , デジタル歩度調整機能 (最大 $\pm 192 \times 10^{-6}$ 調整可能) 内蔵
- アラーム割り込み機能 , タイマー割り込み機能 内蔵
- 半導体温度センサ 内蔵 (電圧出力 $-7.8 \text{ mV} / ^\circ\text{C}$, RTC-7301SF)
- 動作電圧範囲 : 2.4 V ~ 5.5 V , 計時(保持)電圧範囲 : 1.6 V ~ 5.5 V
- 低消費電流 : $0.6 \mu\text{A} (\text{Typ.}) / 3\text{V}$
- S-RAM とコンパチブルな高速パラレル・インターフェース

1. 概要

本モジュールは、水晶振動子を内蔵したパラレル・インターフェース方式のリアルタイムクロック・モジュールです。

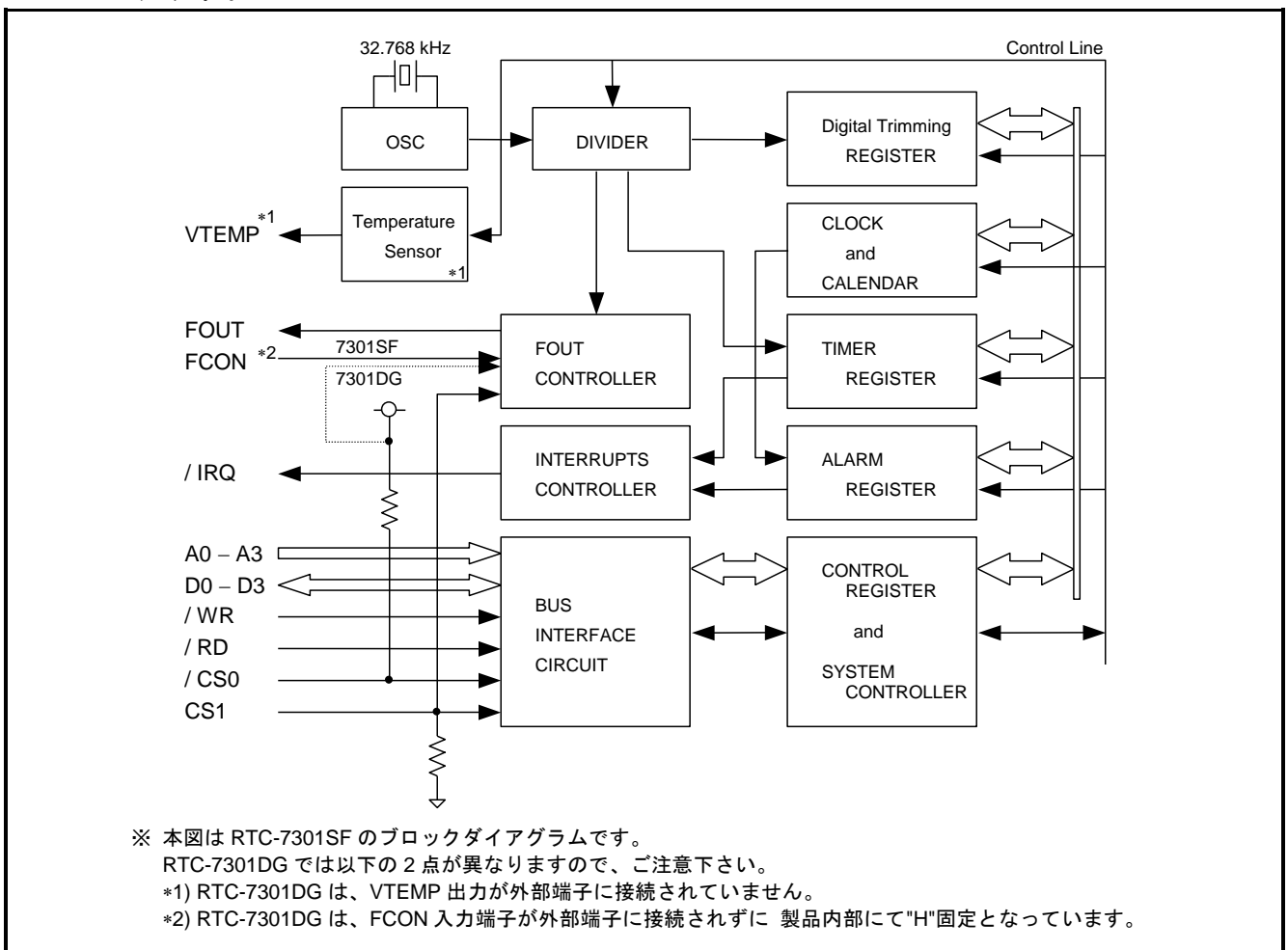
秒から年までの自動うるう年補正 Clock&Calendar 回路、アラーム割り込み、タイマー割り込み機能、時刻更新中検出 等の多彩な機能を内蔵し、周波数選択可能なクロック出力端子も備えています。

さらに時計精度を調整する為のデジタル歩度調整機能、半導体温度センサ(アナログ電圧出力)を内蔵しており、より高精度な計時システムにも対応できます。

また、インターフェースは S-RAM とコンパチブルなパラレル・インターフェース方式を採用しているため、コントローラとの接続が容易で、高速なデータ通信が可能です。

SSOP,DIP の両パッケージをラインナップしており、コンピュータ、ワープロ、ファクシミリ、多機能電話、シーケンサ、各種制御機器等 あらゆる電子機器に幅広く利用可能です。

2. ブロック図



3. 端子配置



4. 端子機能

端子名	端子番号		入出力	機能
	7301SF 24pin	7301DG 18pin		
/CS0	1	1	入力	チップセレクト0入力端子で、プルアップ抵抗を内蔵しています。 電源初期投入時は "H" レベル (非選択状態) としてください。 * 電源初期投入時の /CS0 端子が "L" レベルとなる場合には、 ご使用前に必ず、一旦 /CS0 端子を "H" レベルにしてから ご注意ください。 /CS0="L", CS1="H" の時、本デバイスへのアクセスが可能です。
FCON	2	-	入力	RTC7301SF のみに有する端子で、FOUT 端子に出力する周波数を選択します。 FCON="L" で 32.768 kHz 出力固定となり、また FCON="H" では FD ビットによる選 択周波数となります。 注) RTC-7301DG では本端子は無く、製品内部で "H" 固定されています。 従いまして、FOUT 出力周波数は FD ビットによって選択された周波数となりますので FOUT 端子からの周波数出力の際は FD ビットと FE ビットを適切に設定してください。
FOUT	3	2	出力	FD ビットで設定された周波数のクロック信号を出力します。(CMOS 出力) 尚、FCON="L" の時は 32.768 kHz の出力となります。 FOUT 出力しない状態ではハイインピーダンスとなります。
VTEMP	4	-	出力	RTC7301SF のみに有する温度センサ出力端子です。(アナログ電圧出力) VTEMP 出力しない状態ではハイインピーダンスとなります。
/IRQ	6	3	出力	N-ch オープンドレイン割り込み出力端子です。
A0 ~ A3	7 - 10	4 - 7	入力	アドレス入力端子です。 本デバイスへのアクセス時、選択するレジスタアドレスを入力します。
/RD	11	8	入力	リードストローブ入力端子です。 /RD="L" の時、RTC からのデータリードが可能になります。
GND	12	9	-	グラウンドに接続します。
/WR	13	10	入力	ライトストローブ入力端子です。 立ち上がりエッジで、RTC ヘデータをライトします。
D0 ~ D3	14 - 17	11 - 14	入出力	データ入出力端子です。
CS1	18	15	入力	チップセレクト1入力端子でプルダウン抵抗を内蔵しています。 /CS0 端子の状態に拘らず、CS1="H" の時は FOUT 端子が出力可能です。 CS1="L" の時、FOUT 端子はハイインピーダンス状態になります。
(VDD)	5, 19 - 23	16, 17	-	VDD と同電位ですが、外部接続しないでください。
VDD	24	18	-	+電源に接続します。

*1) VDD-GND 間 直近に 0.1 μF 以上のパコンを必ず接続してください。
*2) C-MOS IC ですので、入力端子が中間電位になるような状態では、消費電流の増加、素子の劣化の要因となります。
入力端子は できるだけ VDD または GND 電位に近い電位に設定してください。
*3) /RD, /WR 端子が共に "L" となる状態は誤動作の原因となりますので避けてください。

● /CS0, CS1, FCON 端子, FE-bit による FOUT 出力と RTC アクセスの関係

/CS0	CS1	FCON	FE	FOUT 出力	RTC アクセス
L	L	X	X	ハイインピーダンス	不可
H	H	L	X	32.768 kHz 出力	不可
H	H	H	0	ハイインピーダンス	不可
H	H	H	1	FD bit 選択周波数出力	不可
L	H	L	X	32.768 kHz 出力	可
L	H	H	0	ハイインピーダンス	可
L	H	H	1	FD bit 選択周波数出力	可

5. 特性

5.1. 絶対最大定格

GND=0 V

項目	記号	条件	定格値	単位
電源電圧	VDD	-	-0.3 ~ +7.0	V
入力電圧	VIN	入力端子, D0-D3 端子	GND-0.3 ~ VDD+0.3	V
出力電圧 (1)	VOUT1	/IRQ 端子	GND-0.3 ~ +8.0	V
出力電圧 (2)	VOUT2	FOUT, D0-D3 端子, VTEMP 端子	GND-0.3 ~ VDD+0.3	V
保存温度	TSTG	梱包状態を除く 単品での保存	-55 ~ +125	°C

5.2. 推奨動作条件

GND=0 V

項目	記号	条件	範囲	単位
電源電圧	VDD	-	2.4 ~ 5.5	V
計時電源電圧	VCLK	-	1.6 ~ 5.5	V
動作温度	TOPR	結露無きこと	-40 ~ +85	°C

5.3. 周波数特性

項目	記号	条件	規格	単位
周波数精度	$\Delta f / f_0$	Ta= +25 °C, VDD=3.0 V	5 ± 23 ^(*1)	× 10 ⁻⁶
周波数電圧特性	f / V	Ta= +25 °C, VDD=1.6 V ~ 5.5 V	± 2 Max.	× 10 ⁻⁶ / V
周波数温度特性	Top	Ta= -10 °C ~ +70 °C, VDD=3.0 V ; +25 °C 基準	+10 / -120	× 10 ⁻⁶
発振開始時間	tSTA	Ta= +25 °C, VDD=2.4 V	3 (Max.)	s
エージング量	fa	Ta= +25 °C, VDD=3.0 V ; 初年度	± 5 Max.	× 10 ⁻⁶ / year

*1) 月差 1 分相当。

5.4. DC 特性

5.4.1. DC 特性 (1)

※指定無き場合、GND=0 V, VDD=1.6 V ~ 5.5 V, Ta= -40 °C ~ +85 °C

項目	記号	条件		Min.	Typ.	Max.	単位
消費電流 (非アクセス時) FOUT = 出力 OFF VTEMP = 出力 OFF	IDD1	VDD=5 V	/CS0, /RD, /WR = VDD A0-A3, CS1 = GND D0-D3, /IRQ = Hi-z	-	1.0	2.0	μA
	IDD2	VDD=3 V	FOUT = Hi-z(OFF) VTEMP(温度電圧出力)=Hi-z(OFF)	-	0.6	1.0	μA
消費電流 (非アクセス時) FOUT = 32 kHz 出力 VTEMP = 出力 OFF	IDD3	VDD=5 V	/CS0, /RD, /WR, CS1 = VDD A0-A3 = GND D0-D3, /IRQ = Hi-z	-	3.0	7.5	μA
	IDD4	VDD=3 V	FOUT=32 kHz 出力, CL=0pF 時 VTEMP(温度電圧出力)=Hi-z(OFF)	-	1.7	4.5	μA
	IDD5	VDD=5 V	/CS0, /RD, /WR, CS1 = VDD A0-A3 = GND D0-D3, /IRQ = Hi-z	-	8.0	20	μA
	IDD6	VDD=3 V	FOUT=32 kHz 出力, CL=30 pF 時 VTEMP(温度電圧出力)=Hi-z(OFF)	-	5.0	12	μA
消費電流 (非アクセス時) FOUT = 出力 OFF VTEMP = 出力 ON	IDD7	VDD=5 V	/CS0,/RD,/WR=VDD, Ta= +25 °C A0-A3, CS1 = GND D0-D3, /IRQ = Hi-z	-	50	75	μA
	IDD8	VDD=3 V	FOUT=Hi-z(OFF) VTEMP(温度電圧出力)=ON 時	-	40	60	μA

注) RTC-7301DG においては VTEMP 端子がありませんので、下記について ご注意ください。

¹⁾ RTC-7301DG は、IDD7, IDD8 については 適用外です。

²⁾ RTC-7301DG は、IDD1-IDD6 についても、上記条件内の VTEMP 端子に関する規定は適用外です。

5.4.2. DC 特性 (2)

※指定無き場合、GND=0 V, VDD=1.6 V ~ 5.5 V, Ta= -40 °C ~ +85 °C

項目	記号	条件		Min.	Typ.	Max.	単位
入力電圧(1)	V _{IH1}	VDD=4.5 V ~ 5.5 V	/CS0, FCON, /RD, /WR A0-A3, D0-D3 端子	2.2		VDD+0.3	V
	V _{IL1}			GND-0.3		0.8	V
入力電圧(2)	V _{IH2}	VDD=2.4 V ~ 3.6 V	/CS0, FCON, /RD, /WR A0-A3, D0-D3 端子	0.8VDD		VDD+0.3	V
	V _{IL2}			GND-0.3		0.2VDD	V
入力電圧(3)	V _{IH3}	VDD=1.6 V ~ 5.5 V	CS1 端子	0.8VDD		VDD+0.3	V
	V _{IL3}			GND-0.3		0.2VDD	V
入力リーク電流	I _{LEK}	/CS0:VIN=VDD, CS1:VIN=GND FCON, /RD, /WR, A0-A3 : VIN=VDD or GND		-0.5		0.5	μA

注) RTC-7301DG については、FCON 端子がありませんので 上記条件内の FCON 端子に関する規定は適用外です。

5.4.3. DC 特性 (3)

※指定無き場合、GND=0 V, VDD=1.6 V ~ 5.5 V, Ta= -40 °C ~ +85 °C

項目	記号	条件		Min.	Typ.	Max.	単位
プルアップ抵抗 (1)	RUP1	VDD=5 V	/CS0 端子 VIN = GND	75	150	300	kΩ
プルアップ抵抗 (2)	RUP2	VDD=3 V		150	300	600	kΩ
プルダウン抵抗 (1)	RDWN1	VDD=5 V	CS1 端子, VIN = VDD	20	40	80	MΩ
プルダウン抵抗 (2)	RDWN2	VDD=3 V		42.5	85	170	MΩ
プルダウン抵抗 (3)	RDWN3	VDD=5 V	CS1 端子, VIN = 0.5 V	30	60	120	kΩ
プルダウン抵抗 (4)	RDWN4	VDD=3 V	CS1 端子, VIN = 0.5 V	55	110	220	kΩ
H 出力電圧 (1)	VOH1	VDD=5 V	IOH = -1 mA D0-D3, FOUT 端子	4.5		5.0	V
H 出力電圧 (2)	VOH2	VDD=3 V		2.0		3.0	V
H 出力電圧 (3)	VOH3	VDD=3 V	IOH = -100 μA D0-D3, FOUT 端子	2.9		3.0	V
L 出力電圧 (1)	VOL1	VDD=5 V	IOL = 1 mA D0-D3, FOUT 端子	0		0.5	V
L 出力電圧 (2)	VOL2	VDD=3 V		0		0.8	V
L 出力電圧 (3)	VOL3	VDD=3 V	IOL = 100 μA D0-D3, FOUT 端子	0		0.1	V
L 出力電圧 (4)	VOL4	VDD=5 V	IOL = 1 mA /IRQ 端子	0		0.25	V
L 出力電圧 (5)	VOL5	VDD=3 V		0		0.4	V
出力リーク電流	Ioz	D0-D3, /IRQ, FOUT 端子 VOUT = VDD or GND		- 0.5		0.5	μA

5.5. 端子容量特性

項目	記号	条件	Min.	Typ.	Max.	単位
アドレス入力容量	CADD	A0 ~ A3 端子			8	pF
データ入力容量	CDATA	D0 ~ D3 端子			15	pF

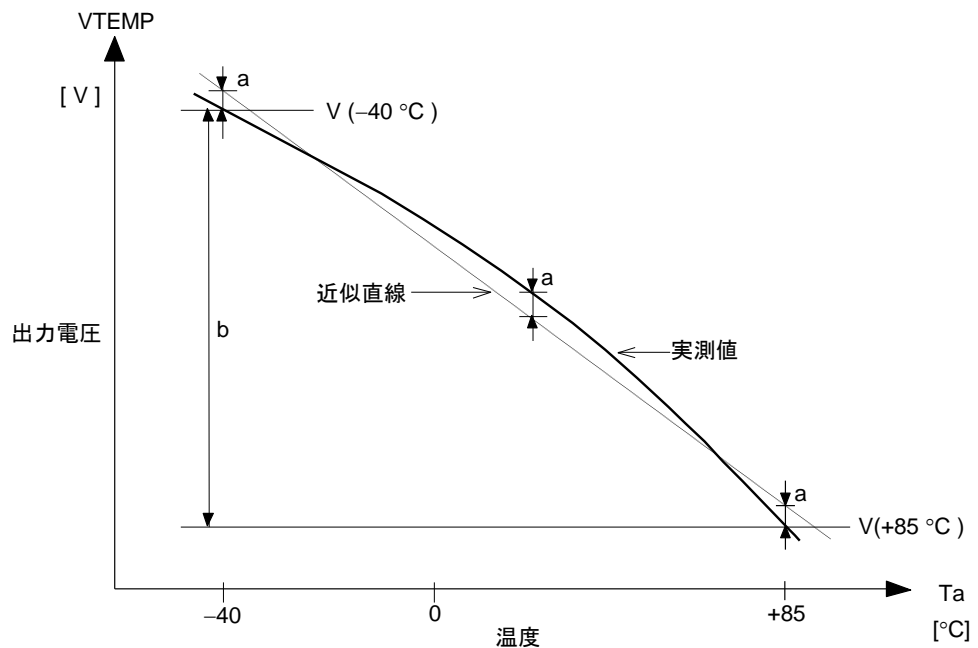
5.6. 温度センサ特性

※指定無き場合、GND=0V, Ta= -40 °C ~ +85 °C

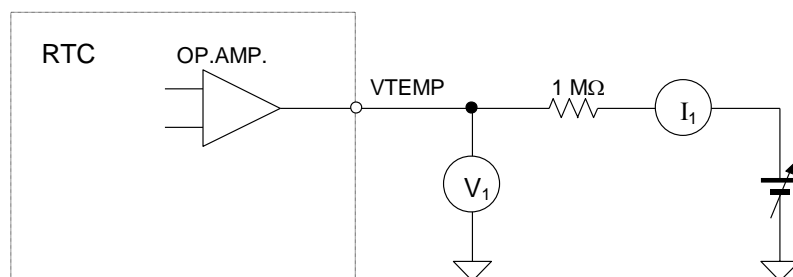
項目	記号	条件	Min.	Typ.	Max.	単位
温度計出力電圧	VTEMP	Ta= +25 °C, GND 基準出力電圧 VTEMP 端子, VDD=2.7 V ~ 5.5 V		1.470		V
出力精度	TACR	Ta =+25 °C, VDD=2.7 V ~ 5.5 V			± 5.0	°C
温度感度	VSE	-40 °C ≤ Ta ≤ +85 °C, VDD=2.7 V ~ 5.5V	- 7.3	- 7.8	- 8.3	mV / °C
リニアリティ	ΔNL	-40 °C ≤ Ta ≤ +85 °C, VDD=2.7 V ~ 5.5V			± 2.0	%
温度検出範囲	TSOP	ΔNL ≤ ± 2.0 %, VDD=2.7 V ~ 5.5V	- 40		+ 85	°C
出力抵抗	Ro	Ta= +25 °C, VTEMP 端子, VDD=2.7 V ~ 5.5V, GND 基準 及び VDD 基準		1.0	3.0	kΩ
負荷条件	CL	VDD=2.7 V ~ 5.5V			100	pF
	RL	VDD=2.7 V ~ 5.5V	500			kΩ
応答時間	trSP	VDD=3.3 V CL=50 pF, RL=500 kΩ, ± 1 °C 以内			200	μs

注 1) 温度感度 $VSE = (V(+85\text{ °C}) - V(-40\text{ °C})) / 125$ [mV/°C]

注 2) リニアリティ $\Delta NL = \frac{a}{b} \times 100$ [%] a : VTEMP の実力値と近似直線との最大偏差
 b : -40 °C と +85 °C の実測値の差



注 3) 出力抵抗(Ro) $Ro = \Delta V1 / \Delta I1$

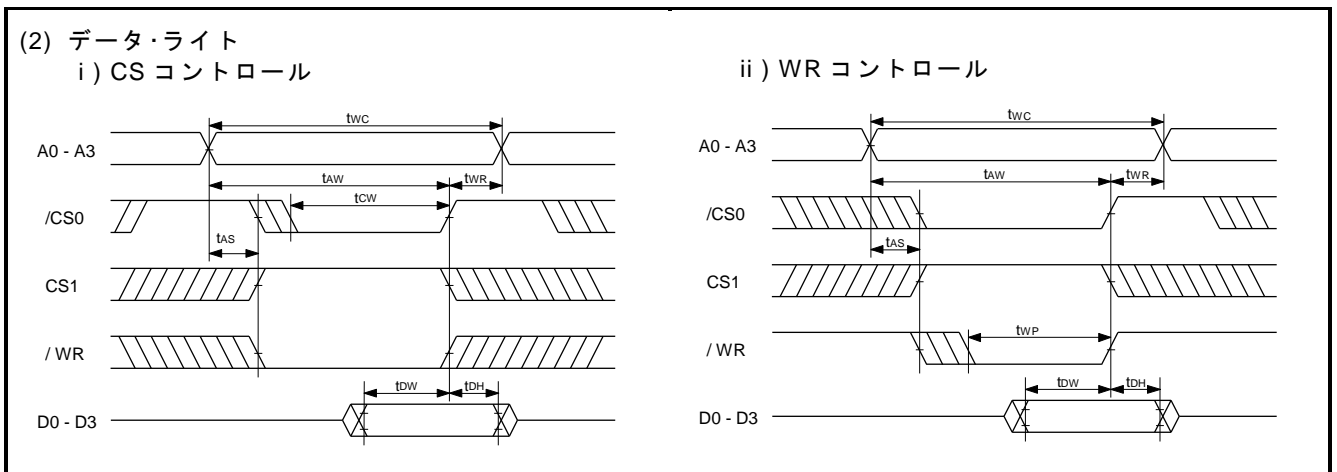
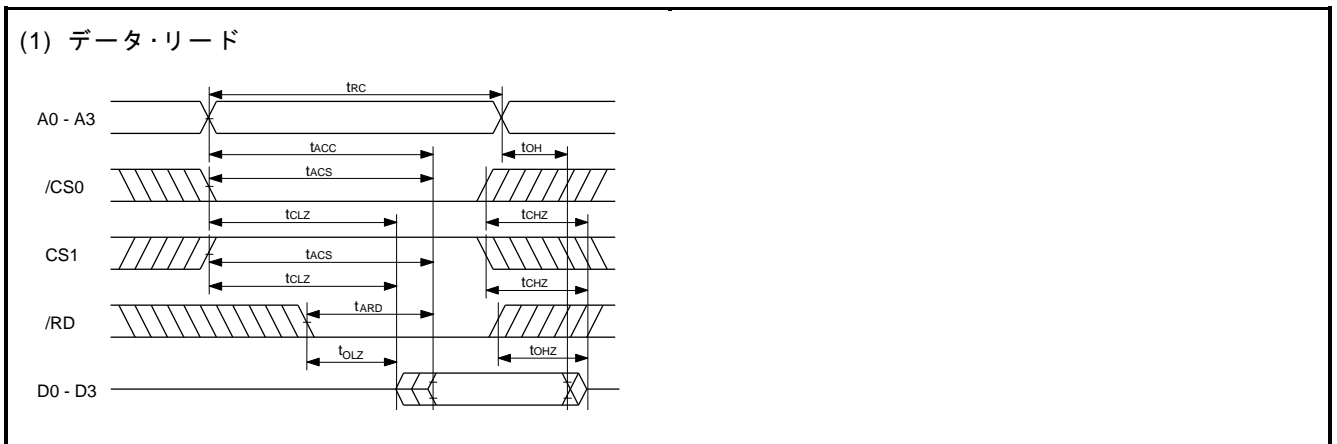


※) RTC-7301DG には 温度センサ機能はありません。

5.7. AC 特性

※指定無き場合、
 • GND=0 V , Ta= -40 °C ~ +85 °C
 • 入出力条件 : Vi=0.5 × VDD, Vo=0.5 × VDD
 • 出力負荷 : CL=100 pF (tACC,tACS,tARD)

項目	記号	条件	VDD=2.4 V ~ 3.6V		VDD=4.5 V ~ 5.5V		単位
			Min.	Max.	Min.	Max.	
Read cycle time	tRC	-	150	-	85	-	ns
Address access time	tACC	-	-	150	-	85	ns
CE access time	tACS	-	-	150	-	85	ns
RD access time	tARD	-	-	100	-	45	ns
CE output set time	tCLZ	-	5	-	3	-	ns
CE output floating	tCHZ	-	-	60	-	30	ns
RD output set time	tOLZ	-	5	-	3	-	ns
RD output floating	toHZ	-	-	60	-	30	ns
Output hold time	toH	-	10	-	5	-	ns
Write cycle time	tWC	-	150	-	85	-	ns
Chip select time	tCW	-	140	-	70	-	ns
Address valid to end of write	tAW	-	140	-	70	-	ns
Address setup time	tAS	-	0	-	0	-	ns
Address hold time	tWR	-	0	-	0	-	ns
Write pulse width	tWP	-	130	-	65	-	ns
Input data set time	tdW	-	80	-	35	-	ns
Input data hold time	tdH	-	0	-	0	-	ns
FOUT 周波数 出力デューティ	DUTY	FOUT = 32.768 kHz	40	60	40	60	%



6. レジスタ

6.1. レジスタテーブル

Bank 0 時計, カレンダーレジスタ

Address	レジスタ	bit 3	bit 2	bit 1	bit 0
0	1 秒桁	8	4	2	1
1	10 秒桁	Fos	40	20	10
2	1 分桁	8	4	2	1
3	10 分桁	○	40	20	10
4	1 時桁	8	4	2	1
5	10 時桁	○	○	20	10
6	曜 桁	○	4	2	1
7	1 日桁	8	4	2	1
8	10 日桁	○	○	20	10
9	1 月桁	8	4	2	1
A	10 月桁	○	○	○	10
B	1 年桁	8	4	2	1
C	10 年桁	80	40	20	10
D	100 年桁	800	400	200	100
E	1000 年桁	*1,*2 TEST	*1,*2 TEMP	2000	1000
F	*1 コントロール レジスタ	*1 Bank Sel 1	*1 Bank Sel 0	*1 STOP	*1 BUSY / ADJ

Bank 1 アラーム, FOUT レジスタ

Address	レジスタ	bit 3	bit 2	bit 1	bit 0
0	1 秒桁	8	4	2	1
1	10 秒桁	AE	40	20	10
2	1 分桁	8	4	2	1
3	10 分桁	AE	40	20	10
4	1 時桁	8	4	2	1
5	10 時桁	AE	●	20	10
6	曜 桁	AE	4	2	1
7	1 日桁	8	4	2	1
8	10 日桁	AE	●	20	10
9	—	●	●	●	●
A	—	●	●	●	●
B	CS1 コントロール	CTEMP	CDT_ON	●	●
C	FOUT 分周比 設定レジスタ	○	FD2	FD1	FD0
D	FOUT 周波数 設定レジスタ	FE	○	FD4	FD3
E	アラーム コントロール	*1,*2 TEST	*1,*2 TEMP	AF	AIE
F	*1 コントロール レジスタ	*1 Bank Sel 1	*1 Bank Sel 0	*1 STOP	*1 BUSY / ADJ

Bank 2 デジタル補正, タイマーレジスタ

Address	レジスタ	bit 3	bit 2	bit 1	bit 0
0	デジタル補正	DT3	DT2	DT1	DT0
1		DT_ON	DT6	DT5	DT4
2	—	○	○	○	○
3	—	○	○	○	○
4	タイマーカウンタ プリセット値	8	4	2	1
5	タイマーカウンタ データ	128	64	32	16
6	タイマーカウンタ データ	8	4	2	1
7	タイマーカウンタ データ	128	64	32	16
8	タイマー設定	TE	TI / TP	TD1	TD0
9	—	○	○	○	○
A	—	○	○	○	○
B	—	○	○	○	○
C	—	○	○	○	○
D	—	○	○	○	○
E	タイマ コントロール	*1,*2 TEST	*1,*2 TEMP	TF	TIE
F	*1 コントロール レジスタ	*1 Bank Sel 1	*1 Bank Sel 0	*1 STOP	*1 BUSY / ADJ

- [*1]のビット(コントロールレジスタの全ビット 及び TEST ビット, TEMP ビット)は 全 Bank 共通です。
- 初期電源投入時、[*2]の TEST, TEMP ビットは 0 クリアされ、また、Fos ビットは 1 にセットしますが、これらのビット以外のレジスタの値は不定ですので 必ず初期設定を実施して使用してください。 その際、日付・時間として有り得ないデータの設定はしないでください。 その場合の計時動作保証は致しかねます。
注) デジタル歩度調整機能を使用しない場合は、初期設定時に DT_ON ビットを 必ず "0" クリアしてください。
- TEST ビットは 弊社テスト用ビットです。
通常時は "0" にて御使用ください。
注) RTC-7301DG の場合は、TEST ビット および TEMP ビットを必ず "0" にして御使用ください。
- AF, TF ビットは "0" のみライト可能です。
- ビット "○" は 初期設定以降 "0" にて御使用ください。
- ビット "●" は RAM として使用可能です。
- アラーム割込みを使用しない場合、Bank 1 レジスタ 0 ~ 8 は RAM として使用可能です。(計 36 bit)
- タイマー割込みを使用しない場合、Bank 2 レジスタ 4 ~ 5 は RAM として使用可能です。(計 8 bit)
- デジタル歩度調整を使用しない場合、Bank 2 レジスタ 0 ~ 1 は DT_ON ビットを除き、RAM として使用可能です。(計 7 bit)
- BUSY/ADJ ビットは、リード時は BUSY で、ライト時は 30 秒 ADJ ビットとなります。 また、BUSY フラグ は 時刻更新タイミングの前後 122 μs 間 セットします。 ADJ ビットはセット後、最大 244 μs で自動ゼロクリアします。

6.2. レジスタ説明

6.2.1. 計時・カレンダーレジスタ (Bank0、Reg-0 ~ Reg-E)

- データはBCD形式で、例えば10秒レジスタが"0101"、1秒レジスタが"1001"ならば59秒を意味します。
- 時刻計時は24時間制です。
- 年レジスタとうるう年に関して1901年から2099年まで自動的にうるう年が判別されます。
- 曜日に関して (Bank0、Reg-6)

曜レジスタはbit0~2の3ビットがあり、下表のように割り当てられます。

Bit 2	bit 1	bit 0	曜日
0	0	0	日
0	0	1	月
0	1	0	火
0	1	1	水
1	0	0	木
1	0	1	金
1	1	0	土

- Fos (発振電圧低下検出ビット)

本フラグは水晶発振部の電圧低下を記録しているビットで、動作中の水晶発振部電圧低下を検出して、時刻データの信頼性が低い事を報知する為のフラグビットです。

"1"で電圧低下があったことを示し、"0"を書き込むまで保持し続けます。

他のビットの機能によって影響を受けません。

6.2.2. アラームレジスタ (Bank1、Reg-0 ~ Reg-8,Reg-E)

- AE ビット: (Alarm Enable)

アラームは日、曜、時、分、秒について設定が可能です。

それぞれのアラームレジスタにAEビットが付いていますので、このビットを利用すると毎秒、毎分、毎時、毎曜、毎日アラームが簡単に設定できます。

曜日は一度に複数の曜日設定はできません。

AEビットは"0"の時、該当レジスタと時計レジスタの比較を行い、"1"の時はdon't careでデータ不問で常に一致とみなします。

- 曜アラームのbitの、各曜日への設定例 (Bank 1,Reg-6)

bit 2	bit 1	bit 0	曜日
0	0	0	日
0	0	1	月
0	1	0	火
0	1	1	水
1	0	0	木
1	0	1	金
1	1	0	土

- AF ビット: (Alarm Flag)

AFビットはアラームが発生すると"1"になりまして、"0"を書き込むまで"1"を保持します。このビットに"1"をライトすることは出来ません。

- AIE ビット: (Alarm Interrupt Enable)

アラーム割り込み信号を、/IRQ端子に出力するかを設定するビットです。

AIEビットが"1"の場合は、アラーム割り込み発生時にAFビットが1にセットすると同時に/IRQ端子がLowアクティブになります。

AIEビットが"0"の時は/IRQ端子からのアラーム割り込み出力は禁止されます。

アラーム割り込みを行なうためには、AIEビットを"1"に設定する必要があります。

6.2.3. CS1 コントロールレジスタ (Bank1、Reg-B)

Address	レジスタ	bit 3	bit 2	bit 1	bit 0
B	CS1 コントロール	CTEMP	CDT_ON	•	•

CS1 コントロールレジスタの CTEMP ビットは温度センサ動作について、また、CDT_ON ビットはデジタル歩度調整 (以下 デジタル補正) 機能について、それぞれ CS1 端子の論理状態と連動させるか 非連動にするかを選択するビットです。

本機能の利用例は、システムダウン中は温度センサー機能を自動停止させてバックアップ電流を低く押さえて、システム稼働時には機器の温度が上昇するとして、温度センサーとデジタル補正を自動開始させる、などです。

• CTEMP ビット

CTEMP を"0"に設定すると、温度センサは、CS1 端子が"H"の時のみ動作します。

CTEMP を"1"に設定すると、温度センサは、CS1 端子と無関係に動作します。

(温度センサの動作には、別途 TEMP ビットの設定が必要です。)

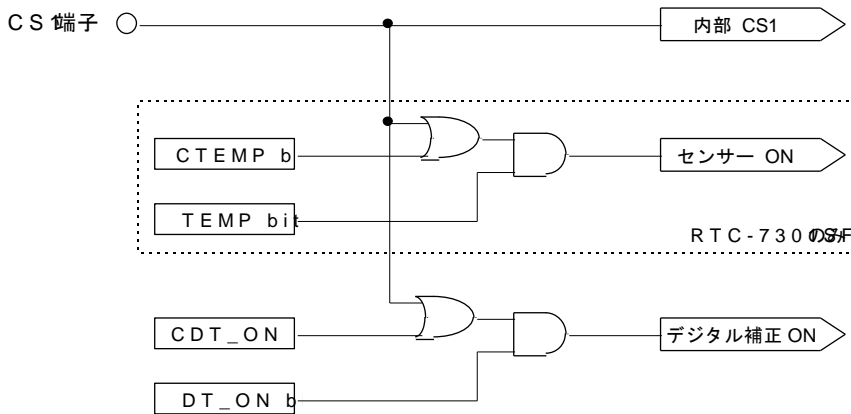
注) RTC-7301DG は温度センサー出力がありませんので、[CTEMP ビット="0"]に設定してください。

• CDT_ON ビット

CDT_ON を"0"に設定すると、デジタル補正は、CS1 端子が "H"の時のみ動作します。

CDT_ON を"1"に設定すると、デジタル補正は、CS1 端子と無関係に動作します。

(デジタル補正の動作には、別途 DT_ON ビットの設定が必要です。)



• 機能動作表

1) 温度センサ

CS1 端子	CTEMP bit	TEMP bit	温度センサ
X	X	0	非動作
L	0	1	非動作
H	0	1	動作
L	1	1	動作
H	1	1	動作

注) RTC-7301DG には温度センサ機能がありませんので 本機能は働きません。

2) デジタル補正

CS1 端子	CDT_ON bit	DT_ON bit	デジタル補正
X	X	0	非動作
L	0	1	非動作
H	0	1	動作
L	1	1	動作
H	1	1	動作

6.2.4. FOUT 周波数設定レジスタ (Bank1、Reg-C,D)

Address	レジスタ	bit 3	bit 2	bit 1	bit 0
C	FOUT 分周比設定	○	FD2	FD1	FD0
D	FOUT 周波数設定	FE	○	FD4	FD3

• FE ビット: (Fout Enable)

FCON 端子が"H"の時、FE ビットを"1"にすると指定した周波数(ソースクロック)を指定した分周比率で FOUT 端子から出力します。

FE ビットを"0"にすると出力は禁止状態(ハイインピーダンス)となります。

FCON 端子が"L"の場合は、Reg-C,D の内容に関係なく 32.768 kHz が FOUT 端子から出力されます。

[注] RTC-7301DG は、製品内部にて常時[FCON 端子="H"]となっています。

• FD ビット

FD4	FD3	ソースクロック
0	0	32768 Hz
0	1	1024 Hz
1	0	32 Hz
1	1	1Hz

FD2	FD1	FD0	分周比	FOUT Duty
0	0	0	1 / 1	1 / 2
0	0	1	1 / 2	1 / 2
0	1	0	1 / 3	1 / 3
0	1	1	1 / 6	1 / 2
1	0	0	1 / 5	1 / 5
1	0	1	1 / 10	1 / 2
1	1	0	1 / 15	1 / 3
1	1	1	1 / 30	1 / 2

6.2.5. タイマーレジスタ (Bank2、Reg-4 ~ Reg-8,Reg-E)

タイマー割り込みに使用する 8 ビットのプリセッタブル・ダウンカウンタを制御するレジスタです。

Reg-6,7 が 8 ビットのプリセッタブル・ダウンカウンタ(タイマー)です。

タイマーのカウント周期(ソースクロック)は、Reg-8 の TD0,TD1 で指定し、Reg-4,5 にタイマーのプリセット値をセットします。

タイマーは指定されたソースクロックの周期でカウントダウンを続け、ゼロになると、TF(Timer Flag)が"1"にセットされます。

同時に、Reg-E の TIE(Timer Interrupt Enable)ビットが"1"であれば、/ IRQ 端子が Low レベルの割り込み信号を発生します。TIE ビットが"0"の時は / IRQ 端子からの割り込み信号は出力禁止です。

また、TI / TP ビットが"1"の時は、Reg-4,5 のプリセットデータを再ロードし、再びカウントダウンを開始します。(繰り返し動作)

TI / TP ビットが"0"の時は、初回のタイマーゼロで割り込み発生してタイマーはオートストップします。

タイマー値はゼロで、同時に TE ビットがゼロクリアされます。

(但し、TF ビットが"1"の状態タイマー動作させた場合、TE ビットはゼロクリアされません。)

• タイマー割り込み・ソースクロック選択

TD1	TD0	ソースクロック	IRQ 自動復帰時間
0	0	4096 Hz	0.122 ms
0	1	64 Hz	7.81 ms
1	0	1 Hz	7.81 ms
1	1	分更新	7.81 ms

(IRQ 自動復帰時間は 繰り返し動作時に適用します。 TI / TP ビットが"0"の時は自動復帰しません。)

• タイマー割り込み間隔

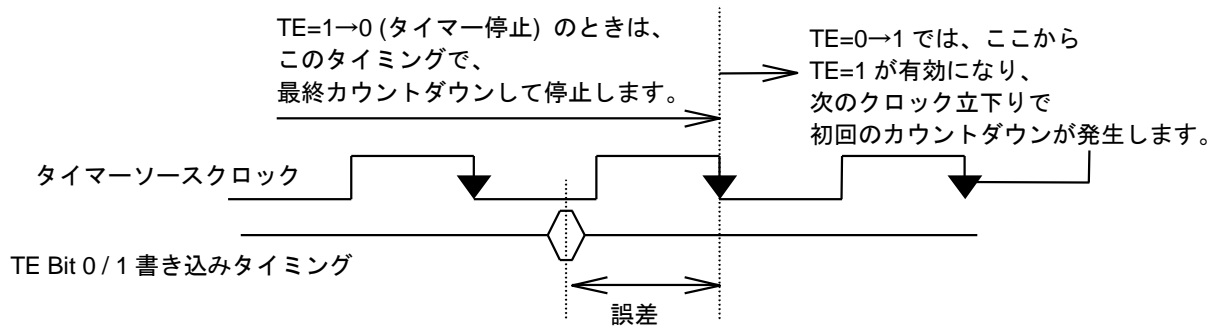
タイマー 初期値	ソースクロック			
	4096 Hz	64 Hz	1 Hz	分更新
0	-	-	-	-
1	244.14 μ s	15.625 ms	1 s	1 min
2	488.28 μ s	31.250 ms	2 s	2 min
3	732.42 μ s	46.875 ms	3 s	3 min
⋮	⋮	⋮	⋮	⋮
255	62.26 ms	3.984 s	255 s	255 min

- TF ビット: (Timer Flag)
本ビットはタイマーがゼロ時に"1"になり、"0"を書き込むまで"1"を保持します。
このビットに"1"をライトすることは出来ません。
- TE ビット: (Timer Enable)
本ビットを"1"にセットするとタイマーが動作し、"0"の場合はタイマーが停止します。
- TIE ビット: (Timer Interrupt Enable)
タイマー割り込みイベントの発生時に/IRQ 端子を駆動させるか否かを決定します。
TIE ビットが"0"の場合は、タイマー割り込みは/IRQ 端子に出力しません。
- TI / TP ビット: (Interrupt Signal Output Mode Select. Interrupt / Periodic)
タイマー割り込み信号の出力モードを設定します。

TI / TP	0	1
機能	<ul style="list-style-type: none"> ・レベル割り込みモード タイマー割り込みが発生すると直ちに/IRQ 端子は"L"に(但し TIE=1 設定時)、TF ビットは"1"となり、TF ビットに"0"を書き込むまで/IRQ 端子は"L"を保持します。	<ul style="list-style-type: none"> ・繰り返し割り込みモード (インターバル) タイマー割り込みが発生すると直ちに/IRQ 端子は"L"に(但し TIE=1 設定時)、TF ビットは"1"となります。その後/IRQ 端子はハイインピーダンスとなり、TF ビットは"0"を書き込むまで"1"を保持します。

- /IRQ 端子には、アラームとタイマーの、それぞれの割り込みが OR で出力しますので、どちらかの割り込み出力を禁止しても、もう一方の割り込みイベントが発生して割り込み出力許可されていれば、/IRQ 端子は LOW アクティブになります。
- ハードウェア割り込みを使用しない場合は、TIE,AIE の両ビットを"0"にクリアしておき、必要に応じて AF,TF の両フラグビットをソフトウェアでモニターして下さい。
- TI/TP ビットが"1"の時のタイマ動作は、タイマーがカウントダウンし、データがゼロになると、TF ビットがセットされて、タイマープリセット値を再ロードし、再びカウントダウンします。
インターバルタイマ(繰り返しモード)としても使用出来ます。
- TI/TP ビットが"0"の時のタイマ動作は、タイマーがカウントダウンして データがゼロになると、TE ビットをクリアしタイマーはオートストップします。但し,TF は 1 です。
タイマーオートストップ時のタイマーの値はゼロを保持しています。
- レジスタ 4 または 5 へのデータライト時に、タイマーに Reg-4,5 の両データがロードされます。
Reg-4,5 レジスタへライトしたデータは、再ライトするまでデータを保持しています。
- Reg-6,7 はリードのみ可能で、タイマーの現在値を読む事ができます。
データをライトする事は出来ません。
- TE ビットが "1"の状態の時に、タイマーカウンタ(Reg-4,5)にゼロのデータをセットしても/IRQ 端子からのタイマー割り込みは発生しません。
- 1 回のタイマ動作により、選択したソースクロックの 0 ~ +1 周期の時間が誤差となります。特に、ソースクロックに時計レジスタ用の分更新クロックを用いた場合は、TE をセットするタイミングによっては最大 60 秒のプラスの誤差が発生しますので、御注意下さい。
- タイマー動作時間がソースクロックの 1 周期以下の場合は、カウントダウンしない場合があります。

- タイマースタート開始タイミングは、データライトモードにおいて、下記タイムチャートのように、TE ビットセットに対応する/WR の立ち上がりエッジ以後、使用するソースクロックの2回目の立下がり（フールタイム）がタイマーの初回カウントダウンです。
- TE ビットが "0" の時、タイマーは停止しています。TE ビットが "1" になるとカウントを開始します。
この機能を用いてタイマー動作途中でカウンタを停止する事ができますが、タイマーのスタート時に、最大でソースクロック 1 周期分の誤差が発生しますので、ご注意ください。
逆に、TE ビットを 1 から 0 にして、タイマーを停止させる場合、最大 1 周期分遅れてカウントダウンして停止します。従いまして、例えば 1 分更新のソースクロックを用いた場合、TE をゼロにした後、最大 1 分後にタイマーがデクリメントしてゼロになり、割り込みが発生する可能性があります。
割り込み不要時は、TIE ビット等を適切にセットして、不用意な割り込みを禁止してください。



6.2.6. デジタル補正レジスタ (Bank2、Reg-0,1)

Address	レジスタ	bit 3	bit 2	bit 1	bit 0
0	デジタル補正	DT3	DT2	DT1	DT0
1		DT_ON	DT6	DT5	DT4

- DT_ON="1"とするとデジタル歩度調整機能が有効になります。
歩度調整が有効になると、デジタル補正レジスタに設定した値により、1秒のクロック数を10秒毎に変化させ、計時時間をデジタル的に補正します。
デジタル歩度調整動作をCS1端子の状態と連動させるには、CDT_ONビット(Bank1,RegB)="0"にします。
- デジタル歩度調整を無効にするときはDT_ON="0"とします。
- * 初期設定時は、次に注意してください。

[デジタル歩度調整機能を使用しない場合]

- 初期電源投入時に、必ず [DT_ON ビット = "0"] としてください。

[デジタル歩度調整機能を使用する場合]

- デジタル歩度調整機能を使用する場合には、必ず初期電源投入時に、特定の手順にて初期設定を実施してください。
※初期設定は、「7.1.2. 初期電源投入時の手続き(2) デジタル歩度調整機能を使用する場合」の手順により実施してください。

- DTビットとデジタル補正值との関係
DT6ビット="0"でプラス補正、DT6ビット="1"でマイナス補正になります。

デジタル補正ビット							補正值 (× 10 ⁻⁶)
DT6	DT5	DT4	DT3	DT2	DT1	DT0	
0	1	1	1	1	1	1	+192.15
0	1	1	1	1	1	0	+189.10
							⋮
0	0	0	0	0	1	0	+6.10
0	0	0	0	0	0	1	+3.05
0	0	0	0	0	0	0	±0.00
1	1	1	1	1	1	1	-3.05
1	1	1	1	1	1	0	-6.10
							⋮
1	0	0	0	0	0	1	-192.15
1	0	0	0	0	0	0	-195.20

補正值は周波数で規定しています。

- 補正值の計算方法
 - 1) 補正值がプラスの時
 $DT[6 \sim 0] = \lceil \text{補正值} / 3.05 \rceil$ … ただし、小数点以下 四捨五入
 計算例) 補正值が $+192.15 \times 10^{-6}$ 時
 $DT[6 \sim 0] = 192.15 / 3.05 = 63$ (10進)
 $= 0111111$ (2進) をセットします。
 - 2) 補正值がマイナスの時
 $DT[6 \sim 0] = 128 - \lceil \text{補正值} / 3.05 \rceil$ … ただし、小数点以下 四捨五入
 計算例) 補正值が -158.6×10^{-6} 時
 $DT[6 \sim 0] = 128 - (158.6 / 3.05) = 76$ (10進)
 $= 1001100$ (2進) をセットします。

6.2.7. コントロールレジスタ (各 Bank 共通、Reg-E, Reg-F)

Address	bit 3	bit 2	bit 1	bit 0
E	TEST	TEMP		
F	Bank Sel 1	Bank Sel 0	STOP	BUSY/ADJ

• TEST ビット

TEST ビットは 弊社のテスト用のビットです。
通常時は 必ず[TEST ビット="0"]に設定してください。

• TEMP ビット

本ビットを"1"にすると VTEMP 端子より温度センサ電圧(アナログ)を出力します。
"0"の時は、VTEMP 端子はハイインピーダンスとなります。本ビットは電源投入時、"0"にリセットされます。

注) RTC-7301DG は VTEMP 端子が設定されていませんので、
必ず[TEMP ビット="0"]に設定してください。

* [TEMP ビット="1"]で使用された場合、温度センサー用の動作電流が発生します。

• Bank Sel ビット

本ビットによりアクセス(リード/ライト)する Bank を指定します。

Bank Sel 1	Bank Sel 0	アクセス Bank 名
0	0	Bank0
0	1	Bank1
1	0	Bank2
1	1	Bank1

• STOP ビット

本ビットを"1"にすると計時は、32 Hz の分周カウンタから STOP and RESET します。

時計データのセットをする場合に用います。

"0"にすると計時を再開します。

日時データを設定する場合は、本ビットに"1"書き込み後 122 μ s 以上のウエイト後、日付け時刻データをセットしてください。

• BUSY / ADJ ビット

本ビットは、読み出しでは BUSY 確認、"1"の書き込みでは 30 秒 ADJ 動作となります。"0"を書き込むことはできません。

本ビットに 1 が書き込まれると、最小 61 μ s から、最大 183 μ s の間に以下の動作が行われます。

- 秒桁が 00 ~ 29 秒の時 ; 秒以下 32 Hz までのカウンタをリセットし、秒桁を 00 秒にします。
- 秒桁が 30 ~ 59 秒の時 ; 秒以下 32 Hz までのカウンタをリセットし、秒桁を 00 秒にして、分桁をインクリメントします。その後 244 μ s(Max.)後に本ビットは"0"に自動復帰します。

BUSY=1 の時は、カウンタが更新中のため、時計・カレンダーカウンタへの読み出しは、BUSY=0 の時に行ってください。BUSY=0 の場合は、最小 122 μ s の間は、時刻更新が発生せず、安定したデータが読み出せます。

BUSY=1 時に読み出しを行うと、時刻更新中の不定データを読み出す可能性があります。

BUSY=1 となるのは、下記の 2 通りです。

- 1) 通常の 1 秒桁上げ処理中
- 2) \pm 30 秒アジャスト処理中 (ADJ ビットに 1 ライト時)

• 機能動作表

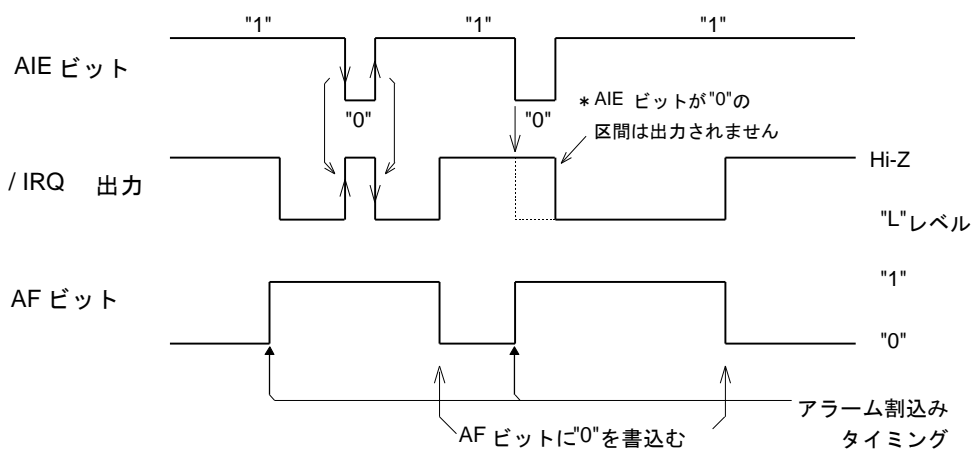
ビット		機 能			
STOP	ADJ	計 時	タイマー	アラーム	FOUT
0	0	動作	動作 *1	動作	動作 *1
0	1	30 秒調整	動作 *1	動作	動作 *1
1	0	停止	*1	停止	*2
1	1	停止 & 30 秒調整	*1	停止	*2

* 1:タイマーや FOUT のソースクロックに、1 Hz が分更新を使用している場合に限り、デジタル補正実行、及び 30 秒調整実行のタイミングで、周期が変化し、STOP=1 で動作停止します。

* 2:ソースクロック = 1Hz のときのみ、出力停止します。

6.2.8. アラーム割り込み

- アラーム一致時、「AIE=1 の場合は、/ IRQ 端子は "L"出力 」となり、また、「AIE=0 の場合は、/ IRQ 端子はハイインピーダンス状態 」になります。
- アラーム割り込みは、秒桁へのキャリー発生時に出力されます。



6.2.8.1. アラームの使用法

日、曜、時、分、秒について設定できます。曜日は一度に複数の曜日は設定できません。

アラーム設定中の不用意なハードウェア割り込みを避けるために最初に AF ビット AIE ビットを共に"0"にすることを推奨します。

その後アラームデータを設定し、確実な初期化のために一旦 AF フラグをゼロクリアして下さい。

その後 AIE ビットを"1"にしてください。ハードウェア割り込みを一切使用したくない場合は AIE ビットは"0"にして、AF ビットを必要に応じてソフトウェアモニタしてください。

6.2.8.2. 使用例

1) 明日の午後 6 時にアラームを出す。

- AIE ビットに"0"、AF ビットに"0"をライト。
- 日アラームの AE ビットに"1"をライト。
- 曜アラームレジスタに Bank0 レジスタ 6 の現在曜日を取得し、曜設定テーブルの次の曜日データをライト。(取得したデータが 6/H(土曜)の場合は 0/H(日曜)をライトする。)
- 時アラームレジスタに"18h"をライト。
- 分アラームレジスタに"00h"をライト。
- 秒アラームレジスタに"00h"をライト。
- AF ビットをゼロクリア。
- AIE ビットに"1"をライト。

2) 日曜の毎朝 6 時にアラームを出す。

- AIE ビットに"0"、AF ビットに"0"をライト。
- 日アラームの AE ビットに"1"をライト。
- 曜アラームレジスタに"0h"をライト。
- 時アラームレジスタに"06h"をライト。
- 分アラームレジスタに"00h"をライト。
- 秒アラームレジスタに"00h"をライト。
- AF ビットをゼロクリア。
- AIE ビットに"1"をライト。

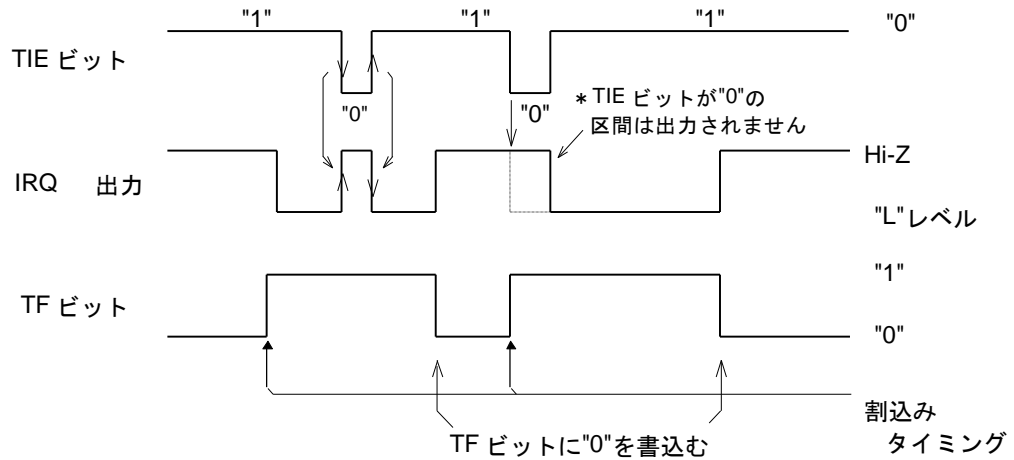
注：30 秒調整実行時点では IC 内部のアラーム比較信号が発生しないため、アラームが一致状態になってもアラーム割り込みが発生しません。しかし、アラーム比較は毎秒行っていますので、1 秒後にアラームが一致状態であればアラーム割り込みが発生します。

6.2.9. タイマー割り込み

- TI / TP ビットをセットする事で、レベル割り込み、繰り返し割り込みモードを選択できます。

1) レベル割り込みモード (TI / TP = "0")

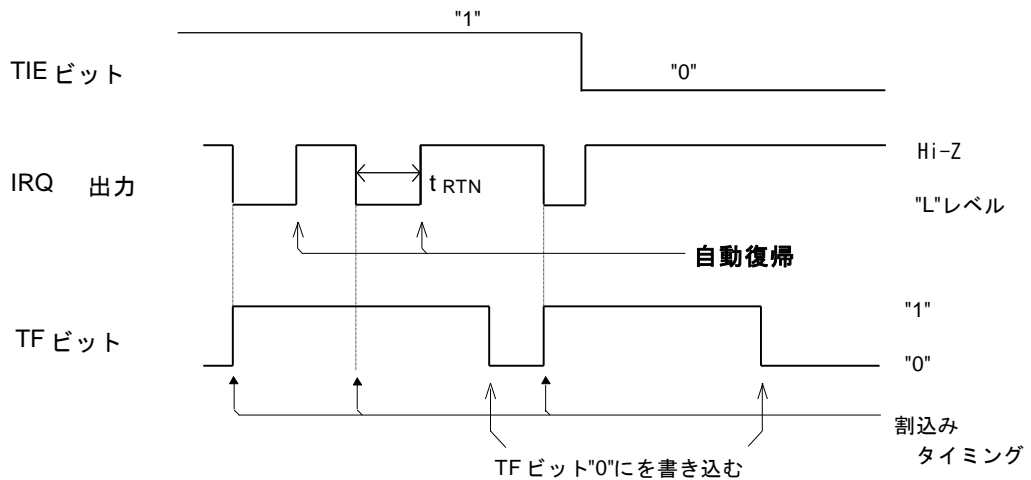
割り込み発生時に TIE=1 ならば /IRQ 端子は "L"出力となり、TIE=0 の場合は、/IRQ 端子はハイインピーダンス状態になります。



2) 繰り返しモード時 (TI/TP = "1")

割り込み発生時に TIE=1 ならば /IRQ 端子は、"L" を出力します。

割り込み発生時に TIE=0 ならば /IRQ 端子はハイインピーダンスのまま、TF ビットのみ"1"となり、これを保持します。



* 繰り返しモードにおける割り込み出力の自動復帰時間

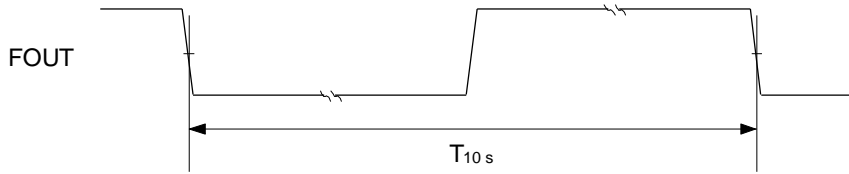
自動復帰時間(tRTN)は、Bank1 の Reg-D(TD0,TD1 ビット)で指定したソースクロックによって異なります。

各ソースクロックと自動復帰時間の関係

ソースクロック	自動復帰時間 (tRTN)
4096 Hz	0.122 ms
64 Hz	7.81 ms
1 Hz	7.81 ms
分更新	7.81 ms

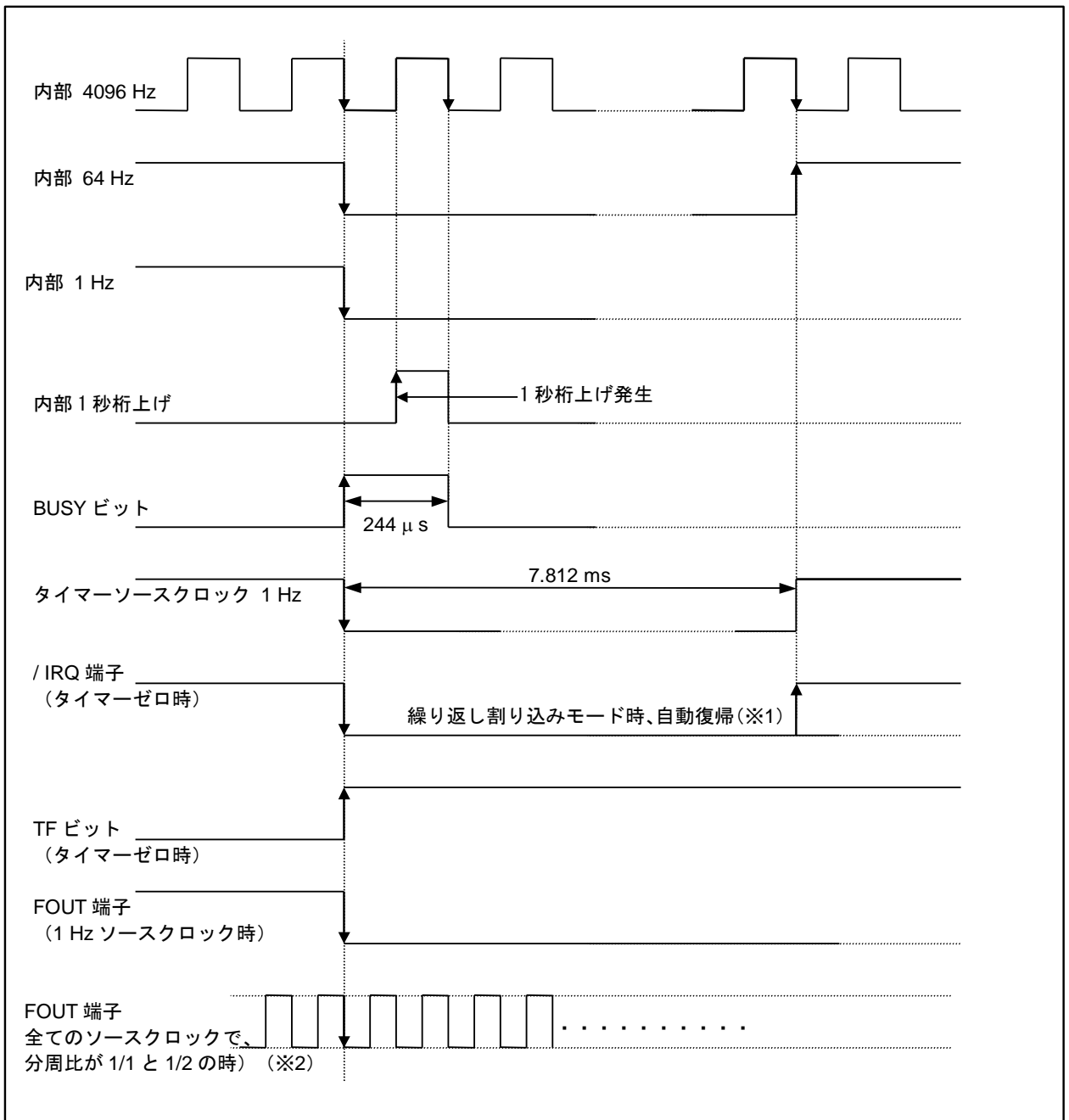
6.2.10. デジタル補正の確認方法

デジタル補正は 10 秒毎に行われている為、デジタル補正後の結果は FOUT 端子から 10 s 信号を出力し、これをモニタする事で確認できます。



6.2.11. 出力信号タイミング

FOUT,タイマーなどの出力信号と、内部時計データ更新,関連するフラグ、などについて、以下にタイミングを記します。



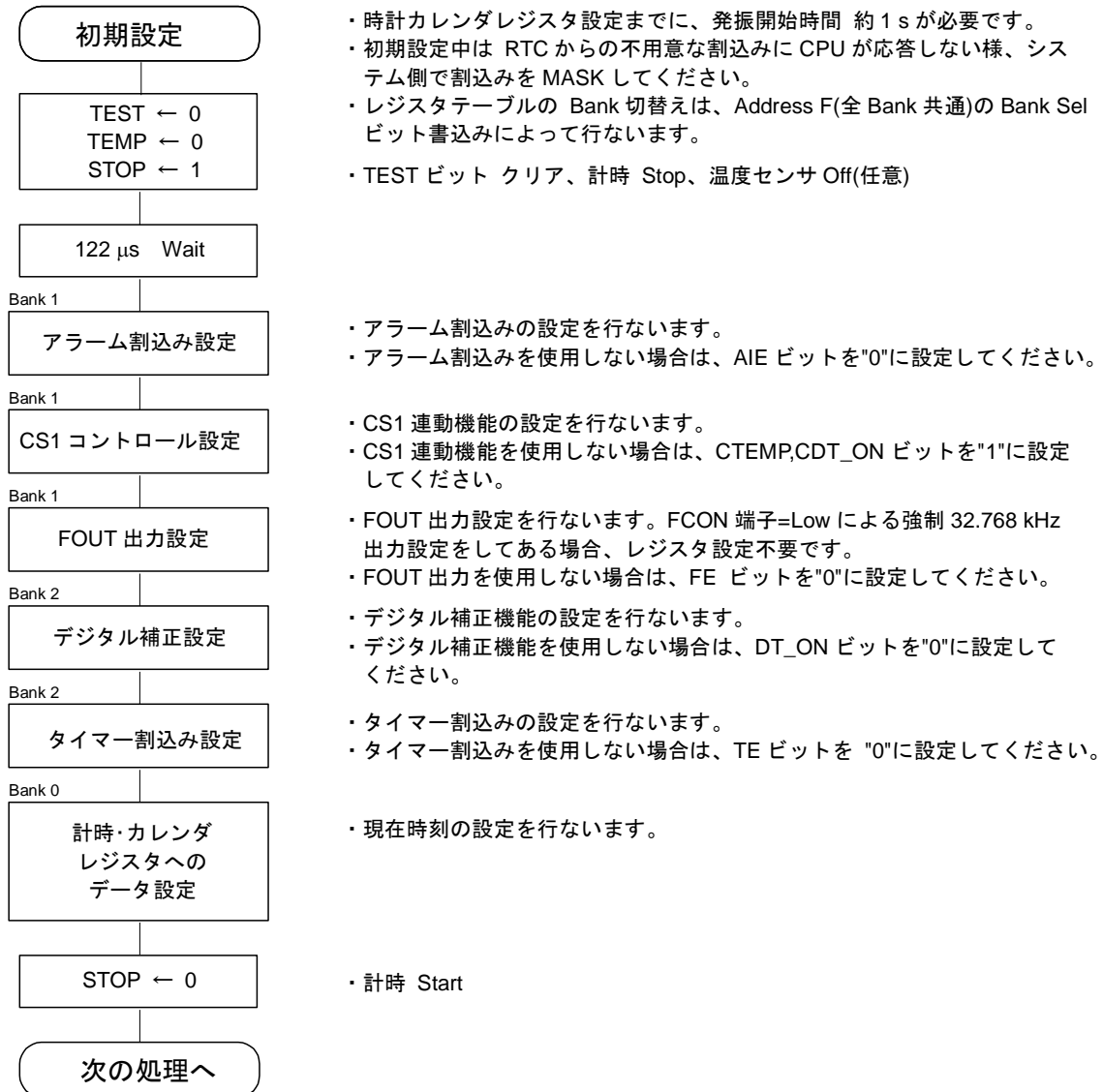
※1 : ソースクロックが 4096 Hz の場合は, $122 \mu s$ で自動復帰します。

※2 : ソースクロックが 1 Hz 以外 (32768 Hz、1024 Hz、32 Hz) で 且つ分周比を 1/1 と 1/2 以外に設定した場合は、内部 1 Hz の立下りエッジとは同期しません。

7. 使用方法

7.1. 初期電源投入時の手続き (初期設定)

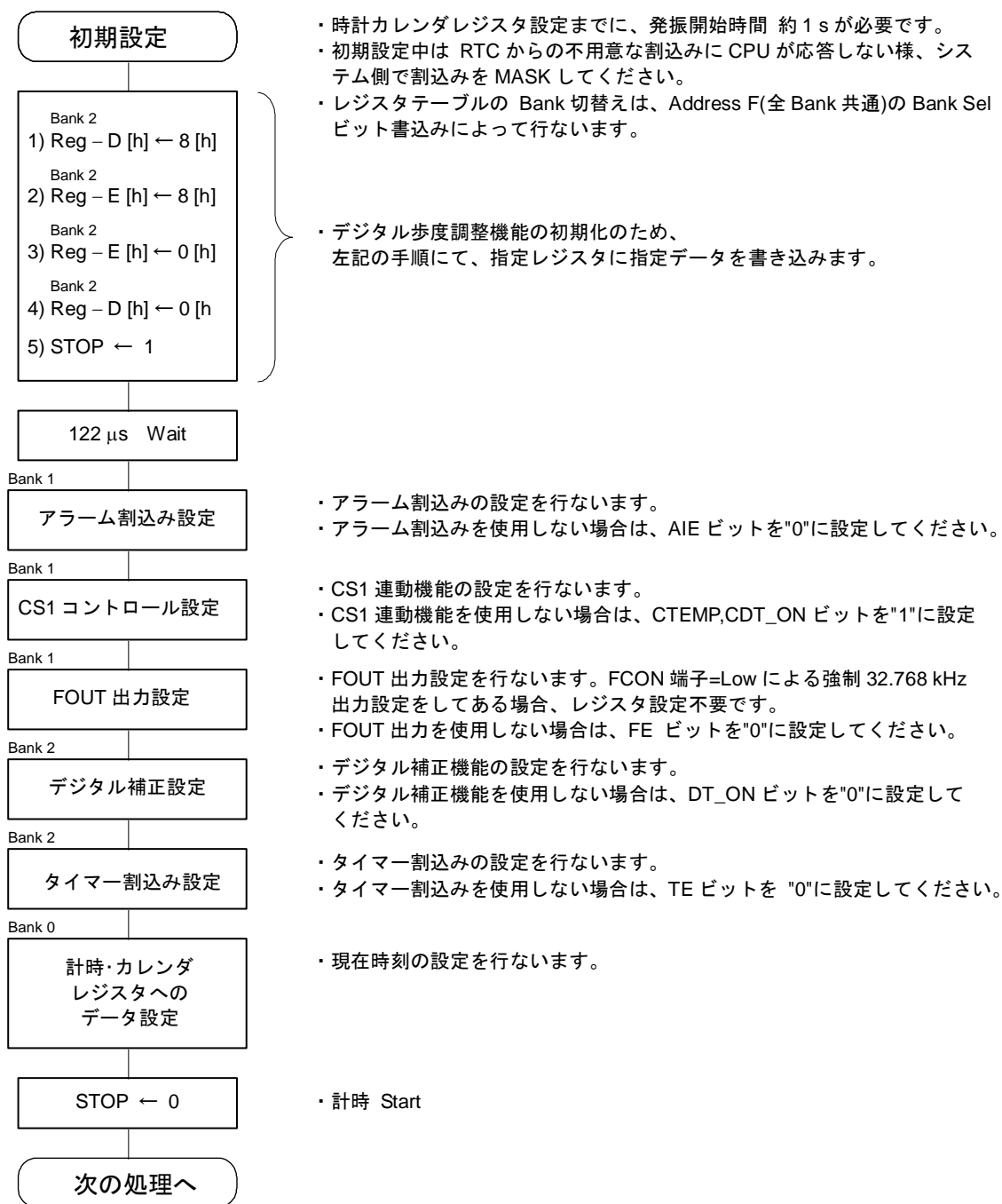
7.1.1. 初期電源投入時の手続き(1) デジタル歩度調整機能は 使用しない場合



注：初期設定は RTC への最初の電源投入時のみ必要です。

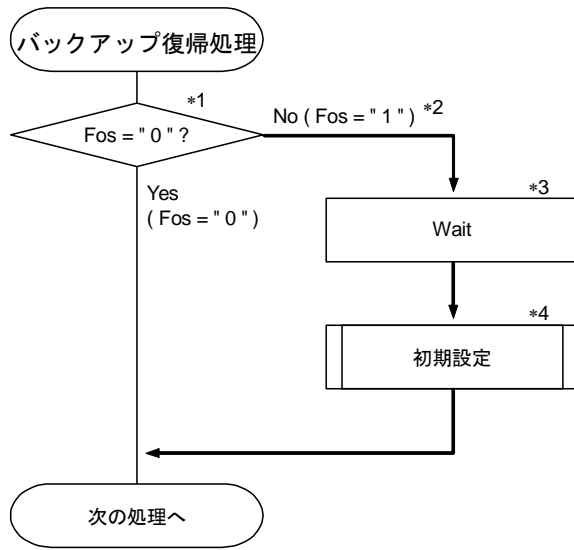
一旦 RTC の初期設定が済めば 内容はバックアップ中は保持されますので、その後のシステム電源 ON 時には、"7.2.バックアップからの復帰時の手続き" を実行してください。

7.1.2. 初期電源投入時の手続き(2) デジタル歩度調整機能を使用する場合



注：初期設定は RTC への最初の電源投入時のみ必要です。一旦 RTC の初期設定が済めば内容はバックアップ中は保持されますので、その後のシステム電源 ON 時には、次項 "7.2.バックアップからの復帰時の手続き" を実行してください。

7.2. バックアップからの復帰時の手続き



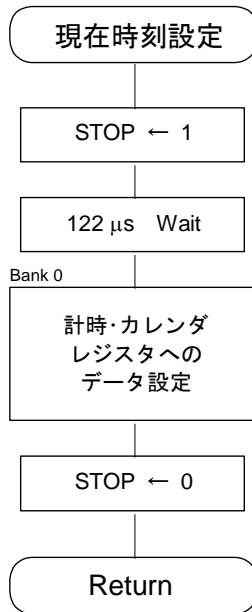
*1) Fos ビットをチェックします。

*2) Fos ビットが "1" のときは、バックアップ中に異常があった (電圧低下などにより、計時データやレジスタ設定を消失している) 可能性がありますので、必ず 初期化をしてください。

*3) 電源電圧が低下していた場合は、内部の水晶振動子が再び安定発振するまでの待ち時間が必要です。(待ち時間の目安は 約 1 秒です。(ただし、発振開始時間 (tSTA [s]) の規定を参照ください))

*4) 初期設定は、必ず 全てのレジスタを初期設定してください。(初期設定については、[7.1. 初期電源投入時の手続き]の項を参照ください)

7.3. 時計・カレンダーの書き込み (現在時刻設定)



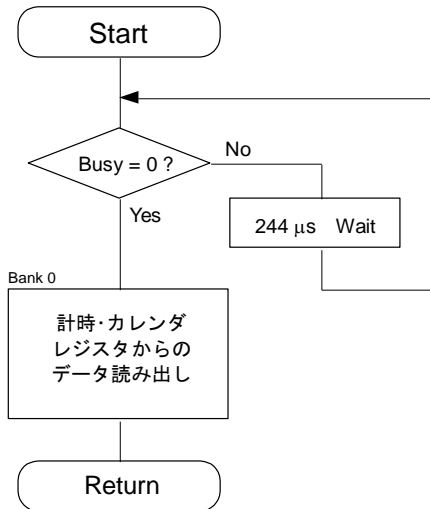
・ STOP ビット操作により 計時カウンタは停止し、秒桁以下のカウンタはリセットされます。

・ 計時、カレンダーレジスタへのデータ設定を行ないます。

・ 計時カウンタをスタートさせます。

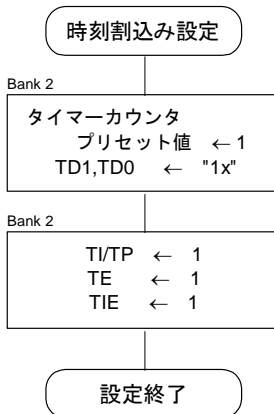
7.4. 時計・カレンダーの読み出し

7.4.1. Busy ビットチェックによる読み出し

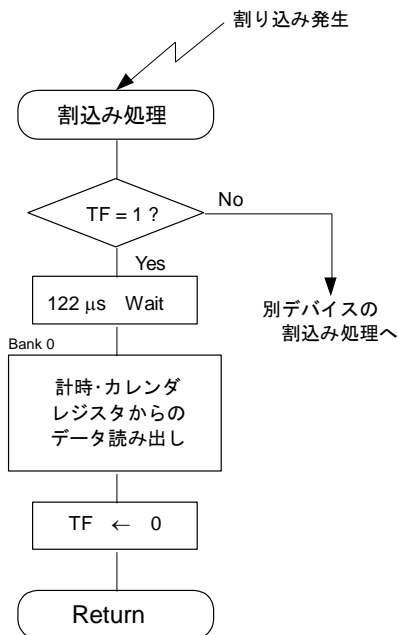


- ・ Busy ビットのチェックを行いません。
- ・ Busy ビットが"1"の場合、内部計時レジスタの更新中ですので、更新終了を待ってレジスタ内容を読み出します。
- ・ Busy ビットが"0"の場合、計時レジスタの更新は 122 μs の間は起こりませんので、122 μs 以内にレジスタ内容を読み出してください。

7.4.2. 割り込みを使用した読み出し

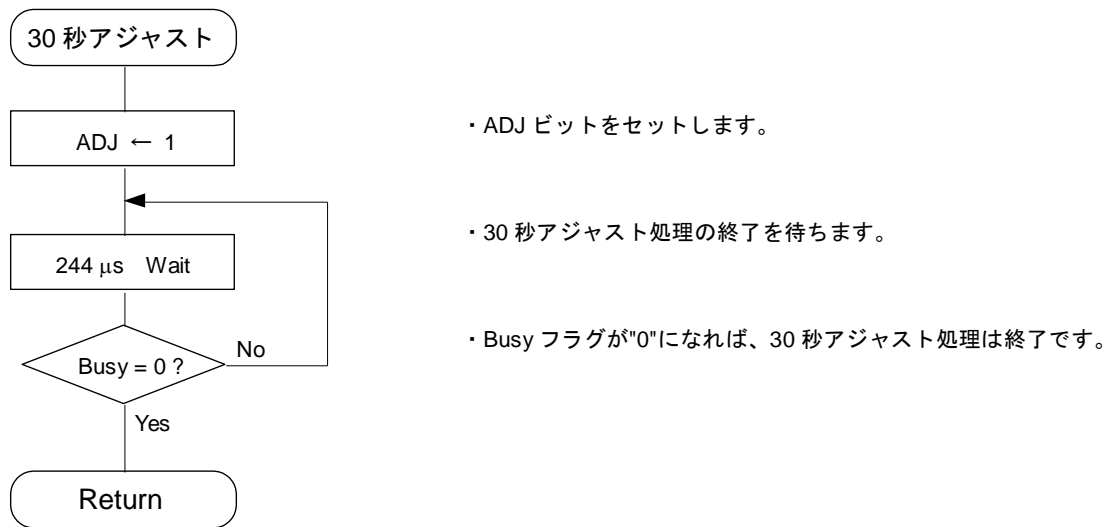


- ・ タイマーカウンタプリセット値に 1 をセットします。
- ・ TD1, TD0 に"10"もしくは"11"をセットします。
("10": 秒更新, "11": 分更新)
- ・ 繰り返しモードで、定周期割り込みを有効にします。



- ・ TF フラグをチェックし、タイマー割り込みである事を確認します。
- ・ 計時・カレンダーレジスタからデータを読み出します。
- ・ TF フラグをクリアします。

7.5. 30 秒アジャスト



注：30 秒アジャスト処理を行うと、秒桁が 00 ~ 29 秒 のときは 秒桁を 00 秒 に、30 ~ 59 秒 のときには 分桁を 1 分桁上げて さらに 秒桁を 00 秒 に 調整されます。 時報等に合わせてこの処理を行う事により、±29 秒 までの計時のずれを修正できます。

< 注意事項 >

水晶振動子は、過度の衝撃が加わると破壊される場合があります。この様にして水晶振動子が発振しなくなってしまった場合、本 RTC 内部の計時動作は停止します。

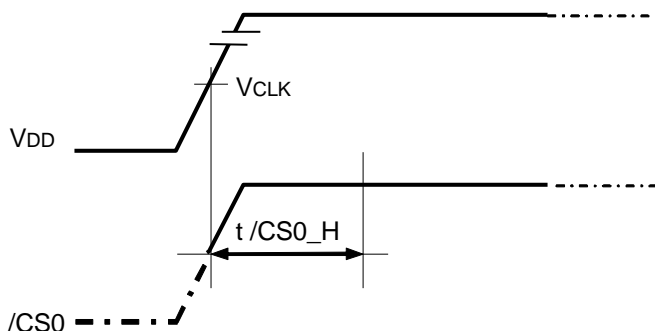
水晶振動子が発振している状態ならば、Busy ビットは 244 μs で自動復帰しますが、発振が停止している状態では自動復帰できません。従って、このような状態においては、Busy ビットの状態チェックループから抜けられなくなり、システムがハングアップする可能性があります。

フェイルセーフの為に 0.5 ms ~ 1 ms 経過してもループアウトしない場合には、ループから抜け 異常処理できるような手順として使用されることをお勧めします。

8. 使用上の注意事項

8.1. 電源初期投入時の VDD と /CS0 端子制御

- 電源初期投入時は、/CS0 端子を非選択状態（High レベル）としてください。

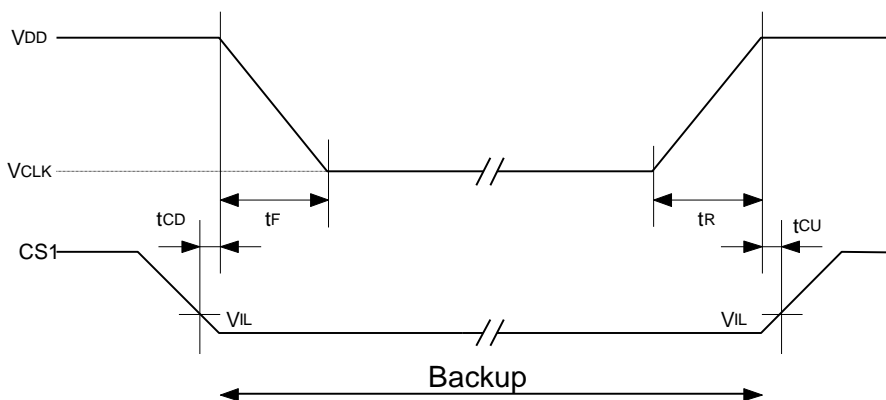


項目	記号	備考	仕様	単位
電源投入時/CS0 "H" 時間	t/CS0_H	VDD = VCLK 到達後の、 /CS0 = "H" 維持時間	50 (Min.)	ms

- * 電源初期投入時の/CS0 端子が Low レベルとなる場合には、ご使用前に必ず、一旦 /CS0 端子を High レベルにしてから ご使用ください。

8.2. バックアップへの移行 および 復帰

- バックアップへの移行時は、電源切り替え操作の前に CS1 端子を確実に Low レベルとし、本製品を非選択状態としてください。



項目	記号	条件	Min.	Typ.	Max.	単位
電源降下前 CS1 時間	tCD	-	0			μs
電源降下時間	tF	-	2			μs / V
電源立上時間	tR	-	1			μs / V
電源立上後 CS1 時間	tCU	-	0			μs

8.3. 電源初期投入時 および バックアップ復帰時における アクセス動作の制限

- 本製品の動作の多くは 内蔵水晶振動子の発振クロックに連動していますので、[内部発振が ない状態 = 発振停止状態] では、正しい動作ができません。

そのため、電源初期投入時 および バックアップ復帰異常時 (電圧低下などが原因で、発振が停止していた状態からの電源電圧復帰時) の初期設定は、[内部発振が 開始してから → 発振開始時間 (tSTA 規定参照) 経過以降] に行うことを 推奨しています。

- 電源初期投入時 および バックアップ状態からの電源電圧復帰時 (以降、[動作電圧移行時] とする) の アクセス動作は、次の点に注意してください。

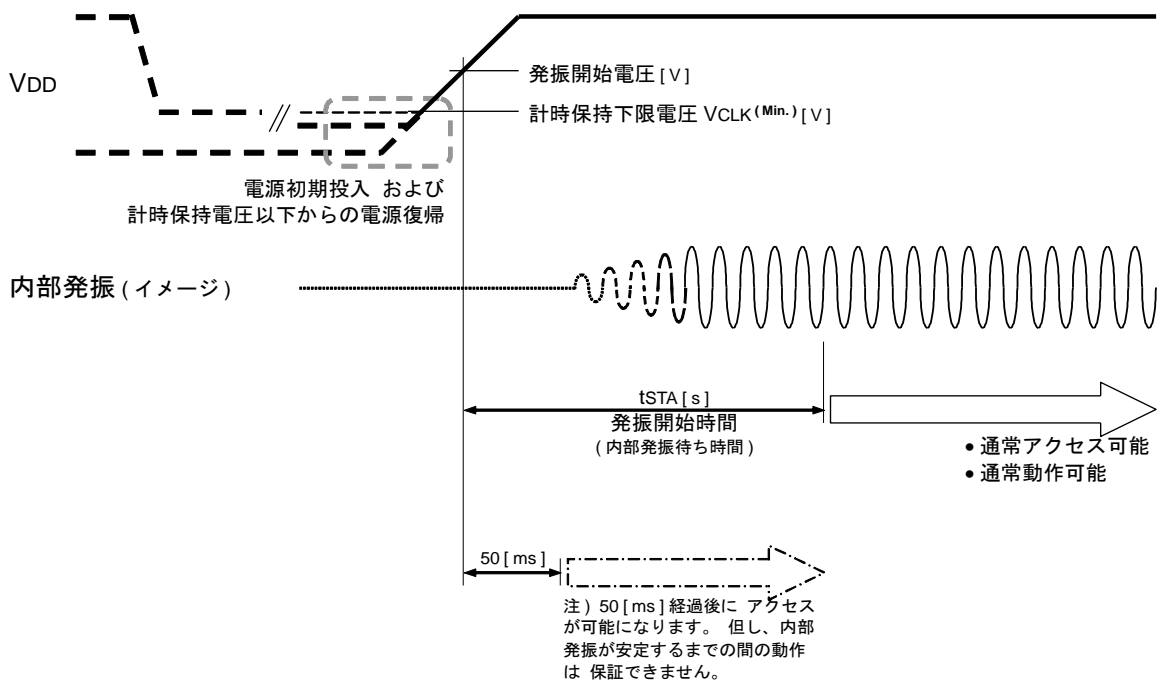
1) 動作電圧移行時は、まず はじめに Fos-bit (内部の異常状態を示すビット) を読み出してください。

2) Fos-bit の読み出し結果が Fos = " 1 (異常状態) " のときは、初期設定が必要です。

Fos = " 1 " のときの初期設定は、内部発振が安定してから (= 発振開始時間 (tSTA 規定参照) 経過以降に) 行うことを 推奨しています。

Fos-bit を " 1 " として読み出したときの状態は次のとおりで、いずれの場合も初期設定が必要です。
 状態 1) 電源初期投入時
 状態 2) バックアップ中の電圧低下等により、計時内容が 有効ではないとき

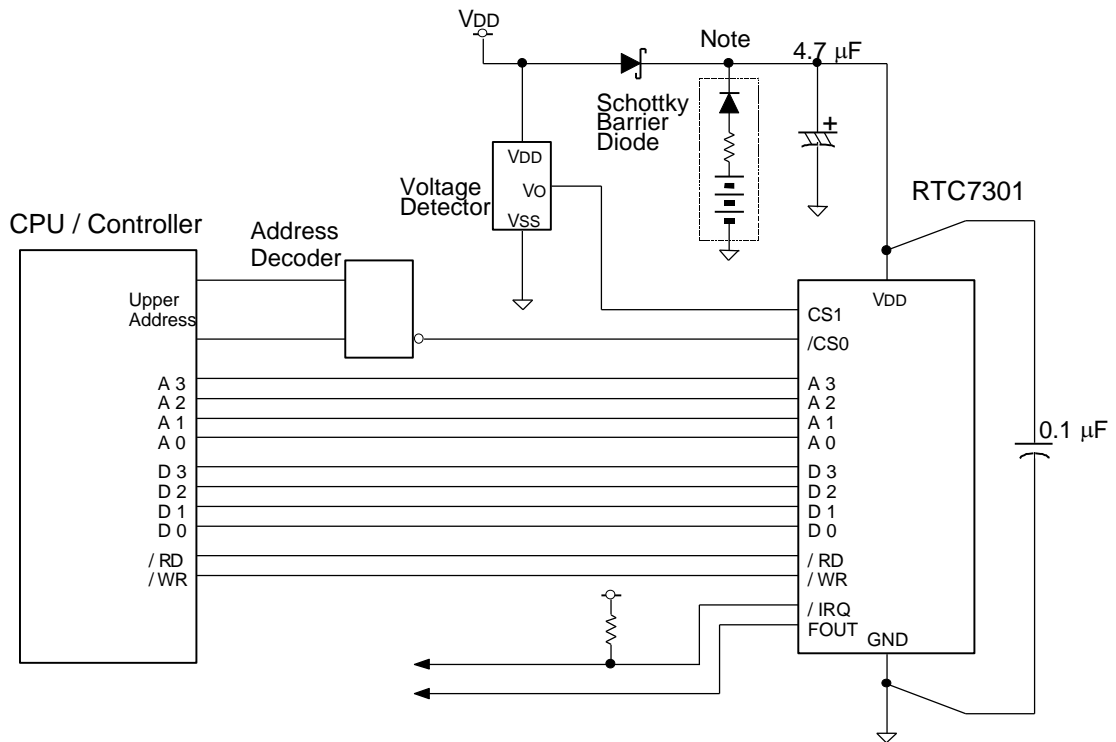
* 電源初期投入時 および 計時保持電圧以下から電源電圧復帰したときの アクセス可能タイミング



- 3) Fos-bit の読み出し結果が Fos = " 0 (正常状態) " のときのみ、発振開始時間を待たずに アクセス可能です。

Fos-bit を " 0 " として読み出したときの状態は次のとおりで、通常動作が可能です。
 状態 1) 正しい動作が可能なき (使用時の誤設定時は除く)
 状態 2) バックアップ状態からの動作電圧移行時、正常にデータ保持されていたとき

9. 外部接続例



Note : 2次電池またはリチウム電池を使用します。2次電池を使用する場合はダイオードは不要です。
 リチウム電池を使用する場合ダイオードが必要となります。
 抵抗の具体的な値につきましては、使用される電池のメーカーにお問い合わせください。

10. 外形図

RTC - 7301 SF (SSOP-24pin)

• 外形寸法図

• 推奨はんだ付けパターン図

Unit : mm

* 点線内(表・裏)に水晶振動子の金属ケースの一部が見える事がありますが、デバイスの特性に影響はありません。

RTC - 7301 DG (DIP-18pin)

• 外形寸法図

Unit : mm

11. マーキングレイアウト

RTC - 7301 SF (SSOP-24pin)

型式: R7301
シンボルマーク: E A12 3B
製造ロット

RTC - 7301 DG (DIP-18pin)

型式: RTC7301
シンボルマーク: E A12 3B
製造ロット

※ 表示内容は、捺印と表示の大略を示すもので、字形・大きさ及び位置の詳細を規定するものではありません。

12. 参考データ

(1) 周波数温度特性例

[周波数安定度の求め方]

1. 周波数温度特性は、以下の式で近似できます。

$$\Delta fT = \alpha (\theta T - \theta X)^2$$

$$\Delta fT$$
 : 任意の温度における周波数偏差

$$\alpha$$
 : 2次温度係数

$$(-0.035 \pm 0.005) \times 10^{-6} / ^\circ C^2$$

$$\theta T$$
 (°C) : 頂点温度 (+25±5 °C)

$$\theta X$$
 (°C) : 任意の温度

2. 時計精度を求めるためには、更に周波数精度と電圧特性を加えます。

$$\Delta f/f = \Delta f/fo + \Delta fT + \Delta fV$$

$$\Delta f/f$$
 : 任意の温度,電圧における時計精度 (周波数安定度)

$$\Delta f/fo$$
 : 周波数精度

$$\Delta fT$$
 : 任意の温度における周波数偏差

$$\Delta fV$$
 : 任意の電圧における周波数偏差

3. 日差の求め方
 日差 = $\Delta f/f \times 86400$ (秒)
 ※例えば、 $\Delta f/f = 11.574 \times 10^{-6}$ で約1秒/日の誤差になります。

(2) 周波数電圧特性例

(3) 消費電流電圧特性

(3-1) 非アクセス時 消費電流(i)
 FOUT=OFF 時

(3-2) 非アクセス時 消費電流(ii)
 FOUT=32.768 kHz 時

13. 取り扱い上の注意事項

1) 取り扱い上の注意事項

□ 本モジュールは水晶振動子を内蔵していますので、過大な衝撃・振動を与えないようにしてください。
また、低消費電力実現のために C-MOS IC を用いておりますので、以下に注意して使用してください。

(1) 静電気

耐静電気破壊保護回路は内蔵しておりますが、過大な静電気が加わると IC が破壊されるおそれがありますので、梱包 および 運搬容器には導電性の物を使用してください。
はんだごてや測定回路などは高電圧リークの無いものを使用し、また、実装時・作業時にも静電気対策をお願いいたします。

(2) ノイズ

電源 および 入出力端子に過大な外来ノイズが印加されますと、誤動作やラッチアップ現象等による破壊の原因となる場合があります。

安定動作のため、本モジュールの電源端子 (VDD – GND 間) の極力近い場所に、0.1 μ F 以上のパコン(セラミックを推奨)を使用してください。また、本モジュールの近くには、高ノイズを発生するデバイスを配置しないようにしてください。

※ 図 1 の網掛部分()には信号線を接近させず、可能であれば GND パターンで埋めてください。

(3) 入力端子の電位

入力端子が中間レベルの電位になることは、消費電力の増加, ノイズマージンの減少, 素子の破壊等につながりますので、できるだけ VDD または GND の電位に近い電位に設定してください。

(4) 未使用入力端子の処理

入力端子の入カインピーダンスは非常に高く、開放状態での使用は不定電位やノイズによる誤動作の原因につながります。未使用の入力端子は、プルアップ または プルダウン抵抗による処理を必ず施してください。

2) 実装上の注意事項

(1) はんだ付け温度

パッケージ内部が +260 $^{\circ}$ C を越えますと、水晶振動子の特性劣化 および 破壊を招く場合がありますので、弊社はんだ耐熱性評価プロファイルを超えない領域でのご使用を推奨します。ご実装前に必ず実装条件 (温度・時間) をご確認ください。また、条件変更時と同様の確認をしていただいた後に ご使用ください。

※ 図 2 に、弊社はんだ耐熱性評価プロファイルを参考掲載します。

(2) 実装機

汎用実装機の使用が可能ですが、使用機器、条件等によっては実装時の衝撃力により内蔵の水晶振動子の破壊を招く場合がありますので、ご使用前には必ず貴社にてご確認ください。条件変更時と同様の確認をしていただいた後に ご使用ください。

実装時・作業時には、静電気対策をお願いいたします。

(3) 超音波洗浄

超音波洗浄は、使用条件によっては内蔵の水晶振動子が共振破壊される場合があります。貴社での使用条件 (洗浄機の種類、パワー、時間、槽内の状態等) を弊社にて特定できませんので、超音波洗浄の保証はいたしかねます。

(4) 実装方向

逆向きに実装しますと破壊の原因となります。方向を確認した上で実装を行ってください。

(5) 端子間リーク

製品が汚れていたり結露している状態などで電源投入しますと端子間リークを招く場合がありますので、洗浄しさらに乾燥させた後に電源投入を行ってください。

図 1 : GND パターン例

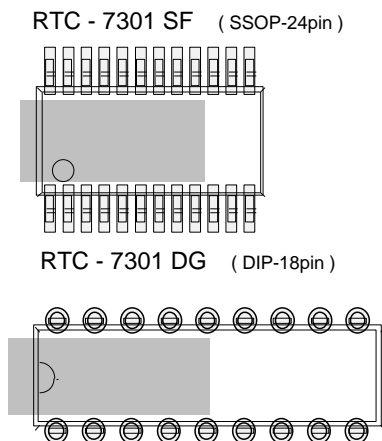
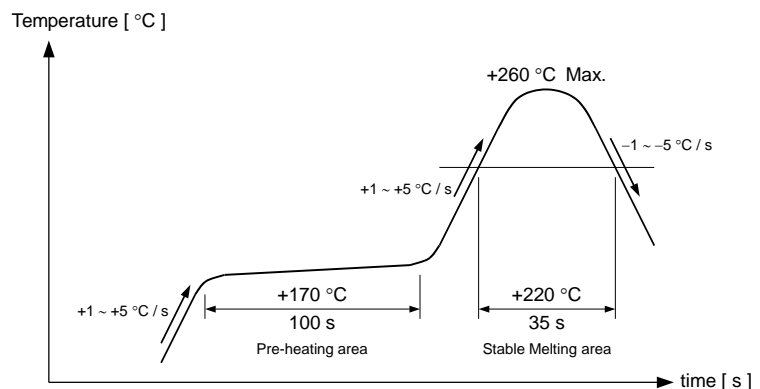


図 2 : 弊社 SMD 製品の はんだ耐熱性評価プロファイル (参考)



Application Manual

セイコーエプソン株式会社

〒191-8501 東京都日野市日野 421-8
TEL (042) 587-5315 (直通) FAX (042) 587-5014

〒541-0059 大阪市中央区博労町 3-5-1 御堂筋グランタワー 15F
TEL (06) 6120-6510 (直通) FAX(06) 6120-6782

〒460-0008 名古屋市中区栄 1-10-21 名古屋御園ビル 6F
TEL (052) 205-8431 (直通) FAX (052) 231-2537

インターネットによる情報配信

<http://www5.epsondevice.com/ja/>

代理店 _____