

アプリケーションマニュアル

Real Time Clock Module

RX-4035SA/LC

● **本マニュアルのご使用につきましては、次の点にご留意願います。**

1. 本資料の内容については、予告なく変更することがあります。量産設計の際は最新情報をご確認ください。
2. 本資料の一部、または全部を弊社に無断で転載、または、複製など他の目的に使用することは堅くお断りいたします。
3. 本資料に記載される応用回路、プログラム、使用方法等はあくまでも参考情報であり、これらに起因する第三者の知的財産権およびその他の権利侵害あるいは損害の発生に対し、弊社は如何なる保証を行うものではありません。また、本資料によって第三者または弊社の知的財産権およびその他の権利の実施権の許諾を行うものではありません。
4. 特性表の数値の大小は、数値線上の大小関係で表します。
5. 輸出管理について
 - (1) 製品および弊社が提供する技術を輸出等するにあたっては「外国為替および外国貿易法」を遵守し、当該法令の定める必要な手続をおとりください。
 - (2) 大量破壊兵器の開発等およびその他の軍事用途に使用する目的をもって製品および弊社が提供する技術を輸出等しないでください。また、これらに使用するおそれのある第三者に提供しないでください。
6. 製品は一般電子機器に使用されることを意図し設計されたものです。特別に高信頼性を必要とする以下の特定用途に使用する場合は、弊社の事前承諾を必ず得てください。承諾無き場合は如何なる責任も負いかねることがあります。
 - 1 宇宙機器（人工衛星・ロケット等） 2 輸送車両並びにその制御機器（自動車・航空機・列車・船舶等）
 - 3 生命維持を目的とした医療機器 4 海底中継機器 5 発電所制御機器 6 防災・防犯装置 7 交通用機器
 - 8 その他；1～7 と同等の信頼性を必要とする用途

本資料に掲載されている会社名、商品名は、各社の商標もしくは登録商標です。

ETM36J 改定履歴

Rev No.	Date	Page	Description
-08	2014/07/04		制定
-09	2017/09/20	12.20.30	秒桁書き込み後は VDET をゼロクリアしてください。
		12	VDET は VBAT 電圧を監視しています。
		6	VBAT 先入れリスク解説。

目次

1. 概要.....	1
2. ブロック 図.....	1
3. 端子説明	2
3.1. 端子配置.....	2
3.2. 端子機能.....	2
4. 絶対最大定格	3
5. 推奨動作条件	3
6. 水晶発振特性	3
7. 電気的特性.....	3
7.1. AC 電気的特性 (1).....	3
7.2. DC 電気的特性.....	4
7.3. AC 電気的特性 (2).....	5
8. 使用方法	6
8.1 電源切替機能	6
8.1.1 VBAT 端子への電池接続時の注意事項	6
8.1.2 VBAT 端子入力リーク電流と注意事項。.....	6
8.1.3 電源切替チャート	6
8.1.4 バックアップ電池接続例	7
8.1.5 電源切換機能の注意事項	7
8.2. レジスタテーブル	8
8.2.1 レジスタ説明	8
8.2.2 レジスタ イニシャライズ データ	9
8.3 レジスタの機能.....	10
8.3.1 制御レジスタ 1(BANK=0,1 アドレス Eh).....	10
8.3.2 制御レジスタ 2(BANK=0,1 アドレス Fh).....	12
8.3.3 各検出フラグビットと RTC データ信頼性	13
8.3.5 イベントデテクション機能 フラグビット	14
8.3.6 MoAFG, WkAFG 毎月、毎週アラームフラグビット	16
8.3.7 タイムスタンプレジスタ	16
8.3.8 Alarm_Wk レジスタ	17
8.3.9 Alarm_Mo レジスタ	18
8.3.10 ユーザーRAM	19
8.3.11 時計カウンタ	20
8.3.12 曜日カウンタ	21
8.3.13 カレンダカウンタ	21
8.4. 時計精度調整機能	22
8.4.1. 関連レジスタ	22
8.4.2. 調整量.....	22
8.4.3. 調整例.....	23
8.5. データのリード/ライト	24
9 フローチャート.....	29
9.1. 初期電源投入時の手続き (初期設定).....	29
9.2. バックアップからの復帰時の手続き.....	30
9.3. 時計・カレンダの書き込み (現在時刻設定).....	30
10. 外部接続例.....	31
11. 外形寸法図 / マーキングレイアウト	32
11.1. 外形寸法図.....	32
11.2. マーキングレイアウト	33
12. 参考データ	34
13. 使用上の注意事項	35

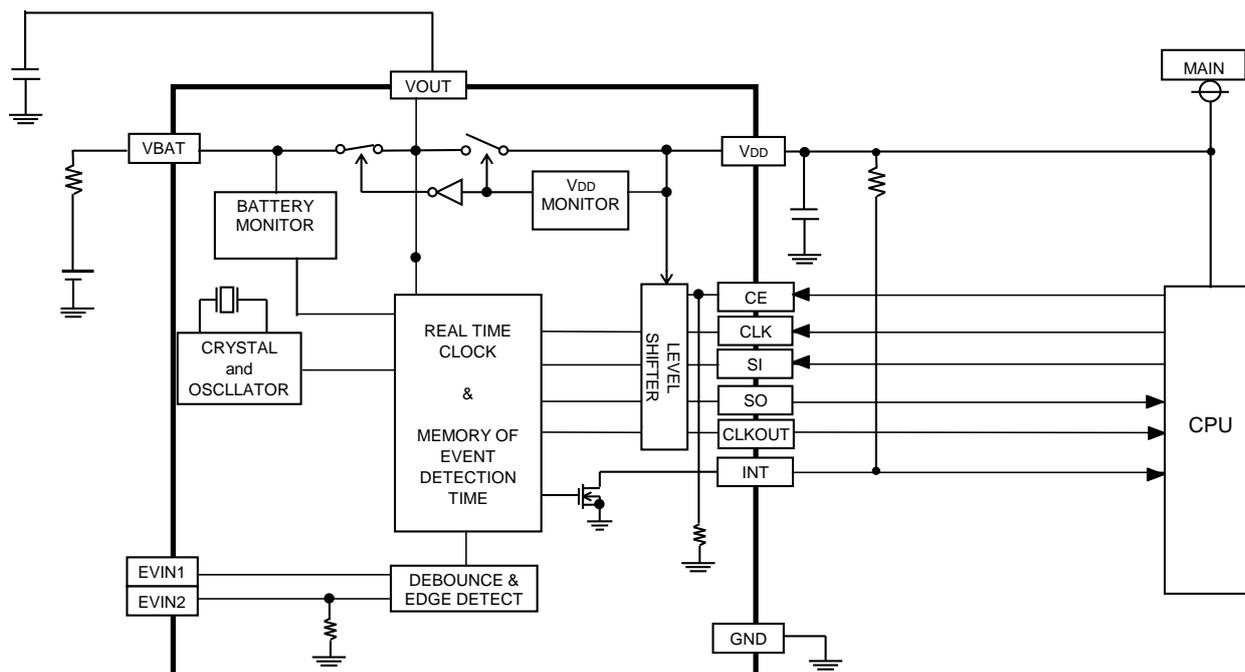
RX - 4035 SA / LC

1. 概要

RX-4035は、電源切替機能とイベント検出機能を備えた4線式シリアルインターフェース(SPI)のリアルタイムクロックモジュールで、高精度仕様計時(±5ppm 25°C)に対応可能です。電源切替回路はV_{DD}電圧が低下すると自動的にバッテリー電源に切替わると同時にSPIバスが無効にされRTCデータを保護します。イベント入力検出と検出割込機能およびイベント検出時刻をレジスタに保存するタイムスタンプ機能を備えています。

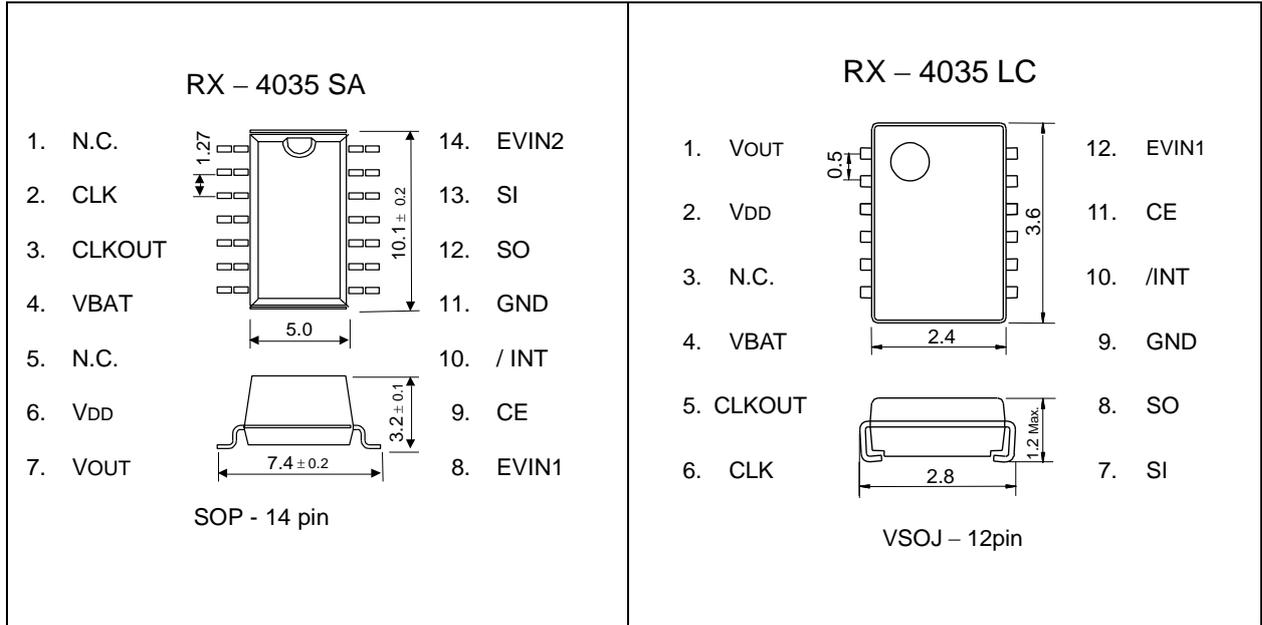
- 32.768kHz水晶を内蔵し常温高精度仕様に対応可能(±5ppm / 25°C)
- 最低時計動作電源電圧 (1.0V) Max.
- 低消費計時電流 (350nA) TYP V_{BAT}=3.0V 4035SA
- バックアップ電源切換え機能内蔵 (一次電池、二次電池、大容量コンデンサいずれも使用可能)
- 内部電源の出力機能 最大10mA。
- 4線式SPIシリアルインターフェース
- 12/24時間制の選択可能なフルカレンダー時計 年・月・日・曜・時・分・秒 BCDコード
- チャタリング除去機能を備えたイベント入力端子
- V_{DD}/V_{BAT}どちらの電源でもイベント検出日時を1回レコードするタイムスタンプ機能。
- イベント検出割り込み出力機能。
- CPUに対する定周期割込み発生機能(周期1ヶ月~0.5秒)
- 2系統のアラーム割込み発生機能Alarm_Mo(月日時分) Alarm_Wk(曜時分)
- 32.768kHzクロック出力 (CMOS出力)
- 豊富な診断機能 (パワーオンリセット検出 バッテリー電圧低下検出 発振停止検出)

2. ブロック 図



3. 端子説明

3.1. 端子配置



3.2. 端子機能

端子名	名称	内容
VDD	主電源入力	SPI コントローラと同じ電源を入力してください。 0.1μF 程度の容量を接続してください。
VBAT	バッテリー電源入力	バックアップ用一次電池入力です。
VOUT	内部電源出力	VDD/VBAT の切換後の内部電源を出力します。 0.1μF 程度の容量を接続してください。 バックアップ用二次電池は本端子に接続してください。
GND	グラウンド	グラウンド接続してください。
CE	チップイネーブル	チップセレクト入力です。 CPUとインターフェースを行う時に使用します。CE=Hの時アクセス可能です。プルダウン抵抗を内蔵しています。ホスト側の電源がOFFの時はLまたはオープンにしてください。電源電圧に関係なく5.5Vまで入力可能です。 VDD < VD2B になると入力が無効になります。
CLK	シリアルクロック入力	SPI バス用シリアルクロック入力です。 電源電圧に関係なく5.5Vまで入力可能です。 VDD < VD2B になると入力が無効になります。
SI	シリアルデータ入力	RTC への書き込みデータ入力です。 電源電圧に関係なく5.5Vまで入力可能です。 VDD < VD2B になると入力が無効になります。
SO	シリアルデータ出力	RTC のデータ読み出し出力です。 VDD < VD2B になると出力が Hi-Z になります。
EVIN1	イベント入力 1	デバウンス回路付き High アクティブ入力です。 内蔵抵抗は有りません。
EVIN2	イベント入力 2	デバウンス回路付き High アクティブ入力です。 プルダウン抵抗が内蔵されています。
INT	割込み出力	全ての割込み信号が OR されて出力します。 N-ch オープンドレイン出力です。未使用時はオープン、 使用時はプルアップ処理が必要です。
CLKOUT	32.768kHz クロック出力	32.768kHz クロック CMOS 出力です。 High レベルは VDD レベルで常時出力します。 VDD が Off されると出力は停止します。
N.C.	接続禁止	どこにも接続しないでください。

注) VOUT-GND 間及び VDD-GND 間の直近に 0.1 μF 以上のパコンを必ず接続してください。

4. 絶対最大定格

GND=0 V

項目	記号	条件	Min.	Max.	unit
電源電圧 1	V _{DD}	V _{DD}	-0.3	+6.5	V
電源電圧 2	V _{BAT}	V _{BAT}	-0.3	+6.5	V
入力電圧	V _{IN}	CE SI CLK EVIN1 EVIN2	-0.3	+6.5	V
出力電流	I _{OUT}	V _{OUT}	-	20	mA
出力電圧	V _{OUT1}	SO / INT	-0.3	+6.5	V
	V _{OUT2}	CLKOUT V _{OUT}	-0.3	V _{DD} +0.3	V
動作周囲温度	T _{OPR}		-40	85	°C
保存温度	T _{STG}	梱包状態を除く単品での保存	-55	+125	°C

5. 推奨動作条件

GND=0 V

項目	記号	条件	Min.	Typ.	Max.	unit
SPI-BUS 電源電圧	V _{access}	AC 特性を保証可能な V _{DD} 電圧	VD2B	-	5.5	
計時電源電圧	V _{CLK}	計時, イベント検出可能な V _{BAT} 電圧	1.0	-	5.5	V

6. 水晶発振特性

GND=0 V

項目	記号	条件	Min.	Typ.	Max.	unit			
発振開始時間	t _{STA}	T _a = +25 °C V _{DD} = 3.0 V	-	0.3	1	s			
水晶発振停止 検出電圧	V _{XSTP}	XSTP=1 となる電圧	-	0.7	1.0	V			
時計精度	Δf/f	B (*1)	-23	5	+23	10 ⁻⁶			
		AA (*2)					-5	5	+5
		AC (*3)					-5	0	+5

*1) 月差 1 分相当 *2) 月差 13 秒相当 *3) 月差 13 秒相当 (オフセット値を除く)

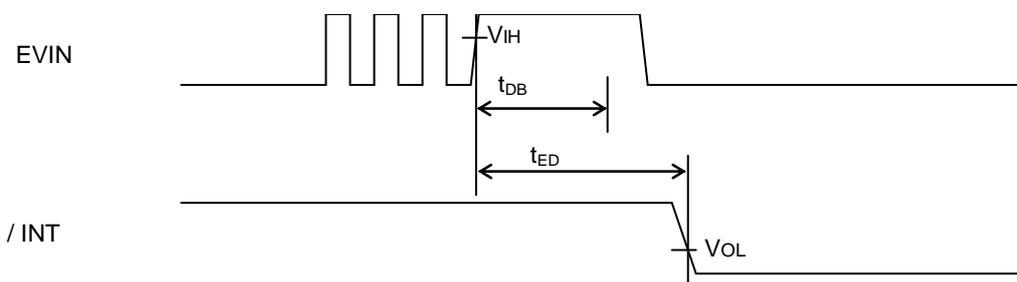
7. 電気的特性

7.1. AC 電気的特性 (1)

GND=0V, TOPR=-40 to +85°C, V_{BAT}=3.0V 入出力条件:CL=50pF

記号	項目	測定条件	MIN.	TYP.	MAX.	単位
t _{DB} *1)	EVIN1, EVIN2 端子 ノイズ除去時間	計時動作時	Typ -4	35 or 1996	Typ +4	ms
t _{ED}	イベント入力検出時間	計時動作時	Typ -4	t _{DB} +7.8	Typ +4	ms

*1) t_{DB}はDBSLビットで 35msと 1996msが選択可能です。



7.2. DC 電気的特性 ※指定なき場合:GND=0V, V_{DD}=3.0V, TOPR=-40 to +85°C,

記号	項目	端子名	測定条件	最小	標準	最大	単位
V _{IH1}	“H” 入力電圧	CE, CLK, SI	V _{DD} =VB2D to 5.5V	0.8x V _{DD}		5.5	V
V _{IL1}	“L” 入力電圧			-0.3		0.2x V _{DD}	
V _{IH2}	“H” 入力電圧	EVIN1, EVIN2	V _{DD} =1.0 to 5.5V	0.8x V _{DD}		5.5	V
V _{IL2}	“L” 入力電圧			-0.3		0.3	
I _{OH}	“H” 出力電流	SO CLKOUT	V _{OH} =V _{DD} -0.5V			-0.5	mA
I _{OL1}	“L” 出力電流	CLKOUT	V _{OL} =0.4V	0.5			mA
I _{OL2}		/ INT		2.0			
I _{OL3}		SO		3.0			
I _{IL} (*1)	入力リーク電流	CLK, SI, CE	V _{IN} =5.5V or GND	-0.2		0.2	μA
I _{OZ}	オフ状態出力 リーク電流	/ INT, SO	V _O =5.5V or GND	-0.2		0.2	μA
RDN	プルダウン抵抗	CE, EVIN2		40	120	400	kΩ
VD2B	V _{DD} →V _{BAT} 切 換電圧	V _{DD}	T _a =+25°C	2.328	2.40	2.472	V
VB2D	V _{BAT} →V _{DD} 切換電圧	V _{DD}	T _a =+25°C	2.396	2.47	2.544	V
$\frac{\Delta V_{DET}}{\Delta T_{OPR}}$	切換電圧 温度係数	V _{DD}	T _a =-40 to +85°C		±100		ppm/ °C
V _{DET}	V _{BAT} 電圧低下 検出電圧	V _{BAT}	—	1.10	1.25	1.40	V
V _{DDOUT1}	V _{OUT} 出力電圧 1	V _{OUT}	T _a =+25°C, V _{DD} =3.0V I _{out} = 10mA	V _{DD} -0.12	V _{DD} -0.03		V
V _{DDOUT2}	V _{OUT} 出力電圧 2	V _{OUT}	T _a =+25°C, V _{DD} =2.0V V _{BAT} =3.0V I _{out} = 100μA	BAT -0.08	BAT -0.03		V
I _{BATL}	V _{DD} 選択時 V _{BAT} 端子 リーク電流	V _{BAT}	V _{DD} =3.0V V _{BAT} =0V or 5.5V CE=0V CLKOUT = OPEN	-1.0	0.01	1.0	μA
I _{BAT1}	RX 4035 SA 計時消費電流	V _{BAT}	V _{DD} =0V V _{BAT} =3V CE=0V EVIN1=EVIN2= GND CLKOUT = OPEN	-	350	1200	nA
I _{BAT2}	RX 4035 LC 計時消費電流			400			
I _{DD}	V _{DD} 消費電流	V _{DD}	V _{DD} =3V, V _{BAT} =0V CE=0V EVIN1=EVIN2=GND CLKOUT = OPEN	-	1400	2500	nA

(*1) 入力リーク電流 参考値

条件: CLK 端子 V_{OUT}=3.0V V_{IN}=0V or 5.5V -40°C ~ +85°C

上記条件で任意ロットにおけるワースト値: ±17nA

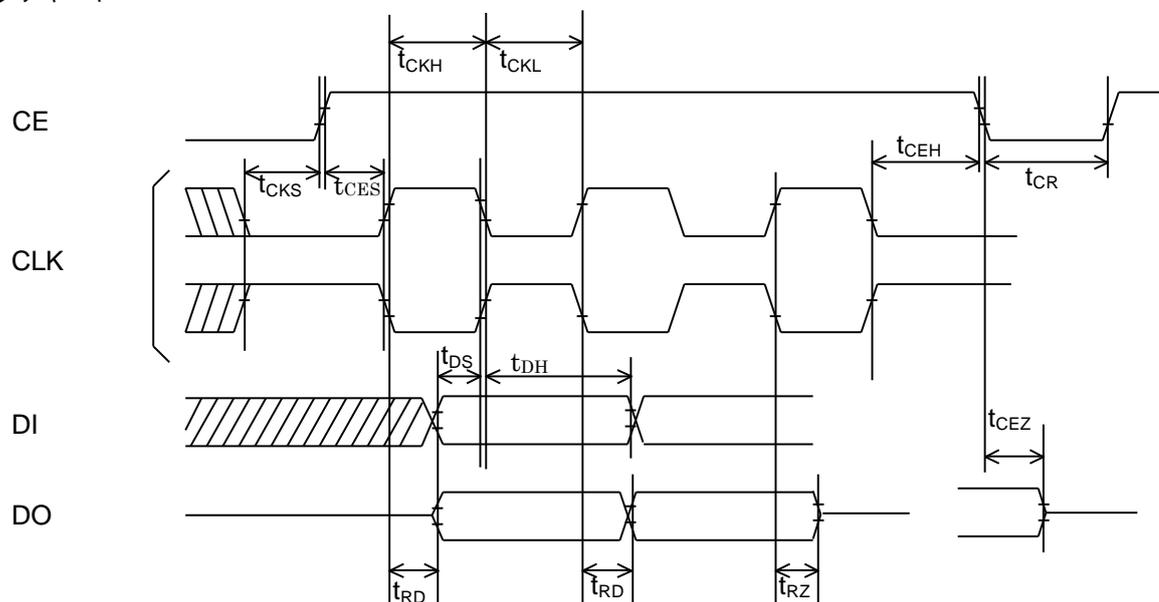
7.3. AC 電気的特性 (2)

※特記無き場合、GND=0 V, VDD=1.8 V to 5.5 V, TOPR= -40 °C to +85 °C

* 入力条件 : $V_{IH} = 0.8 \times V_{DD}$, $V_{IL} = 0.2 \times V_{DD}$, $V_{OH} = 0.8 \times V_{DD}$, $V_{OL} = 0.2 \times V_{DD}$, $CL = 50 \text{ pF}$

項目	記号	条件	Min.	Typ.	Max.	単位
CE セットアップ時間	tCES		400			ns
CE ホールド時間	tCEH		400			ns
CE リカバリー時間	tCR		62			μs
CLK クロック周波数	fCLK				1.0	MHz
CLK クロック"H"時間	tCKH		400			ns
CLK クロック"L"時間	tCKL		400			ns
CLK セットアップ時間	tCKS		200			ns
データ出力遅延時間	tRD				300	ns
データ出力 フローティング時間	tRZ				300	ns
CE 立ち下がり後データ出力 フローティング時間	tCEZ				300	ns
入力データセットアップ時間	tDS		200			ns
入力データホールド時間	tDH		200			ns

タイミングチャート



8. 使用方法

8.1 電源切替機能

RX-8035 は 3 つの電源端子 (VOUT, VDD, VBAT) を持っています。VOUT は RTC の内部電源が現れます。

VDD 電源電圧が VD2B より低いときは VBAT から電源が自動供給されて VOUT には VBAT 電圧が現れ、

VB2D より高い場合は、VDD から電源が供給されて VOUT には VDD 電圧が現れます。

VDD 電源電圧が VD2B 電圧より低下すると I²C バスインターフェースが自動的に無効になり RTC 内部データが保護されます。

8.1.1 VBAT 端子への電池接続時の注意事項

電源切替回路は VDD 電源の供給によって初期化されるため、VDD が供給される前にバックアップ用電池をセットされた場合は VDD 電源で動作する電源切替 SW が初期化されず VBAT 端子に 100 μ A 前後のリーク電流が流れ込む事があります。

このような電池先入れ時のリーク電流を解消するためには以下のいずれかの処理を実施してください。

- 1) VDD 供給状態で電池をセットしてください。
- 2) 電池セット後に 2.47V 以上の電圧を 10ms 以上 VDD 端子に供給してください。
- 3) 2.47V 以上の電池セット後に VBAT 端子と VDD 端子を 10ms 以上ショートしてください。

OFF 状態の VDD のインピーダンスが低い場合は VBAT の電池電圧が VDD に引き込まれて 2.47V に達しない場合も想定されま

す。
ショート時の VDD 電圧をご確認ください。

以上の処理以降は VDD, VBAT の電圧変動に追従して切替動作が行われリーク電流が発生することは有りません。

8.1.2 VBAT 端子入力リーク電流と注意事項。

本書 7.2 DC 電気的特性仕様の IBATL 特性の任意ロットにおける参考値は以下のとおりです。

VDD = 3.0V VBAT = 5.5V : Max: +9nA (-40 °C ~ +85 °C)

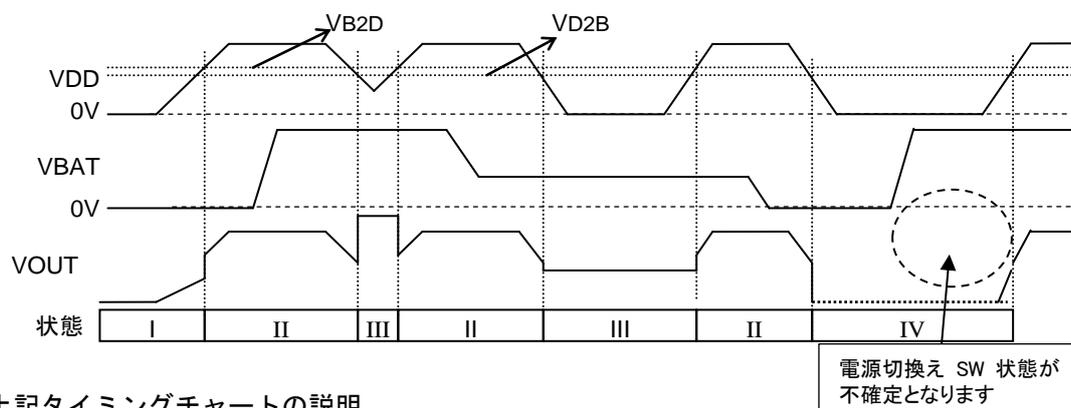
VDD = 3.0V VBAT = 0.0V : Max: -3nA (-40 °C ~ +85 °C)

VDD 電圧が VD2B (Typ. 2.4V), VB2D (Typ. 2.47V) 付近では VDD 側および VBAT 側の切替 SW が両方 ON または OFF に近い状態となり VDD-VBAT 間がショートされる、あるいはどちらからも電源供給されないような瞬間があります。

VDD 電圧が上記の切替電圧付近に停滞せず、できるだけ速やかに MAX ~ MIN 間を遷移するようにご配慮ください。

8.1.3 電源切替チャート

下図に VDD と VBAT と VOUT の関係をタイミングチャートで示します。

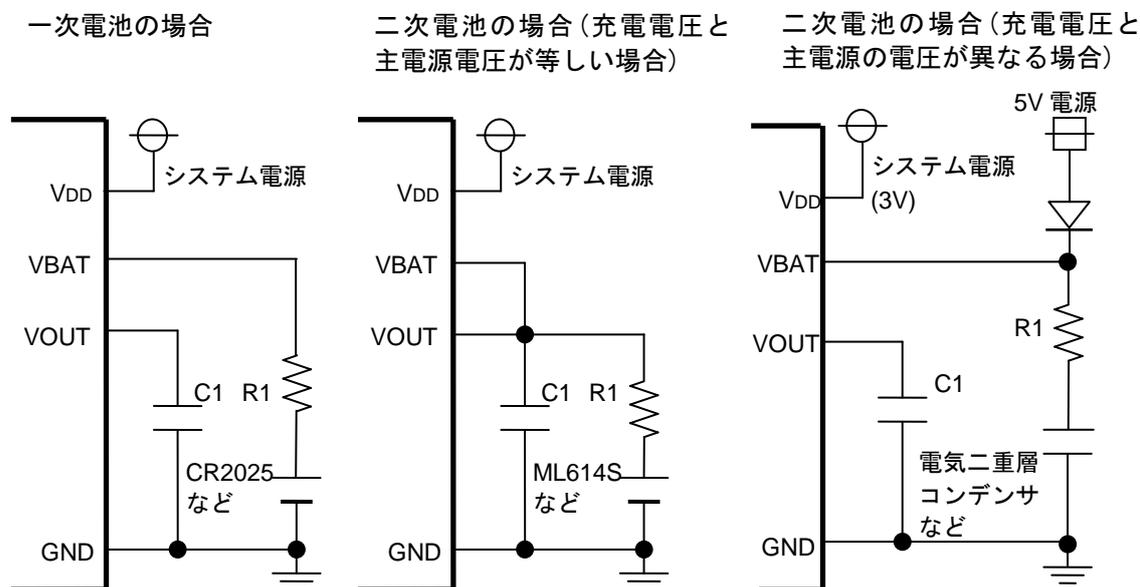


上記タイミングチャートの説明

状態	説明
I	VDD, VBAT 端子共に 0V の時に VDD だけを供給していくと、徐々に内部電源に供給され、VOUT は VDD の半分くらいの電圧で追従します。
II	VDD が VB2D を超えると、VOUT は VDD と等しい電圧まで上昇し、その後、VDD に追従します。VDD が VB2D より高い電圧では VDD=VOUT となります。
III	VDD が VD2B を下回ると、VOUT は VBAT と等しくなります。
IV	VDD 供給が無い状態(初期電源投入)で VBAT だけが供給されると、VDD が供給されるまでは VOUT が不安定になり、VBAT 端子に 100 μ A 前後の入力リーク電流が生じる場合があります。

8.1.4 バックアップ電池接続例

電源接続回路は、バックアップに使用するデバイスと充電電圧により以下のように変わります。



8.1.5 電源切換機能の注意事項

VOUT端子には電流負荷が重いデバイスを接続してバックアップ切換えをさせる事はできません。

C2には0.1μF以上の容量を接続してください。

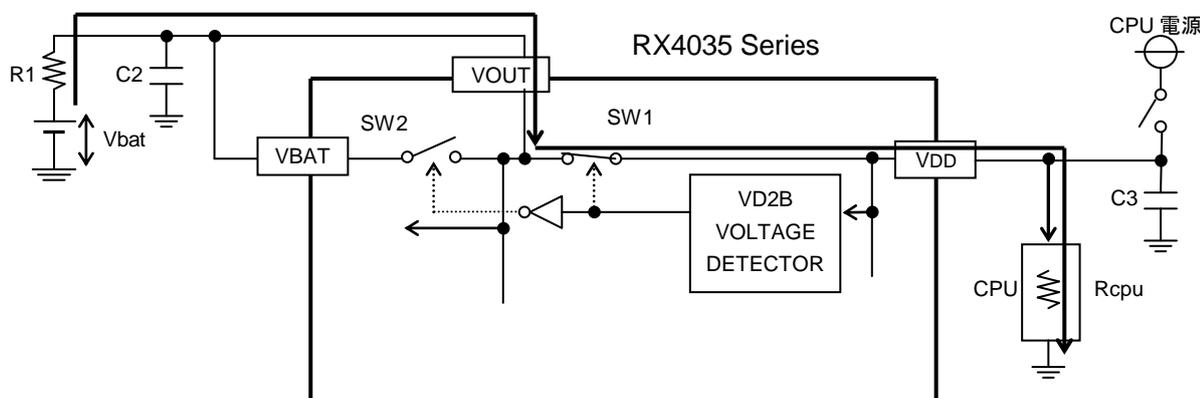
また、VOUTに二次電池（電気二重層コンデンサ）を接続した場合、CPU電源のスイッチを切った直後、二次電池の電圧が、→(太い矢印)経由で、放電されます。この時、R1がCPUのインピーダンス(Rcpu)に比べて非常に小さい値ですと、VDD端子の電圧が、VD2Bを上回ってしまい、いつまでもSW1がONのままになる可能性があります。

このような現象を避けるためには、R1は以下の式で制約されます。 $R1 > R_{cpu} \times (VBAT - (VD2B)) / (VD2B)$

Rcpuの値は、CPU電源OFF後の安定的なCPU消費電流から逆算して求めることも可能です。

一次電池、二次電池に直列に接続されるR1については電池の仕様により制限されるのが一般的です。

詳しくはご使用される電池の仕様を確認下さい。



8.2. レジスタテーブル

●BANK=0

Adrs	Function	Data							
		D7	D6	D5	D4	D3	D2	D1	D0
0h	Seconds	-	S40	S20	S10	S8	S4	S2	S1
1h	Minutes	-	M40	M20	M10	M8	M4	M2	M1
2h	Hours	12 /24	-	H20 P/ \bar{A}	H10	H8	H4	H2	H1
3h	Day of week	-	-	-	-	-	W4	W2	W1
4h	Day of month	-	-	D20	D10	D8	D4	D2	D1
5h	Months	-	-	-	MO10	MO8	MO4	MO2	MO1
6h	Years	Y80	Y40	Y20	Y10	Y8	Y4	Y2	Y1
7h	Digital Offset	TEST	F6	F5	F4	F3	F2	F1	F0
8h	Alarm_Wk ; Minute	*	WkM40	WkM20	WkM10	WkM8	WkM4	WkM2	WkM1
9h	Alarm_Wk ; Hour	*	*	WkH20 WkP/ \bar{A}	WkH10	WkH8	WkH4	WkH2	WkH1
Ah	Alarm_Wk ; Day of week.	*	WkW6	WkW5	WkW4	WkW3	WkW2	WkW1	WkW0
Bh	Alarm_Mo ; Minute	*	MoM40	MoM20	MoM10	MoM8	MoM4	MoM2	MoM1
Ch	Alarm_Mo ; Hour	*	*	MoH20 MoP/ \bar{A}	MoH10	MoH8	MoH4	MoH2	MoH1
Dh	RAM	*	*	*	*	*	*	*	*
Eh	Control 1	WkALE	MoALE	DBSL	EDEN	TEST	CT2	CT1	CT0
Fh	Control 2	BANK TSFG	VDET	XSTP	PON	EDFG	CTFG	WkAFG	MoAFG

BANK=1

Adrs	Function	Data							
		D7	D6	D5	D4	D3	D2	D1	D0
0h	Time-stamp Sec.	EDCH1	TS40	TS20	TS10	TS8	TS4	TS2	TS1
1h	Time-stamp Min	EDCH2	TM40	TM20	TM10	TM8	TM4	TM2	TM1
2h	Time-stamp Hour	-	-	TH20 TP/ \bar{A}	TH10	TH8	TH4	TH2	TH1
3h	Time-stamp Day of Week	-	-	-	-	-	TW4	TW2	TW1
4h	Time-stamp Day of Month	-	-	TD20	TD10	TD8	TD4	TD2	TD1
5h	Time-stamp Month	-	-	-	TMO10	TMO8	TMO4	TMO2	TMO1
6h	Time-stamp Year	TY80	TY40	TY20	TY10	TY8	TY4	TY2	TY1
7h	Digital Offset	Same as BANK0							
8h	Reserved	-	-	-	-	-	-	-	-
9h		-	-	-	-	-	-	-	-
Ah		-	-	-	-	-	-	-	-
Bh	Alarm_Mo ; Day	DYE	*	MoD20	MoD10	MoD8	MoD4	MoD2	MoD1
Ch	Alarm_Mo ; Month	MOE	*	*	MoMO10	MoMO8	MoMO4	MoMO2	MoMO1
Dh	RAM	Same as BANK0							
Eh	Control 1	Same as BANK0							
Fh	Control 2	Same as BANK0							

8.2.1 レジスタ説明

- “-” ビットへの書き込みは無効で、読み出し値は常に “0” です。
- “*” ビットは読み出しと任意値の書き込みが可能です。
- MoALE=0 の時は Alarm_Mo レジスタ (BANK=0 の 8~Ah) が、WkALE=0 の時は Alarm_Wk レジスタ (BANK=0 の Bh, Ch と BANK=1 の Bh, Ch) が、それぞれユーザーRAMとして使用できます。
- パワーオンリセットフラグ (PON) が 1 にセットされると、時計誤差補正レジスタ, Alarm_Mo・Alarm_Wk レジスタ, ユーザーRAM, Control1, VDET, PON, XSTP を除いた Control2 の全ビットは 0 リセットされ、VDET, XSTP, PON は 1 になります。
- VDET, XSTP, PON への “1” 書き込みは無効です。
-

8.2.2 レジスタ イニシャライズ データ

(パワーオンリセット発生直後のレジスタ値)

●BANK=0

Adrs	Function	Data							
		D7	D6	D5	D4	D3	D2	D1	D0
0h	seconds	-	/	/	/	/	/	/	/
1h	minutes	-	/	/	/	/	/	/	/
2h	hours	/	-	/	/	/	/	/	/
3h	Day of week	-	-	-	-	-	/	/	/
4h	Day of month	0	0	/	/	/	/	/	/
5h	Month	0	0	0	/	/	/	/	/
6h	Years	/	/	/	/	/	/	/	/
7h	Digital offset	0	0	0	0	0	0	0	0
8h	Alarm_Wk ; Minute	0	0	0	0	0	0	0	0
9h	Alarm_Wk ; Hour	0	0	0	0	0	0	0	0
Ah	Alarm_Wk ; Day of Week	0	0	0	0	0	0	0	0
Bh	Alarm_Mo ; Minute	0	0	0	0	0	0	0	0
Ch	Alarm_Mo ; Hour	0	0	0	0	0	0	0	0
Dh	RAM	0	0	0	0	0	0	0	0
Eh	Control 1	0	0	0	0	0	0	0	0
Fh	Control 2	0	1	1	1	0	0	0	0

●BANK=1

Adrs	Function	Data							
		D7	D6	D5	D4	D3	D2	D1	D0
0h	Time-stamp Sec.	0	0	0	0	0	0	0	0
1h	Time-stamp Min	0	0	0	0	0	0	0	0
2h	Time-stamp Hour	0	0	0	0	0	0	0	0
3h	Time-stamp Day of Week	0	0	0	0	0	0	0	0
4h	Time-stamp Day of Month	0	0	0	0	0	0	0	0
5h	Time-stamp Month	0	0	0	0	0	0	0	0
6h	Time-stamp Year	0	0	0	0	0	0	0	0
7h	Digital offset	BANK0 と同じ							
8h	Reserved	-	-	-	-	-	-	-	-
9h		-	-	-	-	-	-	-	-
Ah		-	-	-	-	-	-	-	-
Bh	Alarm_Mo ; Day	0	0	0	0	0	0	0	0
Ch	Alarm_Mo ; Month	0	0	0	0	0	0	0	0
Dh	RAM	BANK0 と同じ							
Eh	Control 1	BANK0 と同じ							
Fh	Control 2	BANK0 と同じ							

イニシャライズデータの記号説明

- 1) “-” ビットの読み出し値は常に "0" で書き込みは無効です。
 - 2) “0” ビットはパワーオンリセット発生によってゼロにクリアされるビットです。
 - 3) “1” ビットはパワーオンリセット発生によって"1"にセットされるビットです。
 - 4) 斜線ビットはパワーオン時のデータは不定です。
- *3 パワーオンリセットの発生はPONフラグで確認可能です。

8.3 レジスタの機能

8.3.1 制御レジスタ 1(BANK=0,1 アドレス Eh)

D7	D6	D5	D4	D3	D2	D1	D0	
MoALE	WkALE	DBSL	EDEN	TEST	CT2	CT1	CT0	(Write 時)
MoALE	WkALE	DBSL	EDEN	TEST	CT2	CT1	CT0	(Read 時)
0	0	0	0	0	0	0	0	(Default 値 *)

*) Default値 : 0VからのVDD電源オン後、または電源電圧低下等によりPON=1となった時に自動設定される値です。

(1) MoALE, WkALE アラーム月, アラーム曜イネーブルビット

MoALE	WkALE	設定内容	
0		Alarm_Mo, Alarm_Wk 一致動作無効	(Default 値)
1		Alarm_Mo, Alarm_Wk 一致動作有効	

MoALE, WkALEが共に0の時は、アラーム設定レジスタ7バイト(BANK=0のアドレス8~Chと、BANK=1のアドレスB,Ch)はユーザーRAMとして使用可能です。

(2) DBSL デバウンス時間切替ビット

DBSL	設定内容	
0	EVIN1/2 入力のデバウンス時間を 1996ms(typ)に設定	(Default 値)
1	EVIN1/2 入力のデバウンス時間を 35ms(typ)に設定	

イベントデテクション機能の有効/無効を設定します。Default値は0(無効)です。

(3) EDEN イベントデテクション機能イネーブルビット

EDEN	設定内容	
0	イベントデテクション機能無効	(Default 値)
1	イベントデテクション機能有効	

イベントデテクション機能の有効/無効を設定します。Default値は0(無効)です。

EDENを0にクリアすると、以下のタイムスタンプデータが全て0クリアされますので、

以下のタイムスタンプデータを取りこぼさないようにご配慮ください。

BANK=1のアドレス0から6までのタイムスタンプレジスタビットおよびアドレスFのEDFGビット。

(4) TEST テスト用ビット

TEST	設定内容	
0	通常動作モード	Default 値
1	IC 検査機能が有効になります。	

TESTを1に設定した場合、直ちにRTCデータが影響を受けることは有りませんが、

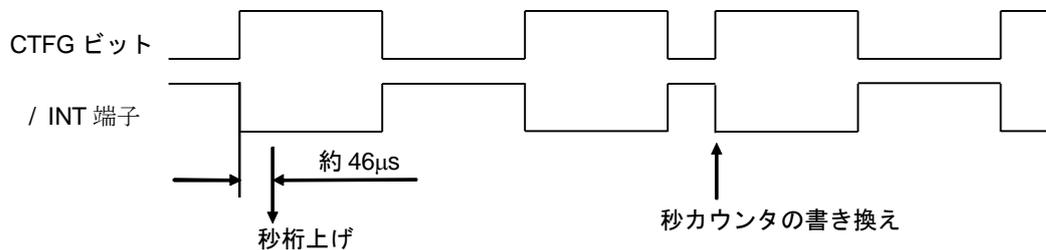
水晶発振の停止および消費電流の増加などを招く場合が有ります。

初期設定におきまして必ずゼロクリアして、その後はセットしないでください。

(6) CT2,CT1,CT0 定周期割込み選択ビット

CT2	CT1	CT0	設定内容		(Default 値)
			割込みモード	周期と立ち下がりタイミング	
0	0	0	-	OFF(H)	
0	0	1	-	L 固定	
0	1	0	パルスモード *1)	2Hz(Duty50%)	
0	1	1	パルスモード *1)	1Hz(Duty50%)	
1	0	0	レベルモード *2)	1秒に1度(秒更新と同時に)	
1	0	1	レベルモード *2)	1分に1度(毎分00秒)	
1	1	0	レベルモード *2)	1時間に1度(毎時00分00秒)	
1	1	1	レベルモード *2)	1月に1度 (毎月1日00時00分00秒)	

*1)パルスモード：2Hz,1Hzのクロックパルスを出力します。秒のカウントアップとの関連は下図を参照下さい。



*1)パルスモードにおいて、秒のカウントアップは出力立ち下がりエッジから約46µs遅れます。

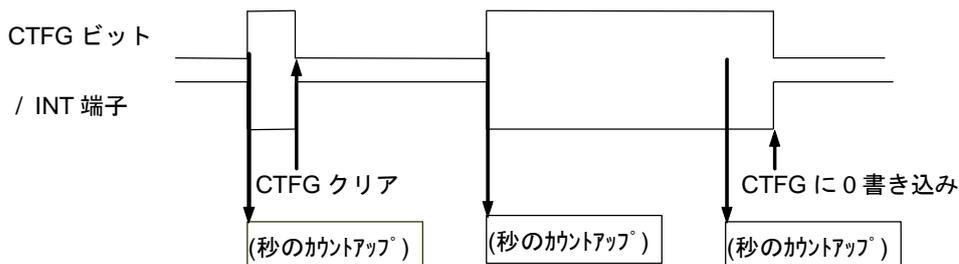
このため出力の立ち下がり直後に時刻を読み出すと、RTCの計時時刻に比べて、見掛け上約1秒遅れた時刻が読み出される場合があります。

秒カウンタの書き換えを行うと秒未満のカウンタもリセットされるため/INT端子はいったんLになります。

*2)レベルモード：割込み周期として1秒、1分、1時間、1ヶ月を選択可能。

秒のカウントアップは割込み出力の立ち下がりと同時にです。

下図に割込み周期を1秒に設定した場合のタイミングチャートを示します。



*1), *2) 時計誤差補正回路使用時は、20秒または1分に1回定周期割込みの周期が変化します。

パルスモード：1Hzの出力パルスのH期間が最大±3.784msec増減します。

Dutyは50±0.3784%になります。

2Hzの場合、出力パルスのL期間が最大±3.784msec増減します。Dutyは50±0.7568%になります。

レベルモード：1秒間の周期が最大±3.784msec増減します。

8.3.2 制御レジスタ 2(BANK=0,1 アドレス Fh)

D7	D6	D5	D4	D3	D2	D1	D0	
BANK	VDET	XSTP	PON	EDFG	CTFG	WkAFG	MoAFG	(Write 時)
TSFG	VDET	XSTP	PON	EDFG	CTFG	WkAFG	MoAFG	(Read 時)
0	1	1	1	0	0	0	0	Default 値 *)

*) Default値：0Vからの電源オン、または電源電圧低下等によりPON=1となった時に自動設定される値です。

(D7) BANK BANK 切換ビット

アクセス対象バンクを指定します。Write 専用ビットです。

BANK	設定内容	
0	BANK=0 がアクセス対象として設定されます。	(Default 値)
1	BANK=1 がアクセス対象として設定されます。	

(D7) TSFG タイムスタンプデータ有効無効判定フラグビット

イベント入力発生後、EDFGビットが0→1となった時にXSTPビットとVDETビットがともに0の場合、TSFG=1となります。XSTPビットとVDETビットの少なくとも一つが1の場合、TSFG=0となります。

タイムスタンプデータの有効/無効の判定に使用できます。読み出し専用ビットです。

TSFG	設定内容	
0	タイムスタンプデータは無効です	(Default 値)
1	タイムスタンプデータは有効です	

(D6) VDET VBAT 電圧低下検出フラグビット

VDETが1の時は検出動作が停止されます。ゼロクリアされると検出動作が再開されます。1の書き込みは無効です。

VDETは毎秒更新時に比較された結果を示し、1になった場合はゼロクリアするまで1が保持されます。

1からゼロに更新されることは有りません。検出動作中に秒桁データが書き込まれると、タイミングによってVBATがVDET電圧以上でもVDETが1にセットされる場合があります。

このため秒桁の書き込み後はVDETをゼロクリアしてください。

VDET	設定内容	
0	VBAT の監視電圧を行います。VBAT の低下履歴はありません。	(Default 値)
1	VBAT の検出は停止しています。VBAT の低下履歴が有ります。	

(D5) XSTP 発振停止検出フラグビット

内蔵水晶発振の停止を検出すると1になり、ゼロクリアするまで1を維持します。

過去に発振が停止した履歴を確認できます。1の書き込みは無効です。

XSTP	設定内容	
0	内蔵水晶は正常発振状態を維持しています	(Default 値)
1	水晶発振の停止を検出した履歴が有ります	

(D4) PON パワーオンリセット検出フラグビット

・0Vから初期電源投入された場合に1にセットされてゼロクリアするまで維持されます。

XSTP, VDETと組み合わせて、時計・カレンダーデータの信頼度の判定に応用可能です。

・このビットが1の時、時計誤差補正レジスタ, Alarm_Mo・Alarm_Wkレジスタ, ユーザーRAM, Control1, PON, XSTP, VDETを除くControl2の各ビットはリセットされて0になりPON, XSTP, VDETは1になります。

この結果、INT端子は出力を停止します。

・PONは0の書き込みによるクリアだけが可能です。1の書き込みでは何も起きません。

パワーオンリセットの発生のためには、VDD, VBATの2つの電源入力を共に0.2V以下に抑えて

5秒間以上維持してください。

PON	設定内容	
0	通常状態	(Default 値)
1	パワーオンリセットを検出した履歴が有ります	

8.3.3 各検出フラグビットと RTC データ信頼性

PON, /XST, VDET 各フラグビットの読み出し結果から、RTC データの信頼性の推定が可能です。各検出フラグ値の組み合わせから推測される状態を以下にまとめます。

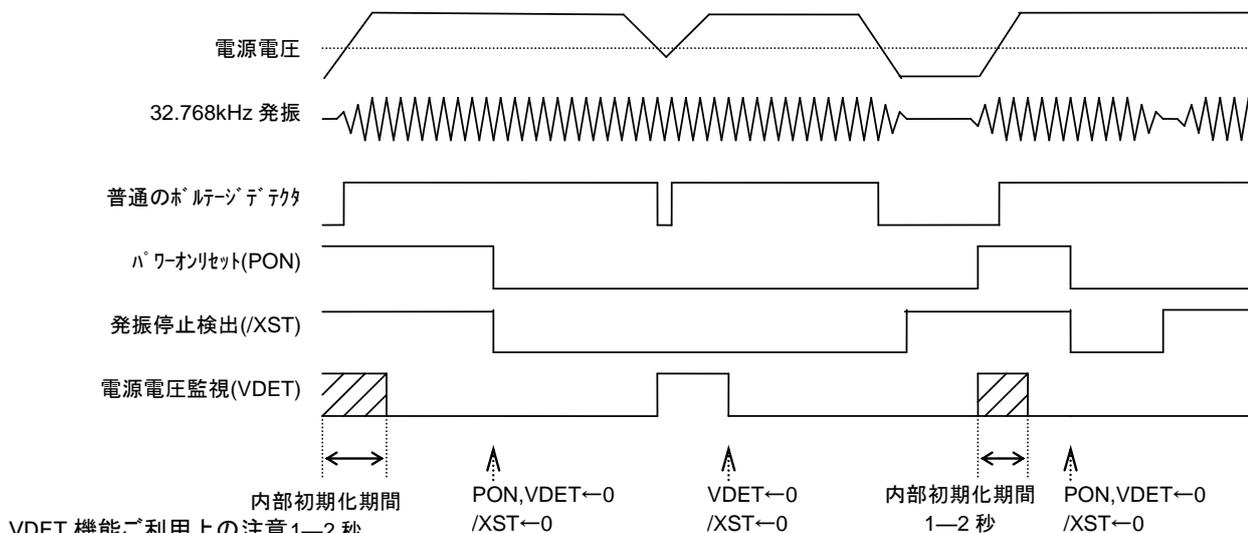
アドレス Fh Control 2 Register			履歴の推定内容。	
bit 4 PON	bit 5 /XST	bit 6 VDET	電源、発振回路の状態	計時 / バックアップの状態
0	1	0	・ 電源電圧低下はないが、発振が停止した。	・ 計時異常が発生 → 初期設定が必要 * 落下衝撃などにより一時的に計時が停止した。
0	1	1	・ 電源電圧低下があり、発振が停止した。	・ バックアップ電源の低下などで計時が停止した。 ・ バックアップの信頼性が低いので初期設定が必要。
0	0	0	・ 正常状態。	・ 正常状態。
0	0	1	・ 電源電圧は低下したが、発振は停止していない。	・ 計時は正常。ただし、VBAT 電圧が保証値以下に低下したことがあった。
1	1	X	・ 電源が 0V まで落ちた。	・ 計時状況 や 電圧低下の有無にかかわらず、初期設定が必要。 * PON = "1" にて初期化されるビットがあるため、初期設定が必要。
1	0	X	・ 電源の瞬停の疑いが強い。	

* /XST ビットは あらかじめ "0" にクリアしてください。

* バックアップ電池が消耗して 1V 以下の電圧領域で長時間放置されると

RTC の内部レジスタビットが不定に変化することがあり PON や VDET が正常値を示す可能性があります。

しかし XST ビットは水晶発振の停止履歴を維持し続けますので、バックアップ復帰時には XST ビットを必ず確認してください。PON が "0" でも XST が "1" の場合は、必ず全レジスタの初期化処理を行ってください。



Address0 (秒) へのデータ書き込み後は都度 VDET ビットをクリアしてください。

8.3.4 CTFG 定周期割込みフラグビット

リードおよびゼロクリアが可能です。1 は書き込めません。

CTFG	設定内容	(Default 値)
0	定周期割込みは発生していません。	
1	定周期割込みが発生しました。INT 出力はオンです。	

定周期割込み発生時に 1 となります。CTFG は、定周期割込みがレベルモードの時に 0 クリアのみが可能です、0 を書き込むと /INT 端子は開放され次の周期で再度 Low になります。

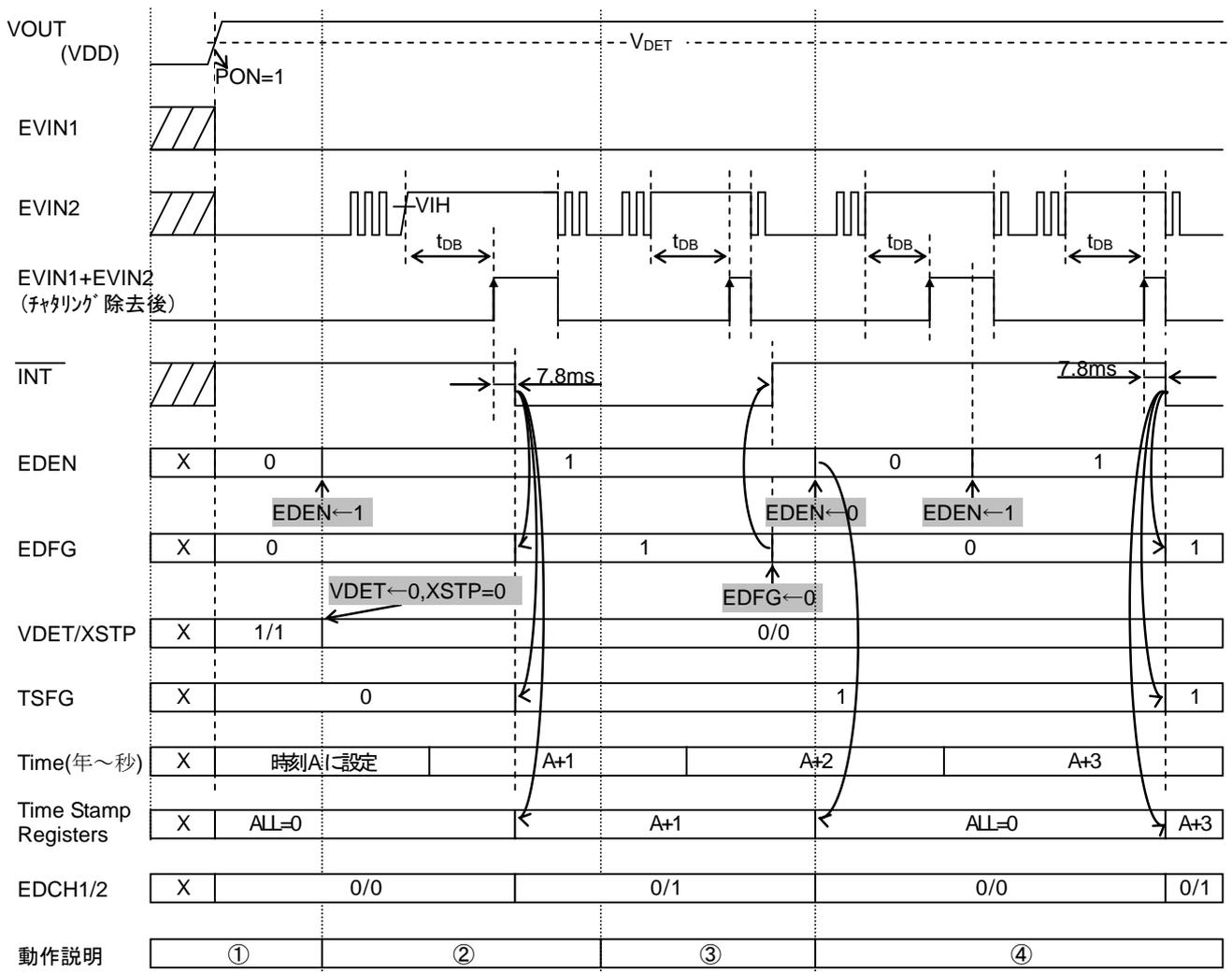
パルスモードのときは INT 端子の出力と同期した値が読み出せます。1 の書き込みの時は何も起きません。

8.3.5 イベントデテクション機能 フラグビット

EDFG	設定内容	(Default 値)
0	EVIN1 or EVIN2 端子からのイベント入力なし	
1	EVIN1 or EVIN2 端子からのイベント入力あり	

イベント検出機能は、EDENビット=1の状態、EVIN端子がLow→Highになると、チャタリング除去時間(t_{DB})経過後に、イベント入力を検出し、その7.8ms後に、EDFGが0→1、 \overline{INTR} 端子=Lowとなります。最初に入力されたイベント端子がEDCH1,EDCH2に記憶されます。 EVIN1を検出した場合はEDCH1=1、EVIN2の場合はEDCH2=1、(= t_{DB} 期間内にEVIN1と2がHighの場合は同時入力としてEDCH1=EDCH2が共に1となり、この時の時刻がタイムスタンプレジスタに記録されます。EDFGフラグは0のみ書き込み可能で、0クリアされるとイベント検出による \overline{INTR} 出力はOFFされます。イベント検出機能はVDD電源/VBAT電源のどちらでも動作します。

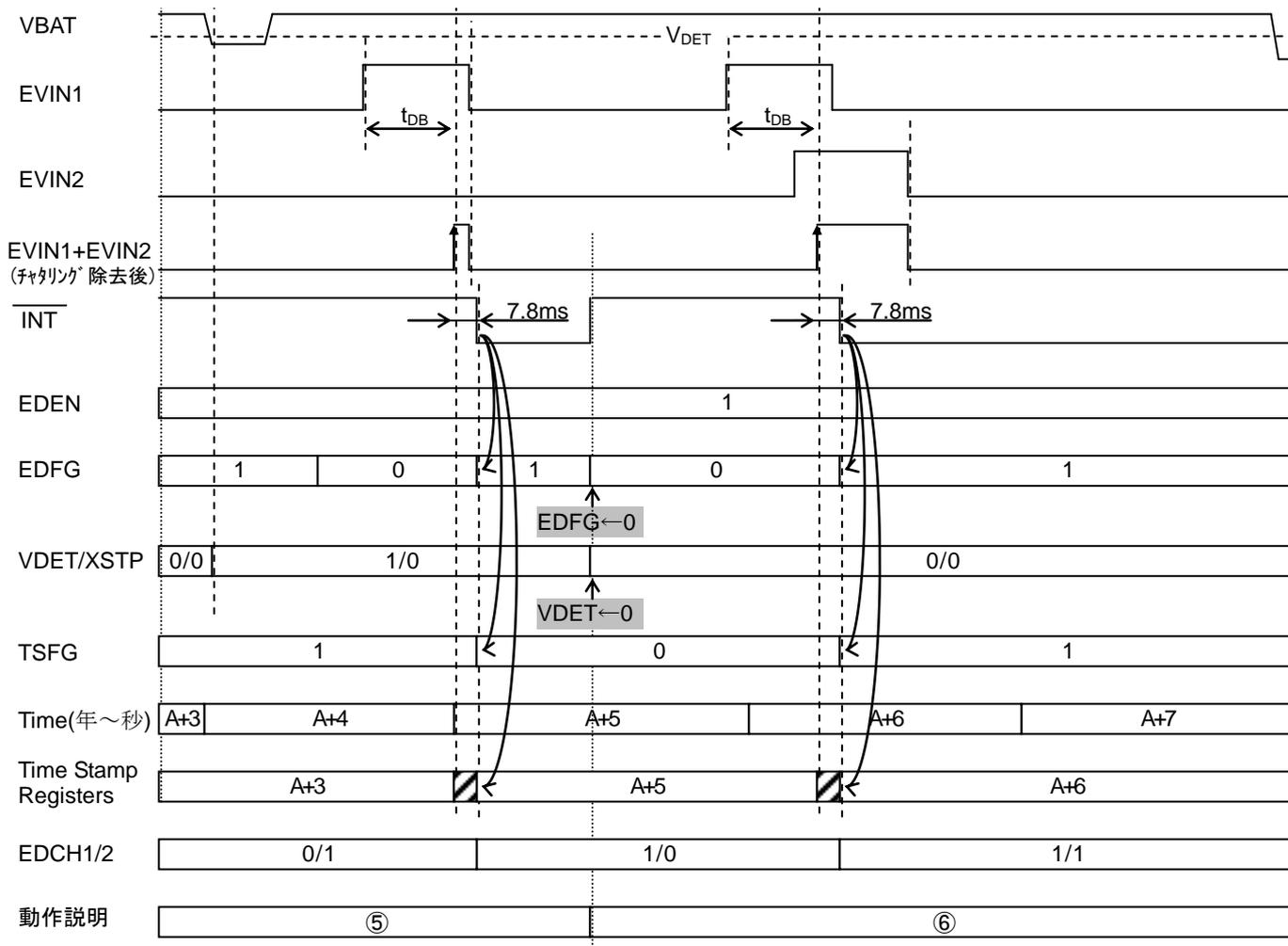
● イベント検出動作



・使用手順

説明番号は前頁および下のタイミングチャートの番号部分を指します。

- ①0V から VDD が投入されて PON=1 となります。 8.1.1 VBAT 端子への電池接続時の注意事項もご確認ください。
 パワーオンリセット機能によってEDEN, EDFG, Time Stamp Registerがゼロクリアされます。
 その後、現在時刻(A年~A秒)を設定して、VDET=0,XSTP=0,EDEN=1に設定してください。
 電源投入後にEDEN=1をセットする場合は、あらかじめEVIN1,2の両入力端子をLowレベルに設定してください。
- ②通常のイベント検出動作です。EVIN2端子にイベントが入力されるとチャタリング除去(Min t_{DB})後の立ち上りエッジが検出されます。
 その7.8ms後にINT端子=Low, EDFG=1,EDCH2=1となり、Time Stamp Registerにその時の時刻が記録されます。
- ③イベント検出状態で、再度イベント入力がある時の動作です。すでにEDFG=1となっているため、
 イベントが発生しても何も変化しません。このときEDFGをゼロクリアするとINT端子はHi-Zに移行します。
 EDEN=0クリアすると Time Stamp Registerはオールゼロクリアされます。
- ④イベントが入力してチャタリング除去後の立ち上りエッジの後にEDENを0→1セットしてもイベント検出は行われず
 次のイベント入力待ちになります。
- ⑤VBAT電圧がV_{DET}以下に低下したことで、VDETビット=1になります。VDET=1の状態イベント検出が発生すると
 TSFGは0クリアされてタイムスタンプ時刻の信頼性低下を示します。
 Time Stamp Registersは、下図ハッチング期間においてゼロクリアされます。
- ⑥EVIN1にイベント入力後t_{DB}以内にEVIN2が発生した場合はEDCH1,EDCH2ともに1になり2つのイベント入力
 が同時に発生したことを示します。Time Stamp Registersは下図ハッチング期間においてゼロクリアされます。



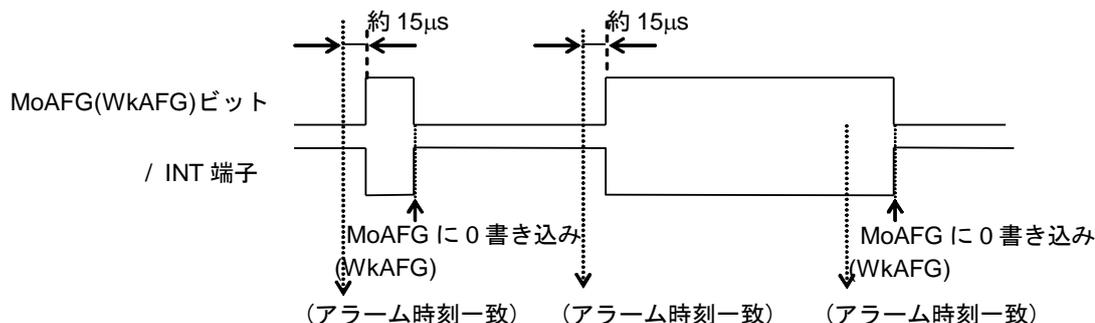
8.3.6 MoAFG, WkAFG 毎月、毎週アラームフラグビット

MoAFG,WkAFG	設定内容	(Default 値)
0	アラーム一致は無い	
1	アラーム一致検出	

MoALE,WkALEビットが1の時のみ有効で、各アラームの設定時刻と現時刻の一致を検出するとその約61 μ s後に1になります。0の書き込みのみ有効で、0を書き込むとアラーム割り込みによる/INT端子出力はOFF(Hi-Z)となります。

1の書き込みの時は何も起こりません。MoALE,WkALEが0の時アラーム動作は無効でMoAFG,WkAFGビットの読み出し値は0となります。

以下にMoAFG,WkAFGと/INT出力の関係を示します。



8.3.7 タイムスタンプレジスタ (BANK=1, アドレス 0-6h)

Adrs	Function	Data							
		D7	D6	D5	D4	D3	D2	D1	D0
0h	タイムスタンプ 秒	EDCH1	TS40	TS20	TS10	TS8	TS4	TS2	TS1
1h	タイムスタンプ 分	EDCH2	TM40	TM20	TM10	TM8	TM4	TM2	TM1
2h	タイムスタンプ 時	-	-	TH20 TP/ \bar{A}	TH10	TH8	TH4	TH2	TH1
3h	タイムスタンプ 曜	-	-	-	-	-	TW4	TW2	TW1
4h	タイムスタンプ 日	-	-	TD20	TD10	TD8	TD4	TD2	TD1
5h	タイムスタンプ 月	-	-	-	TMO10	TMO8	TMO4	TMO2	TMO1
6h	タイムスタンプ 年	TY80	TY40	TY20	TY10	TY8	TY4	TY2	TY1

- ・全てのタイムスタンプレジスタは読み出し専用です。
- ・EVIN1/2端子からのイベント発生を検出すると最初に発生した日時が記録保持されます。次のイベントはEDENを再設定しないと記録されません。
- ・EDENビットに0を書き込むと全てのタイムスタンプレジスタはゼロにクリアされます。

EDCH1,EDCH2 イベント検出時、EVIN1 端子 / EVIN2 端子判定ビット

EDCH2	EDCH1	設定内容	(Default 値)
0	0	EVIN1, EVIN2 端子からのイベント検出なし	
0	1	EVIN1 端子の入力によるイベント検出	
1	0	EVIN2 端子の入力によるイベント検出	
1	1	EVIN1, EVIN2 両端子(同時)によるイベント検出	

EDCH1,EDCH2ビットは、EDEN=1,EDFG=0の状態、最初にHighとなった端子を記憶します。最初にHighとなった入力端子がEVIN1の時EDCH1=1、EVIN2の時EDCH2=1になり、EVIN1,EVIN2が同時にHighとなった場合、EDCH1=EDCH2=1となります。

注：RX-4035LCIにはEVIN2端子がありませんのでEVIN1端子だけがご利用可能です。

このためEDCH2ビットが"1"にセットされることはありません。

8.3.8 Alarm_Wk レジスタ

Alarm_Wk分レジスタ(BANK=0,アドレス8h)

D7	D6	D5	D4	D3	D2	D1	D0	
*	WkM40	WkM20	WkM10	WkM8	WkM4	WkM2	WkM1	(Write 時)
*	WkM40	WkM20	WkM10	WkM8	WkM4	WkM2	WkM1	(Read 時)
0	0	0	0	0	0	0	0	(Default 値*)

Alarm_Wk時レジスタ(BANK=0,アドレス9h)

D7	D6	D5	D4	D3	D2	D1	D0	
*	*	WkH20 WkP/ \bar{A}	WkH10	WkH8	WkH4	WkH2	WkH1	(Write 時)
*	*	WkH20 WkP/ \bar{A}	WkH10	WkH8	WkH4	WkH2	WkH1	(Read 時)
0	0	0	0	0	0	0	0	(Default 値*)

Alarm_Wk曜日レジスタ(BANK=0,アドレスAh)9

D7	D6	D5	D4	D3	D2	D1	D0	
*	WkW6	WkW5	WkW4	WkW3	WkAW2	WkW1	WkW0	(Write 時)
*	WkW6	WkW5	WkW4	WkW3	WkW2	WkW1	WkW0	(Read 時)
0	0	0	0	0	0	0	0	(Default 値*)

*) Default値：0VからのVDD電源オン後、または電源電圧低下等により、PON=1となった時に自動設定される値です。

- ・ “*”印のビットは、0,1の読み出し書き込みが可能です。また、0,1でもアラーム一致には関係ありません。
- ・ WkALE=0の時、各Alarm_Wkレジスタ(3バイト)はユーザーRAMとして使用可能です。
- ・ Alarm_Wk時レジスタD5は、12時間表示時にWkAP/ \bar{A} を示します。(AM時0、PM時1)
24時間表示時にWkH20を示します。(時の10位桁)
- ・ アラーム動作させる場合には、有り得ないアラーム時刻設定のままにしないで下さい。
- ・ 時桁表示は、12時間表示の時 午前0時→12、午後0時→32となります。
(「**レジスタの機能** ● 12 /24」参照)
- ・ AW0~AW6は、曜日カウンタ (W4,W2,W1) = (0,0,0) ~ (1,1,0) に対応します。
- ・ AW0~AW6が全部0の時、Alarm_Wkは出力されません。

以下にアラーム時刻の設定例を示します。

アラーム 設定時刻	曜 日								12 時間表示				24 時間表示		
	日	月	火	水	木	金	土	1 0 時	1 時	1 0 分	1 分	1 0 時	1 時	1 0 分	
	A W 0	A W 1	A W 2	A W 3	A W 4	A W 5	A W 6								
毎日 午前 0 時 00 分	1	1	1	1	1	1	1	1	2	0	0	0	0	0	
毎日 午前 1 時 30 分	1	1	1	1	1	1	1	0	1	3	0	0	1	3	
毎日 午前 11 時 59 分	1	1	1	1	1	1	1	1	1	5	9	1	1	5	
月~金 午後 0 時 00 分	0	1	1	1	1	1	0	3	2	0	0	1	2	0	
日曜 午後 1 時 30 分	1	0	0	0	0	0	0	2	1	3	0	1	3	3	
月水金 午後 11 時 59 分	0	1	0	1	0	1	0	3	1	5	9	2	3	5	

上表のWW0~WW6と曜日の対応は一例でありソフトウェアテーブル上の割り付けは自由です。

曜日カウンタ値が他の日時カウンタ値に影響を与えることは有りません。

8.3.9 Alarm_Mo レジスタ

Alarm_Mo 分レジスタ (BANK=0, アドレスBh)

D7	D6	D5	D4	D3	D2	D1	D0	
*	BM40	BM20	BM10	BM8	BM4	BM2	BM1	(Write 時)
*	BM40	BM20	BM10	BM8	BM4	BM2	BM1	(Read 時)
0	0	0	0	0	0	0	0	(Default 値*)

Alarm_Mo 時レジスタ (BANK=0, アドレスCh)

D7	D6	D5	D4	D3	D2	D1	D0	
*	*	MoH20 MoP/ \bar{A}	MoH10	MoH8	MoH4	MoH2	MoH1	(Write 時)
*	*	MoH20 MoP/ \bar{A}	MoH10	MoH8	MoH4	MoH2	MoH1	(Read 時)
0	0	0	0	0	0	0	0	(Default 値*)

Alarm_Mo 日レジスタ (BANK=1, アドレスBh)

D7	D6	D5	D4	D3	D2	D1	D0	
DYE	*	MoD20	MoD10	MoD8	MoD4	MoD2	MoD1	(Write 時)
DYE	*	MoD20	MoD10	MoD8	MoD4	MoD2	MoD1	(Read 時)
0	0	0	0	0	0	0	0	(Default 値*)

Alarm_Mo 月レジスタ (BANK=1, アドレスCh)

D7	D6	D5	D4	D3	D2	D1	D0	
MOE	*	*	MoMO10	MoMO8	MoMO4	MoMO2	MoMO1	(Write 時)
MOE	*	*	MoMO10	MoMO8	MoMO4	MoMO2	MoMO1	(Read 時)
0	0	0	0	0	0	0	0	(Default 値*)

*) Default 値 : 0VからのVDD電源オン後、または電源電圧低下等により、PON=1となった時に自動設定される値です。

- MoALE=0の時、各Alarm_Moレジスタ(4バイト)はユーザーRAMとして使用可能です。
- Alarm_Mo 時レジスタD5は、12時間表示時にMoP/ \bar{A} を示します。(AM時0、PM時1)
24時間表示時 にMoH20を示します。(時の10位桁)
- アラーム動作させる場合には、有り得ないアラーム時刻設定のままにしないで下さい。
- 時桁表示は、12時間表示の時 午前0時→12、午後0時→32となります。
(「P.12 ■レジスタの機能 ●制御レジスタ1 (2)12/24」参照)
- DYEはAlarm_Wkの日データ、MOEはAlarm_Moの月データをそれぞれ有効(データ1)、無効(データ0)にします。
無効に設定したアラームデータはアラーム比較動作の対象外になるため簡略化したアラーム設定が可能になります。
DYE,MOEの値とアラーム一致条件は下表の通りです。

DYE,MOEとアラーム一致条件

MOE	DYE	内容 (MoALE=1:アラーム Mo Enable 時)	
0	0	指定の時・分(1日に1回)	(Default 値)
0	1	指定の日・時・分(1月に1回)	
1	0	指定の月で 時・分	
1	1	指定の月・日・時・分(1年に1回)	

以下にアラーム時刻の設定例を示します。

例1) 毎年1月1日01時11分

Alarm_Wk レジスタ	ビット								内容
	D7	D6	D5	D4	D3	D2	D1	D0	
分レジスタ	0	0	0	1	0	0	0	1	11分
時レジスタ	0	0	0	0	0	0	0	1	1時
日レジスタ	1	0	0	0	0	0	0	1	D7=1 で日データ比較
月レジスタ	1	0	0	0	0	0	0	1	D7=1 で月データ比較

例2) 毎月1日01時11分

Alarm_Wk レジスタ	ビット								内容
	D7	D6	D5	D4	D3	D2	D1	D0	
分レジスタ	0	0	0	1	0	0	0	1	11分
時レジスタ	0	0	0	0	0	0	0	1	1時
日レジスタ	1	0	0	0	0	0	0	1	D7=1 で日データ比較
月レジスタ	0	x	x	x	x	x	x	x	D7=0 のため 月データ比較せず

例3) 毎日01時11分

Alarm_Wk レジスタ	ビット								内容
	D7	D6	D5	D4	D3	D2	D1	D0	
分レジスタ	0	0	0	1	0	0	0	1	11分
時レジスタ	0	0	0	0	0	0	0	1	1時
日レジスタ	0	x	x	x	x	x	x	x	D7=0 のため 日データ比較せず
月レジスタ	0	x	x	x	x	x	x	x	D7=0 のため 月データ比較せず

8.3.10 ユーザーRAM

(BANK=0,1 アドレス Dh)

D7	D6	D5	D4	D3	D2	D1	D0	
*	*	*	*	*	*	*	*	(Write 時)
*	*	*	*	*	*	*	*	(Read 時)
0	0	0	0	0	0	0	0	(Default 値 *)

*) Default値 : 0VからのVDD電源オン後、または電源電圧低下等により、PON=1となった時に自動設定される値です。

8.3.11 時計カウンタ

秒カウンタ(アドレス0h)

D7	D6	D5	D4	D3	D2	D1	D0	
—	S40	S20	S10	S8	S4	S2	S1	(Write 時)
0	S40	S20	S10	S8	S4	S2	S1	(Read 時)
0	不定	不定	不定	不定	不定	不定	不定	(Default 値 *)

分カウンタ(アドレス1h)

D7	D6	D5	D4	D3	D2	D1	D0	
—	M40	M20	M10	M8	M4	M2	M1	(Write 時)
0	M40	M20	M10	M8	M4	M2	M1	(Read 時)
0	不定	不定	不定	不定	不定	不定	不定	(Default 値 *)

時カウンタ(アドレス2h)

D7	D6	D5	D4	D3	D2	D1	D0	
$\overline{12}/24$	—	P/ \overline{A} or H20	H10	H8	H4	H2	H1	(Write 時)
$\overline{12}/24$	0	P/ \overline{A} or H20	H10	H8	H4	H2	H1	(Read 時)
不定	0	不定	不定	不定	不定	不定	不定	(Default 値 *)

*) Default 値 : 0VからのVDD電源オン後、または電源電圧低下等により、PON=1となった時に自動設定される値です。

- ・ 桁表示(BCDコード) 秒 00~59 で 59 → 00の時、分桁へ桁上げされます
分 00~59 で 59 → 00の時、時桁へ桁上げされます
時 $\overline{12}$ 時間制/24時間制選択ビット参照

- ・ 秒カウンタに書き込みを行うと1秒未満の内部カウンタはリセットされます。

リセット範囲は1Hz~16kHzで計時のスタート誤差は0 ~ -61.04 μ sです。

秒カウンタの設定範囲は0秒~59秒です。うるう秒に用いられる60秒の書き込み後は正常な計時ができません。

秒カウンタの書き込み後は VDET フラグビットをリセット(ゼロクリア)してください。

以降、VDET の読み出しは秒カウンタの書き込み前に行ってください。

- ・ 非存在日時データを設定しないでください。(30時,70分, 33日, 0月,など))
非存在日時状態での時計カウンタ更新値は予測困難で誤動作の原因にもなります。

 $\overline{12}/24$ $\overline{12}$ 時間制/24 時間製選択ビット

$\overline{12}/24$	設定内容	
0	午前、午後を表示する 12 時間制計時	(Default 値)
1	24 時間制計時	

このビットが0の時、12時間表示、1の時、24時間表示になる。時間桁表示表を以下に示します。

24 時間制	12 時間制	24 時間制	12 時間制
00	12 (AM12)	12	32 (PM12)
01	01 (AM 1)	13	21 (PM 1)
02	02 (AM 2)	14	22 (PM 2)
03	03 (AM 3)	15	23 (PM 3)
04	04 (AM 4)	16	24 (PM 4)
05	05 (AM 5)	17	25 (PM 5)
06	06 (AM 6)	18	26 (PM 6)
07	07 (AM 7)	19	27 (PM 7)
08	08 (AM 8)	20	28 (PM 8)
09	09 (AM 9)	21	29 (PM 9)
10	10 (AM10)	22	30 (PM10)
11	11 (AM11)	23	31 (PM11)

12時間・24時間の設定は時刻Dataの書き込み前に行ってください。

8.3.12 曜日カウンタ

(BANK=0 アドレス 3h)

D7	D6	D5	D4	D3	D2	D1	D0	
—	—	—	—	—	W4	W2	W1	(Write 時)
0	0	0	0	0	W4	W2	W1	(Read 時)
0	0	0	0	0	不定	不定	不定	(Default 値 *)

*) Default 値 : 0VからのVDD電源オン後、または電源電圧低下等により、PON=1となった時に自動設定される値です。

- ・ 日桁への桁上げ時にプラス1されます。
- ・ 曜日表示 (7進アップカウント) (W4W2W1)=(000)→(001)→……→(110)→(000)
- ・ 曜日とカウント値の対応は、ユーザーにて自由に設定。(例 日曜日=000など)
- ・ 曜日を使用しない場合を除いて、(W4W2W1)=(111)は書き込まないで下さい。

8.3.13 カレンダーカウンタ

(BANK=0 アドレス 4-6h)

日カウンタ(アドレス4h)

D7	D6	D5	D4	D3	D2	D1	D0	
—	—	D20	D10	D8	D4	D2	D1	(Write 時)
0	0	D20	D10	D8	D4	D2	D1	(Read 時)
0	0	不定	不定	不定	不定	不定	不定	(Default 値 *)

月カウンタ(アドレス5h)

D7	D6	D5	D4	D3	D2	D1	D0	
—	—	—	MO10	MO8	MO4	MO2	MO1	(Write 時)
0	0	0	MO10	MO8	MO4	MO2	MO1	(Read 時)
0	0	0	不定	不定	不定	不定	不定	(Default 値 *)

年桁レジスタ(アドレス6h)

D7	D6	D5	D4	D3	D2	D1	D0	
Y80	Y40	Y20	Y10	Y8	Y4	Y2	Y1	(Write 時)
Y80	Y40	Y20	Y10	Y8	Y4	Y2	Y1	(Read 時)
不定	不定	不定	不定	不定	不定	不定	不定	(Default 値 *)

*) Default 値 : 0VからのVDD電源オン後、または電源電圧低下等により、PON=1となった時に自動設定される値です。

- ・ オートカレンダー機能により、桁表示 (BCDコード) は、

日桁(D20-D1) 1~31 (1,3,5,7,8,10,12月)

1~30 (4,6,9,11月)

1~29 (2月 うるう年)

1~28 (2月 通常年)

カウント値が1に戻る時に月桁へ桁上げされます

月桁(MO10-MO1) 1~12で、カウント値が1に戻る時に年桁へ桁上げされます

年桁(Y80-Y1) 00~99で、00,04,08,……,92,96がうるう年として2月を29日までカウントします。

- ・ 非存在日時データを設定しないでください。(30時,70分,33日,0月,など)

非存在値から更新された時計カウンタ値は予測困難で誤動作の原因になります。

(うるう年の割り当て)

西暦の100年毎、すなわち西暦の下2桁が00年は閏年ではありません。(1900年、2100年、2200年)

また、西暦で400の倍数年は閏年です。(1600年、2000年、2400年)

RX4035は閏秒補正に用いられる60秒の書き込みには非対応です。

8.4. 時計精度調整機能

RTC の内蔵時計を進み側に調整、または遅れ側に調整することができます。

この機能を応用してご使用される温度環境に最適な調整を行うことでより高精度な時刻計時が可能です。

*時計精度調整機能によって CLKOUT 端子の 32.768 kHz 出力周波数精度は影響を受けません。

8.4.1. 関連レジスタ

Address	Function	bit 7	bit 6	bit 5	bit 4	bit 3	bit 2	bit 1	bit 0
7	Digital Offset (Default)	TEST (0)	F6 (0)	F5 (0)	F4 (0)	F3 (0)	F2 (0)	F1 (0)	F0 (0)

*) bit7 の TEST は RW 可能ですが、常にゼロクリア状態を維持してください。

• F6 ~ F0 の 7 bit の符号化 2 進数の設定により、32.768kHz の内部水晶発振回路より作成している時計/時計精度を、 $\pm 3.05 \times 10^{-6}$ 単位で 最大 $\pm 189.1 \times 10^{-6}$ まで進ませる あるいは 遅らせることができます。

*1) 本機能を使用しない場合は、F7 ~ F0 の全てを "0" にしてください。

*2) 本機能は 20 秒に 1 回ごと (00 秒, 20 秒, 40 秒) に動作しますので、そのタイミングで発生する定周期割り込みの周期は変化します。([項 8.4. 定周期割り込み機能] を参照してください)

8.4.2. 調整量

1) 調整範囲 と 分解能

調整範囲	調整分解能	内部での調整実施タイミング
$-189.1 \times 10^{-6} \sim +189.1 \times 10^{-6}$	$\pm 3.05 \times 10^{-6}$	20 秒毎に 1 回 (00 秒, 20 秒, 40 秒のとき)

2) 調整量 と 調整値

調整量 ($\times 10^{-6}$)	調整データ 10 進 / 16 進	bit 7 0	bit 6 F6	bit 5 F5	bit 4 F4	bit 3 F3	bit 2 F2	bit 1 F1	bit 0 F0
-189.10	+63 / 3F h	0	0	1	1	1	1	1	1
-186.05	+62 / 3E h	0	0	1	1	1	1	1	0
-183.00	+61 / 3D h	0	0	1	1	1	1	0	1
⋮	⋮	⋮							
-9.15	+4 / 04	0	0	0	0	0	1	0	0
-6.10	+3 / 03	0	0	0	0	0	0	1	1
-3.05	+2 / 02 h	0	0	0	0	0	0	1	0
OFF	1 / 01 h	0	0	0	0	0	0	0	1
OFF	0 / 00 h	0	0	0	0	0	0	0	0
+3.05	-1 / 7F h	0	1	1	1	1	1	1	1
+6.10	-2 / 7E h	0	1	1	1	1	1	1	0
+9.15	-3 / 7D h	0	1	1	1	1	1	0	1
⋮	⋮	⋮							
+183.00	-60 / 44 h	0	1	0	0	0	1	0	0
+186.05	-61 / 43 h	0	1	0	0	0	0	1	1
+189.10	-62 / 42 h	0	1	0	0	0	0	1	0
OFF	-63 / 41 h	0	1	0	0	0	0	0	1
OFF	-64 / 40 h	0	1	0	0	0	0	0	0

8.4.3. 調整例

CLKOUT 端子から出力される内蔵水晶発振周波数は 32.768kHz が時計誤差ゼロになります。

例 1) 時計を進み側に調整する場合。

例) CLKOUT クロック出力が 32.7677kHz のときの時計精度誤差を調整する(進み側に調整)。

(1) 現在のズレ量を把握する。

$$\begin{aligned} 32.7677\text{kHz} &\rightarrow (32.7677 - 32.768) / 32.768 \\ &\rightarrow -9.16 \times 10^{-6} \end{aligned}$$

(2) 現在のズレ量に対する最適調整データ(10進数)を算出する。

$$\begin{aligned} \text{調整データ} &= \text{ズレ量} / \text{調整分解能} \\ &= -9.16 / 3.05 \\ &\approx -3 \text{ (小数点以下を四捨五入する)} \end{aligned}$$

* 遅れを進めるには逆数で補正すれば良いこととなりますが、本機種では調整の +/- の関係を逆にしておりますので そのまま上記の計算式により算出します。

(3) 設定調整データ(16進数)を算出する

7 bit の符号化 2 進数を考慮したうえで 設定調整データを算出するには、128(80h)から調整データ(10進数)を引き算します。

$$\begin{aligned} \text{設定調整データ} &= 128 - 3 = 125 \text{ (10進数)} \\ &= 80\text{h} - 03\text{h} = 7\text{Dh} \text{ (16進数)} \end{aligned}$$

例 2) 時計を遅れ側に調整する場合。

例題) CLKOUT クロック出力が 32.7683kHz のときの時計精度誤差を調整する(遅れ側に調整)。

(1) 現在のズレ量を把握する。

$$\begin{aligned} 32.7683\text{kHz} &\rightarrow (32.7683 - 32.768) / 32.768 \\ &\rightarrow +9.16 \times 10^{-6} \end{aligned}$$

(2) 現在のズレ量に対する最適調整データ(10進数)を算出する。

$$\begin{aligned} \text{調整データ} &= (\text{ズレ量} / \text{調整分解能}) + 1 \\ &= (+9.16 / 3.05) + 1 \quad * \text{基準が 01h のため、+1 する} \\ &\approx +4 \text{ (小数点以下を四捨五入する)} \end{aligned}$$

* 進めを遅らせるには逆数で補正すれば良いこととなりますが、本機種では調整の +/- の関係を逆にしておりますので そのまま上記の計算式により算出します。

(3) 設定調整データ(16進数)を算出する

4 を、そのまま 16 進数化します。

$$\text{設定調整データ} = 04\text{h} \text{ (16進数)}$$

8.5. データのリード/ライト

8.5.1. データの転送方式

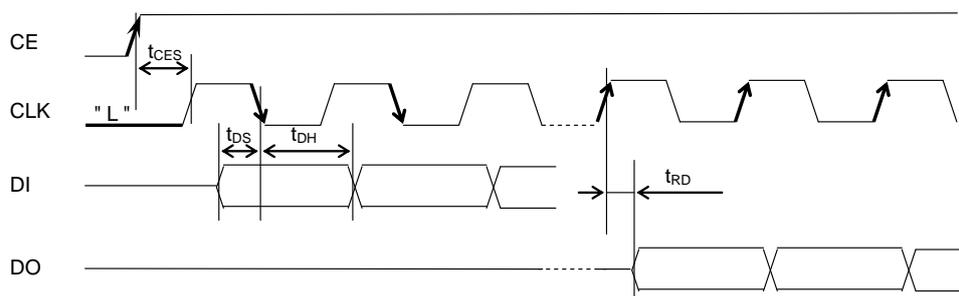
1) CE とデータの取り込みタイミング

RX-4035はCE(チップイネーブル), CLK(シリアルクロック), DI(データ入力), DO(データアウトプット)の4つの端子でデータのやり取りを行う4線式シリアルインタフェースを採用しています。

データ転送は、CLKとDI, DOの関係を「立ち下がりエッジ取り込み、立ち上がりエッジ出力」と「立ち上がりエッジ取り込み、立ち下がりエッジ出力」の2通りから選択使用できます。

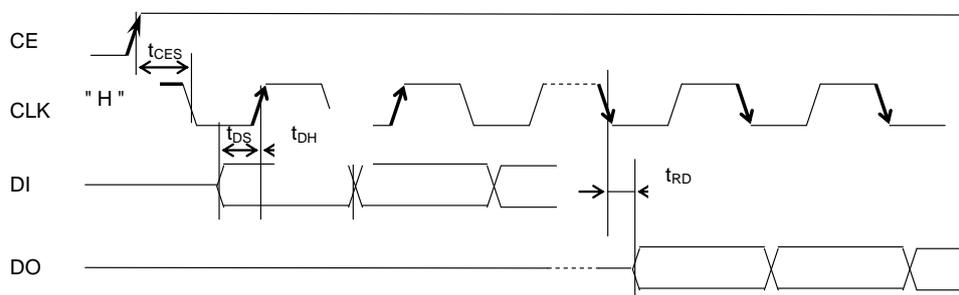
(1) データの 立ち下がりエッジ取り込み、立ち上がりエッジ出力

CEがLからHに変化した時にCLKがLであれば、「立ち下がりエッジ取り込み、立ち上がりエッジ出力」になります。



(2) データの 立ち上がりエッジ取り込み、立ち下がりエッジ出力

一方、CEがLからHに変化した時にCLKがHであれば、「立ち上がりエッジ取り込み、立ち下がりエッジ出力」になります。



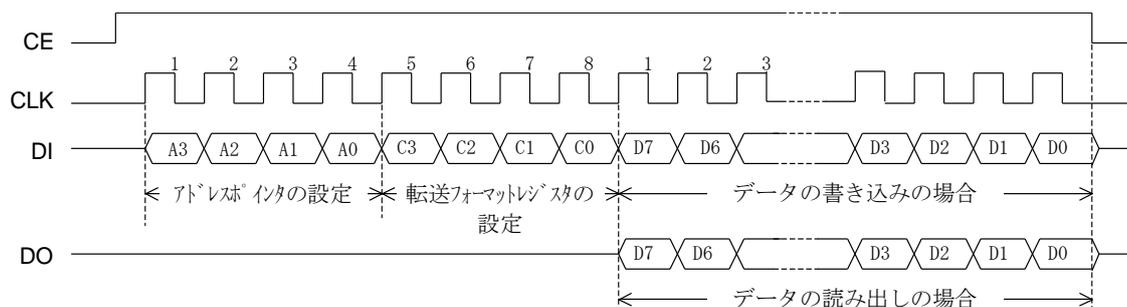
2) データ転送のフォーマット

データの転送はCE入力の立ち上がりから開始され、立ち下がりで終了します。

1バイト(8ビット)を1単位として行われ、何バイトでも連続して転送可能です。

最初の1バイトの前半4ビットでホストより転送を開始する先頭アドレスの指定(アドレスポインタの設定)を行い、後半4ビットでデータの書き込みか読み出しか、転送のフォーマットをどのようにするか(転送フォーマットレジスタの設定)を決めます。

全ての転送はMSBファーストで行われます。



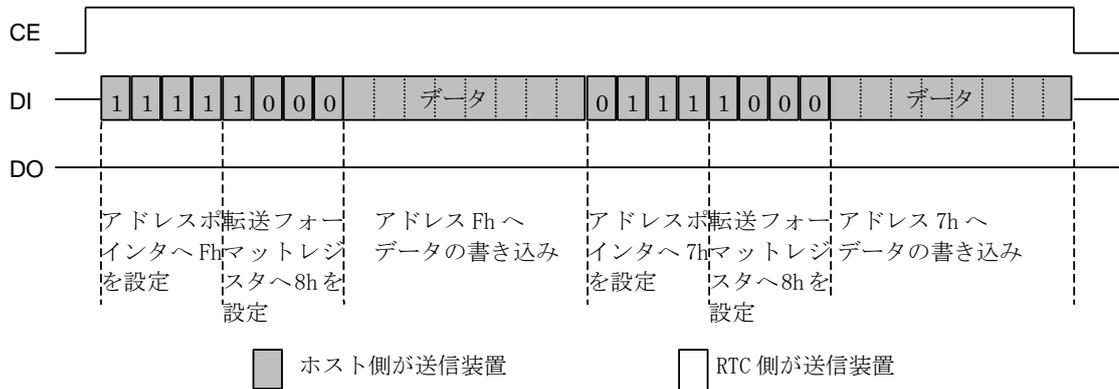
※転送フォーマットは読み出し用に2種類、書き込み用に2種類有ります。

8.5.2. データ転送書き込みフォーマット

1) 1バイト書き込み

データ書き込みの第1の方法はデータ転送を1バイトだけ単独に行う方法です。
 アドレスポインタに書き込みを行いたいアドレスを指定し、転送フォーマットレジスタには8hを書き込みます。
 1バイトデータを転送した後CE端子をLにして転送を終了させることもできますし、そのまま新たにアドレスと転送フォーマットを指定して転送を続けることもできます。

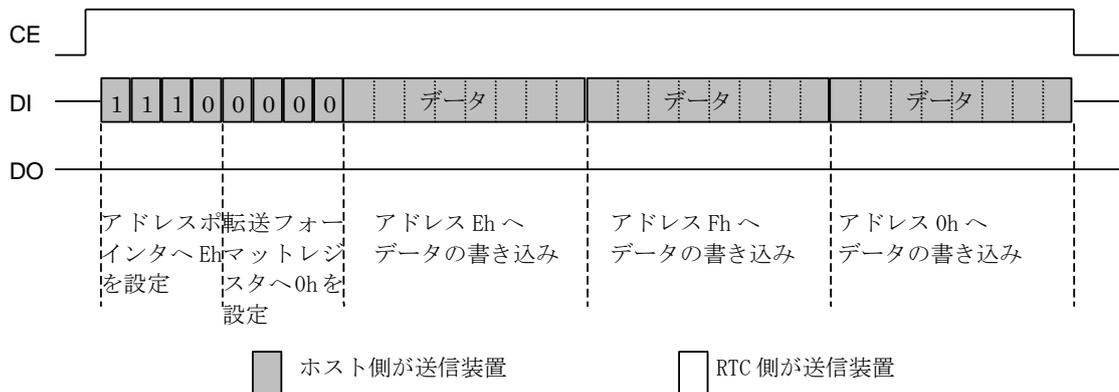
データ書き込み例 (アドレス Fh と 7h に書き込みを行う場合)



2) バースト書き込み

データ書き込みの第2の方法はデータ転送を連続して行う方法です。
 アドレスポインタに書き込みを行いたい先頭のアドレスを指定し、転送フォーマットレジスタには0hを書き込みます。
 アドレスポインタは1バイトのデータを転送するごとにインクリメントされます。
 アドレスポインタのFhの次は0hになります。
 最後はCE端子をLにして転送を終了させます。

データ書き込み例 (アドレス Eh, Fh, 0h に書き込みを行う場合)

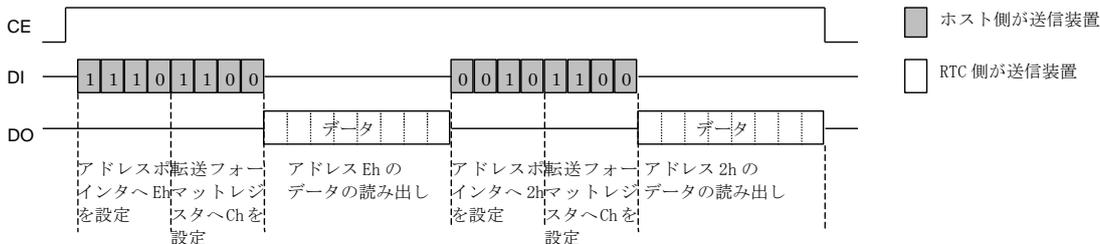


8.5.3. データ転送読み出しフォーマット

1) 1バイト読み出し

データ読み出しの第1の方法はデータ転送を1バイトだけ単独に行う方法です。
 アドレスポインタに読み出しを行いたいアドレスを指定し、転送フォーマットレジスタにはChを書き込みます。
 1バイトデータを転送した後CE端子をLにして転送を終了させることもできますし、そのまま新たにアドレスと転送フォーマットを指定して転送を続けることもできます。

データ読み出し例 (アドレスEhと2hのデータを読み出す場合)



2) バースト読み出し

読み出しの第2の方法はデータ転送を連続して行う方法です。
 アドレスポインタに読み出しを行いたい先頭のアドレスを指定し、転送フォーマットレジスタには4hを書き込みます。アドレスポインタは1バイトのデータを転送するごとにインクリメントされます。
 アドレスポインタのFhの次は0hになります。
 最後はCE端子をLにして転送を終了させます。

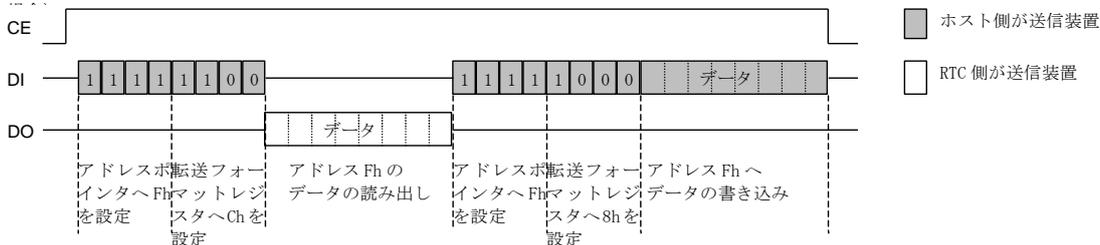
データ読み出し例 (アドレスFh, 0h, 1hの読み出しを行う場合)



3) 連続読み出し、連続書き込み

1バイト読み出し、1バイト書き込みの後、続けて他の転送方式を行うこともできます。

データ読み出し書き込みを続けて行う例(アドレスFhのデータを読み出して書き込みを行う場合)



※ 読み出し書き込みのフォーマットと転送フォーマットレジスタの関係をまとめると以下の表のようになります。

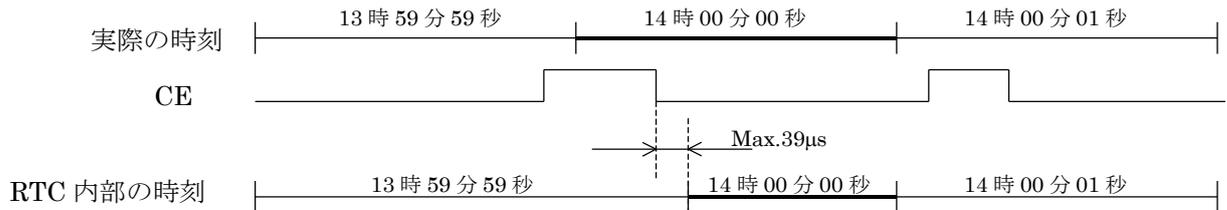
	1バイト	バースト(連続)
RTC への書き込み	8 h (1,0,0,0)	0 h (0,0,0,0)
RTC からの読み出し	C h (1,1,0,0)	4 h (0,1,0,0)

8.5.4. 時刻データの読み出し書き込みに関する注意

時刻の読み出し書き込みを行っている最中に時刻の桁上げがあった場合、誤った時刻が読み出されたり書き込まれる場合があります。

例えば 13 時 59 分 59 秒に読み出しを開始し、「秒→分→時」と読み出しを行っている最中の「秒→分」まで読み出しを行った時に 14 時 00 分 00 秒になったとします。読み出される時刻は秒=59 秒、分=59 分、時=14 時となり、14 時 59 分 59 秒になり、まるまる 1 時間間違った時刻が読み出されてしまいます。同様の現象は書き込み時にも起ります。

RX-4045 では これらの誤読み出し/誤書き込みを防ぐために CE 端子が H の期間は時刻の桁上げを一時的にホールドし、CE 端子が L になった時にホールドを解除して桁上げを行う機能が働きます。但し、秒の桁上げのホールドは 1 秒ぶんしかできないため 1 秒以内に CE を L に戻す必要があります。



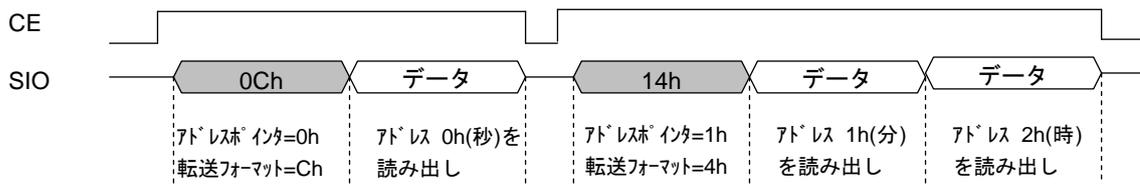
本機能を有効に活用するために、時刻の読み出し書き込み時には以下の注意が必要です。

- ① 1 回の時刻の読み出し書き込みの間は CE を H のままにしてください。
- ② CE=H の期間は 1 秒以内になるようにしてください。万一、時刻の読み出し中などにホスト側がダウンする可能性がある場合は、ホストがダウンしたと同時に CE=L またはオープンになるように周辺回路に配慮してください。
CE=H が 1 秒以上継続するとその間は時刻更新が停止し続けて大幅な時刻遅れを招きますのでご注意ください。
- ③ CE を L から H に立ち上げた後 アドレス 0h~6h にアクセスが始まるまで、31µs 以上の時間を空けて下さい。(RX-4045 が時刻の桁上げの最中の場合、この間に桁上げ作業を終了させます。)
- ④ CE を H から L にして次に H にするまでに 61µs 以上の時間を空けて下さい。(CE=H の期間に時刻の桁上げがあった場合、RX-4045 はこの間に桁上げの補正を行います。)
- ⑤ 明らかに時刻の桁上げがないタイミングで時刻の読み出し書き込みを行う場合 (例えば、レベルモードの定周期割り込みやアラーム割り込みに同期して時刻の読み出し書き込みを行う場合) は、上記①③④に関する配慮の必要はありません。

※次頁に時刻読み出し書き込みの良い例、悪い例を掲げます。

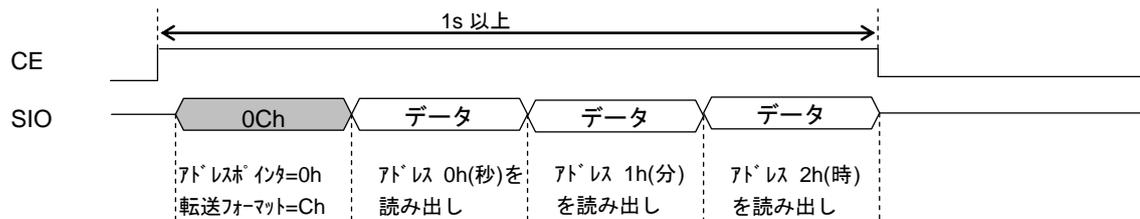
悪い例①：時刻の読み出し中に CE が 1 度 L

下記例の場合、分の読み出し時刻は秒の読み出し時刻の+1 秒後になる可能性があります。



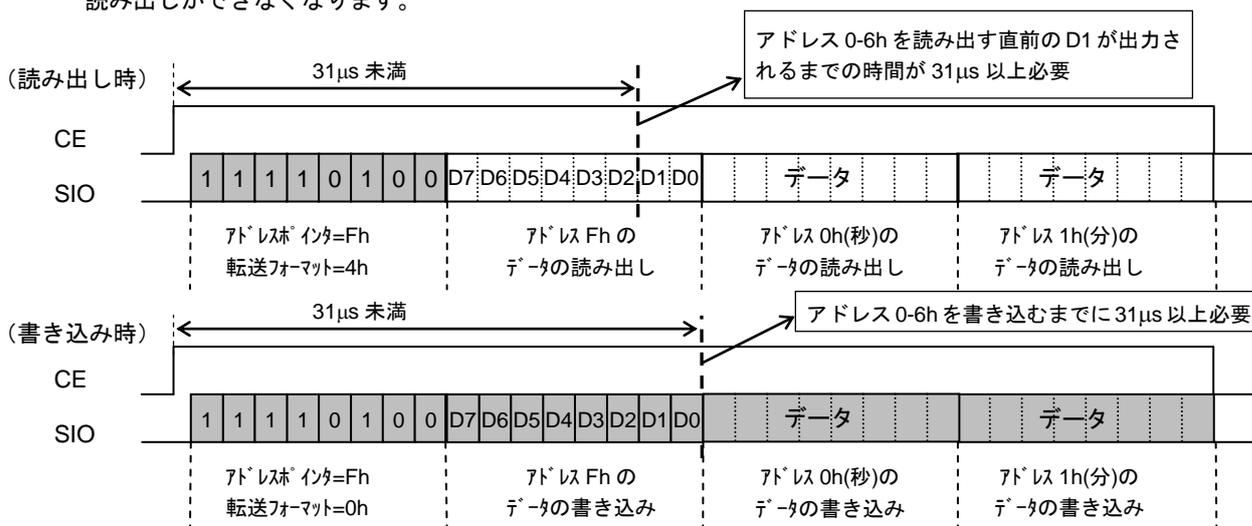
悪い例②：CE 端子 High の期間が 1 秒以上

CE 端子が High の期間が 1 秒以上の場合、CE 端子 Low 後の補正は+1 秒しか行わないため、CE=HIGH 区間に 1 回以上の秒桁更新が発生すると時計が遅れます。



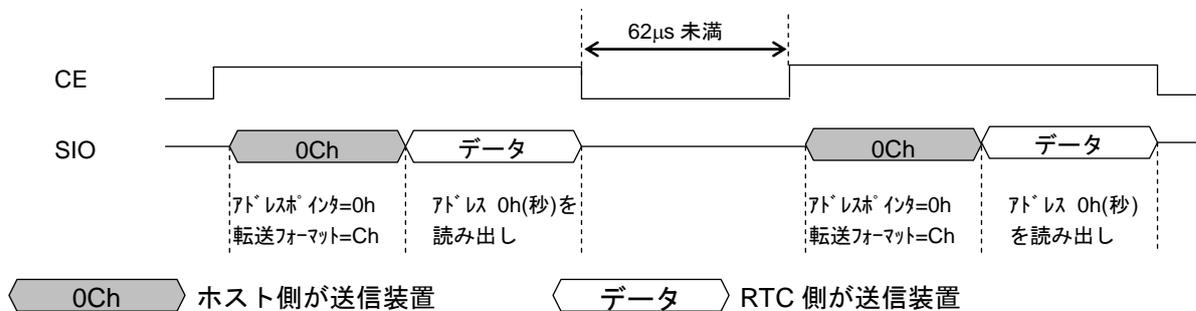
悪い例③：CE 端子 High の後、アドレス 0-6h に書き込み／読み出しするまでの時間が 31μs 未満

CE 端子 High の後、桁上げが終了するのに Max. 31μs 要しますので、下記例の場合、正しい書き込み／読み出しができなくなります。



悪い例④：CE を H から L にして、次に H にするまでが 62μs 未満

CE 端子が High の期間に時刻の桁上げがあった場合、CE 端子が High→Low の後、Max. 62μs の間に+1 秒補正を行います、62μs 未満の場合、+1 秒補正が行われず時計が遅れる可能性があります。



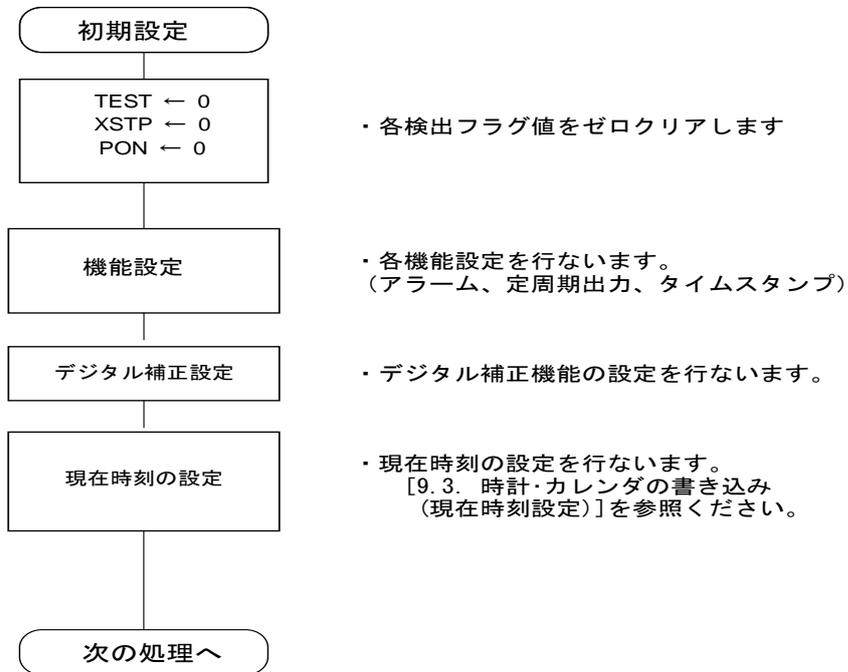
0Ch ホスト側が送信装置

データ RTC 側が送信装置

9 フローチャート

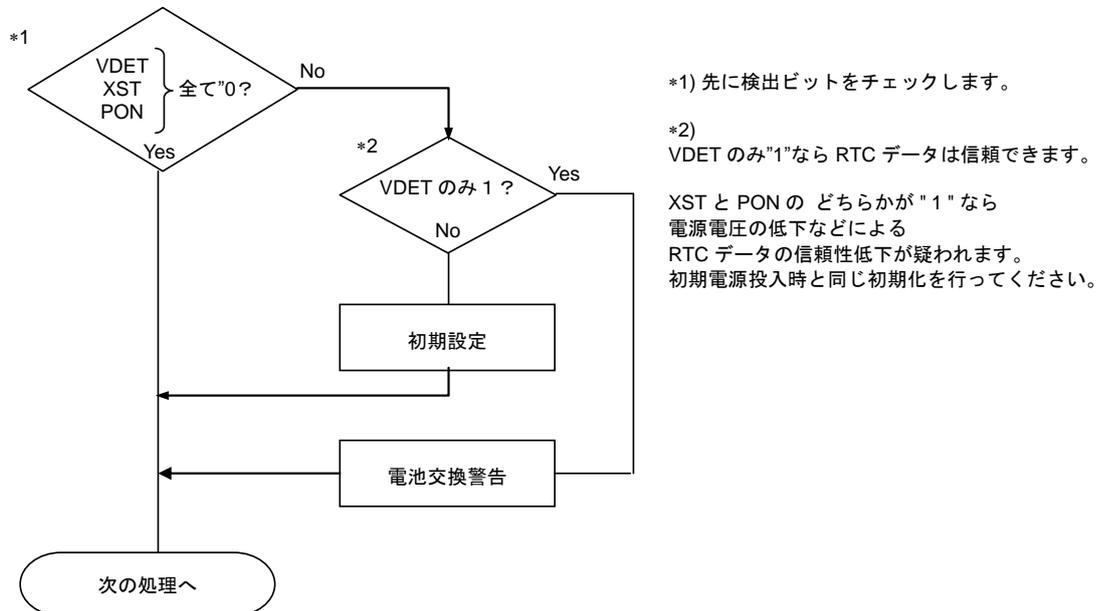
9.1. 初期電源投入時の手続き (初期設定)

9.1.1. 初期設定



9.2. バックアップからの復帰時の手続き

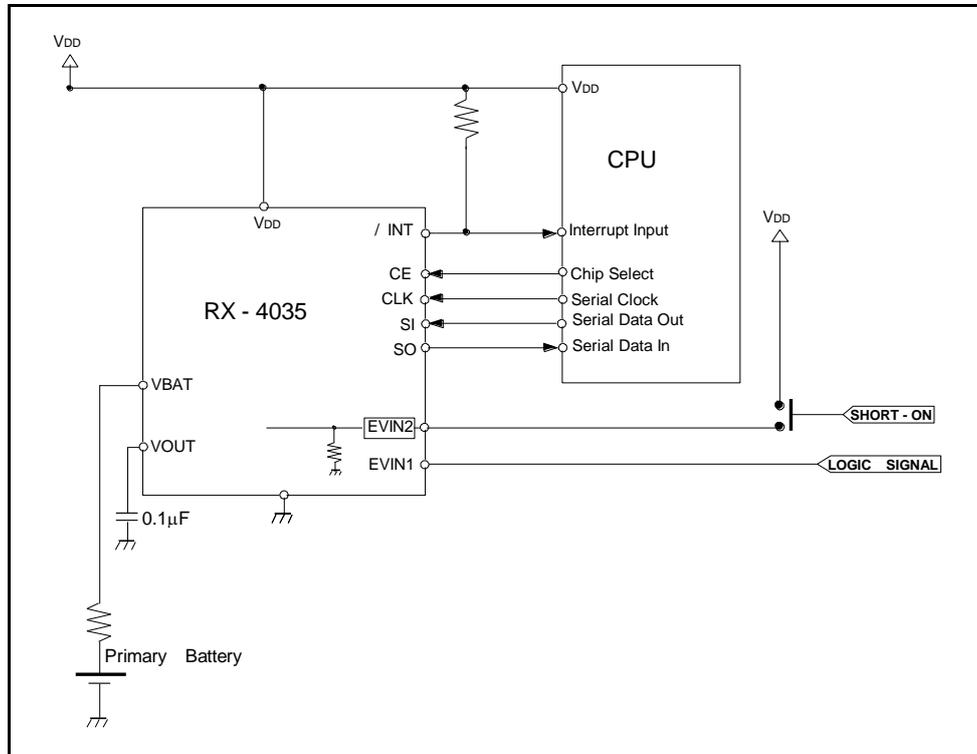
バックアップ復帰処理



9.3. 時計・カレンダーの書き込み (現在時刻設定)



10. 外部接続例



11. 外形寸法図 / マーキングレイアウト

11.1. 外形寸法図

RX-4035 SA (SOP-14pin)

- 外形寸法図

Top view dimensions: 10.1 ± 0.2 (width), 7.4 ± 0.2 (height), 5.0 (height to center), 0.05 Min. (lead height), 0.35 (lead width), 1.27 (lead pitch), 1.2 (lead width), #14, #8, #1, #7.

Side view dimensions: 0.6 (lead thickness), 0.15 (lead thickness).

Lead angle: 0° - 10°.

- 推奨はんだ付けパターン図

Soldering pattern dimensions: 1.4 (pad width), 5.4 (pad length), 1.4 (pad width), 1.27 (pitch), 0.7 (pitch), 1.27 × 6 = 7.62 (total length).

Unit : mm

*1) 点線内(表・裏)の一部に 内蔵水晶振動子の金属ケースが見えることがありますが、デバイスの特性に影響はありません。

RX - 4035 LC (VSOJ - 12pin)

- 外形寸法図

Top view dimensions: 3.6 ± 0.2 (width), 2.4 (height), #12, #7, #1, #6, 0.5, 0.22, 0.08 (M).

Side view dimensions: 0.1 (lead thickness), 2.8 ± 0.2 (height), 0.4 (lead thickness).

Bottom view dimensions: 0 Min., 1.2 Max., 0.08.

- 推奨はんだ付けパターン図

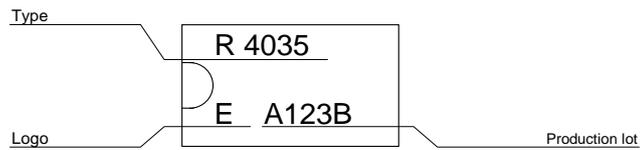
Soldering pattern dimensions: 2.5 (pad width), 3.2 (pad length), 0.8 (pad width), 1.6 (pad length), 0.8 (pad width), 2.4 (pad length), 0.5 (pitch), 0.27 (pitch), 2.77 (total length).

Unit : mm

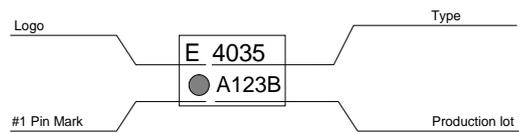
* 本製品は、裏面にガラスを使用しております。
(下記注意事項を参照ください)

11.2. マーキングレイアウト

RX - 4035 SA (SOP-14pin)



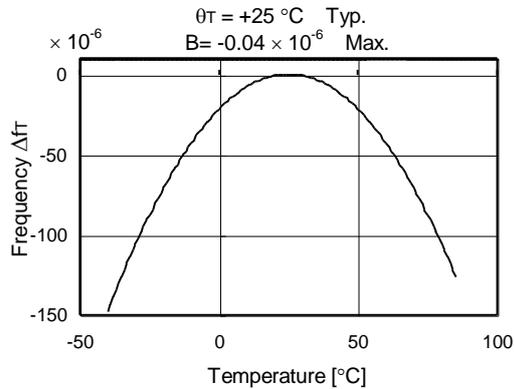
RX - 4035 LC (VSOJ-12pin)



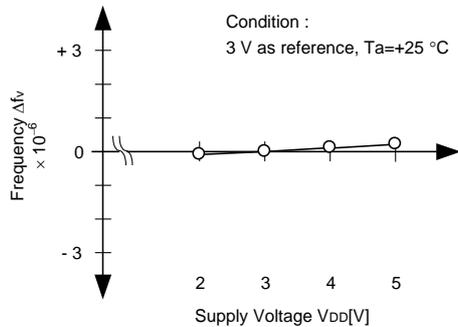
* 表示内容は、捺印と表示の大略を示すもので、字形・大きさ および 位置の詳細を規定するものではありません。

12. 参考データ

(1) 周波数温度特性例



(2) 周波数電圧特性例



[周波数安定度の求め方]

1. 周波数温度特性は、以下の式で近似できます。

$$\Delta f_T = B (\theta_T - \theta_X)^2$$

Δf_T : 任意の温度における周波数偏差

B : 2次温度係数

$$-0.04 \times 10^{-6} / \text{ }^\circ\text{C}^2 \text{ Max.}$$

θ_T (°C) : 頂点温度 (+25±5 °C)

θ_X (°C) : 任意の温度

2. 時計精度を求めるためには、更に周波数精度と電圧特性を加えます。

$$\Delta f/f = \Delta f/f_0 + \Delta f_T + \Delta f_V$$

$\Delta f/f$: 任意の温度,電圧における

時計精度 (周波数安定度)

$\Delta f/f_0$: 周波数精度

Δf_T : 任意の温度における周波数偏差

Δf_V : 任意の電圧における周波数偏差

3. 日差の求め方

$$\text{日差} = \Delta f/f \times 86400(\text{秒})$$

※86400 秒=60 秒 × 60 秒 × 24 時間

※例えば、 $\Delta f/f = 11.574 \times 10^{-6}$ で 約 1 秒/日 の誤差になります。

13. 使用上の注意事項

1) 取り扱い上の注意事項

- 本モジュールは水晶振動子を内蔵していますので、過大な衝撃・振動を与えないようにしてください。
また、低消費電力実現のために C-MOS IC を用いておりますので、以下に注意して使用してください。

(1) 静電気

耐静電気破壊保護回路は内蔵しておりますが、過大な静電気が加わると IC が破壊されるおそれがありますので、梱包 および運搬容器には導電性の物を使用してください。はんだごてや測定回路などは高電圧リークのないものを使用し、実装時・作業時にも静電気対策をお願いいたします。

(2) ノイズ

電源 および 入出力端子に過大な外来ノイズが印加されますと、誤動作やラッチアップ現象等による破壊の原因となることがあります。安定動作のため、本モジュールの電源端子 (VDD - GND 間) の極力近い場所に 0.1 μ F 以上のパコン(セラミックを推奨)を使用してください。また、本モジュールの近くには、高ノイズを発生するデバイスを配置しないようにしてください。
※ 図 1 の網掛部分()には信号線を接近させず、可能であれば GND パターンで埋めてください。

(3) 入力端子の電位

入力端子が中間レベルの電位になることは、消費電力の増加、ノイズマージンの減少、素子の破壊等につながりますので、VIL/VIH 仕様の範囲でご使用ください。

(4) 未使用入力端子の処理

入力端子の入カインピーダンスは非常に高く、開放状態での使用は不定電位やノイズによる誤動作の原因につながります。未使用の入力端子は、VDD または GND に電位固定してください

2) 実装上の注意事項

(1) はんだ付け温度

パッケージ内部が +260 $^{\circ}$ C を越えますと、水晶振動子の特性劣化 および 破壊を招く場合がありますので、弊社ははんだ耐熱性評価プロファイルを超えない領域でのご使用を推奨します。ご実装前に必ず実装条件 (温度・時間) をご確認ください。また、条件変更時も同様の確認をしていただいた後に ご使用ください。

※ 図 2 に、弊社はんだ耐熱性評価プロファイル (Ref. JEDEC J - STD - 020C) を掲載します。

(2) 実装機

本製品は裏面に硝子を使用しておりますので、使用機器、条件等によっては実装時の衝撃力により製品の破壊を招く場合があります。ご使用前には必ず、実装時の製品への負荷が極力少なくなる条件 (基板上への搭載速度を遅くする、チャックを弱くする など) を確認していただいてから ご使用ください。条件変更時も、同様の確認をしていただいてから ご使用ください。

本製品と実装基板の間に異物がありますと、製品の破壊を招く場合があります。実装時には、異物にもご注意ください。

また、実装時・作業時には、静電気対策をお願いいたします。

(3) 超音波

超音波を使用する機器 (超音波洗浄機や超音波はんだ付け等) は 内蔵水晶振動子が共振破壊される場合がありますので、超音波機器をご使用後の製品保証はいたしかねます。

(4) 実装方向

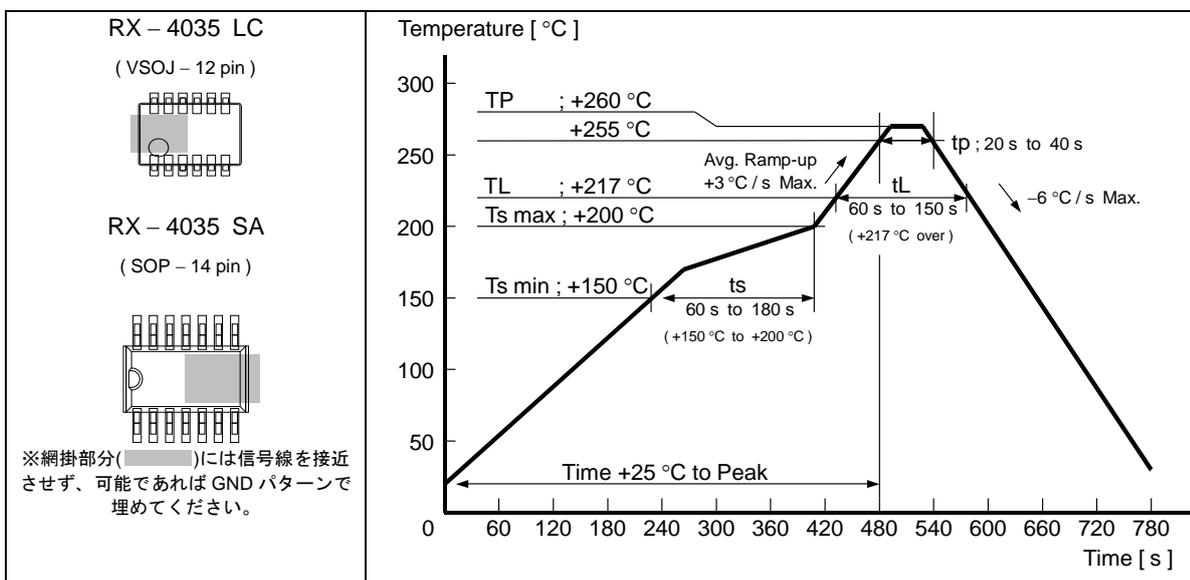
逆向きに実装しますと破壊の原因となります。方向を確認した上で実装を行なってください。

(5) 端子間リーク

製品が汚れていたり結露している状態などで電源投入しますと 端子間リークを招く場合がありますので、洗浄し さらに 乾燥させた後に電源投入を行なってください。

(6) 製品実装後の接着剤の使用禁止

RX-4035LC は パッケージの裏面に硝子を使用しています。本製品を基板実装後に、アンダーフィル等の接着剤が 実装面とガラス面の間に侵入すると、その後、接着剤の熱膨張などにより硝子が割れる可能性があります。この場合は、水晶発振が停止しますので、接着剤はご使用を中止していただくか、本製品に接着剤が接近しないように、実装上の配慮をお願いいたします。



Application Manual

セイコーエプソン株式会社

〒191-8501 東京都日野市日野 421-8
TEL (042) 587-5315 (直通) FAX (042) 587-5014

〒541-0059 大阪市中央区博労町 3-5-1 御堂筋グランタワー 15F
TEL (06) 6120-6510 (直通) FAX(06) 6120-6782

〒460-0008 名古屋市中区栄 1-10-21 名古屋御園ビル 6F
TEL (052) 205-8431 (直通) FAX (052) 231-2537

インターネットによる情報配信

<http://www5.epsondevice.com/ja/>

代理店 _____