

# アプリケーションマニュアル

Real Time Clock Module

**RX-4045SA/NB**

● **本マニュアルのご使用につきましては、次の点にご留意願います。**

1. 本資料の内容については、予告なく変更することがあります。量産設計の際は最新情報をご確認ください。
2. 本資料の一部、または全部を弊社に無断で転載、または、複製など他の目的に使用することは堅くお断りいたします。
3. 本資料に記載される応用回路、プログラム、使用方法等はあくまでも参考情報であり、これらに起因する第三者の知的財産権およびその他の権利侵害あるいは損害の発生に対し、弊社は如何なる保証を行うものではありません。また、本資料によって第三者または弊社の知的財産権およびその他の権利の実施権の許諾を行うものではありません。
4. 特性表の数値の大小は、数値線上の大小関係で表します。
5. 輸出管理について
  - (1) 製品および弊社が提供する技術を輸出等するにあたっては「外国為替および外国貿易法」を遵守し、当該法令の定める必要な手続をおとりください。
  - (2) 大量破壊兵器の開発等およびその他の軍事情途に使用する目的をもって製品および弊社が提供する技術を輸出等しないでください。また、これらに使用するおそれのある第三者に提供しないでください。
6. 製品は一般電子機器に使用されることを意図し設計されたものです。特別に高信頼性を必要とする以下の特定用途に使用する場合は、弊社の事前承諾を必ず得てください。承諾無き場合は如何なる責任も負いかねることがあります。
  - 1 宇宙機器（人工衛星・ロケット等） 2 輸送車両並びにその制御機器（自動車・航空機・列車・船舶等）
  - 3 生命維持を目的とした医療機器 4 海底中継機器 5 発電所制御機器 6 防災・防犯装置 7 交通用機器
  - 8 その他；1～7 と同等の信頼性を必要とする用途

本資料に掲載されている会社名、商品名は、各社の商標もしくは登録商標です。

## ETM01J 改定履歴

Rev No.	Date	Page	Description
ETM01J-01	2005/07		制定
ETM01J-02	2006/10		
ETM01J-03	2012/12		
ETM01J-04	2016/06		VDET ビット 秒データ書き込み後は VDET をゼロクリアしてください。

## 目次

1. 概要	1
2. ブロック図	1
3. 端子説明	2
3.1. 端子配置	2
3.2. 端子機能	2
4. 絶対最大定格	3
5. 推奨動作条件	3
6. 周波数特性	3
7. 電気的特性	4
7.1. DC 電気的特性	4
7.2. AC 電気的特性	5
8. 使用方法	6
8.1. 機能概要	6
8.2. レジスタ説明	7
8.3. 時計精度調整機能	14
8.4. 定周期割り込み機能	16
8.5. アラーム W 機能	18
8.6. アラーム D 機能	20
8.7. 割り込み機能動作時の /INT 出力に関して	21
8.8. 各種検出機能	22
8.9. データのリード/ライト	25
8.10. 外部接続例	30
9. 外形寸法図 / マーキングレイアウト	331
10. 参考データ	332
11. 使用上の注意事項	333

## 4 線式シリアルインタフェース リアルタイムクロックモジュール

## RX - 4045 SA/NB

- 高精度に周波数調整された 32.768 kHz の水晶振動子を内蔵 (  $T_a = +25^{\circ}\text{C}$  時、 $\pm 5 \times 10^{-6}$  )
- 4 線式シリアルインタフェース ( CE, CLK, DI, DO )
- 時計(時・分・秒), カレンダ(年・月・日・曜日)の カウンタ機能(BCD コード)
  - 12/24 時間制の選択可能
  - 2099 年までのうるう年自動判別
- 高精度な時計精度調整回路内蔵
- CPU に対する割り込み発生機能( 周期 1 ヶ月 ~ 0.5 秒、割り込みフラグ、割り込み停止機能付 )
- 2 系統のアラーム機能( Alarm\_W:曜日・時・分、Alarm\_D:時・分 )
- 32.768 kHz クロック出力 ( N-ch オープンドレイン )
- 内部データの有効無効判定のための発振停止検出機能
- 電源電圧監視機能 ( 検出基準電圧選択可能 )
- 1.15 V ~ 5.5 V の幅広い計時(保持)電圧範囲
- 1.7 V ~ 5.5 V の幅広いインタフェース電圧範囲
- 低消費電流 0.48  $\mu\text{A}$  / 3.0 V ( Typ. )

## 1. 概要

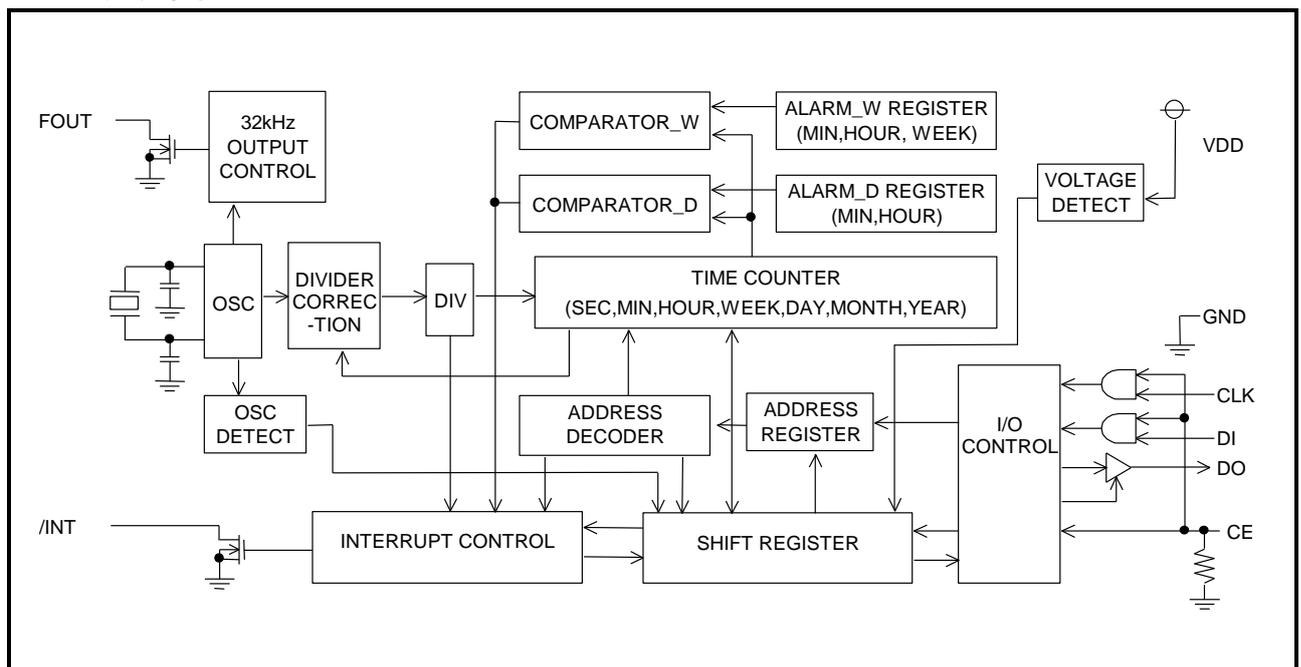
本モジュールは、高精度に調整された 32.768 kHz の水晶振動子を内蔵した 4 線式シリアルインタフェースのリアルタイムクロックです。

6 種の割り込み発生機能、2 系統のアラーム機能、パワーオン時等でデータの有効判定に応用可能な発振停止検出機能、電源電圧監視機能の他、時計を任意の精度に合わせ込むためのデジタル式時計精度調整機能を備えています。

内部発振回路は定電圧駆動していますので、電圧変動による影響の少ない安定した 32.768 kHz クロック出力を得ることができます。

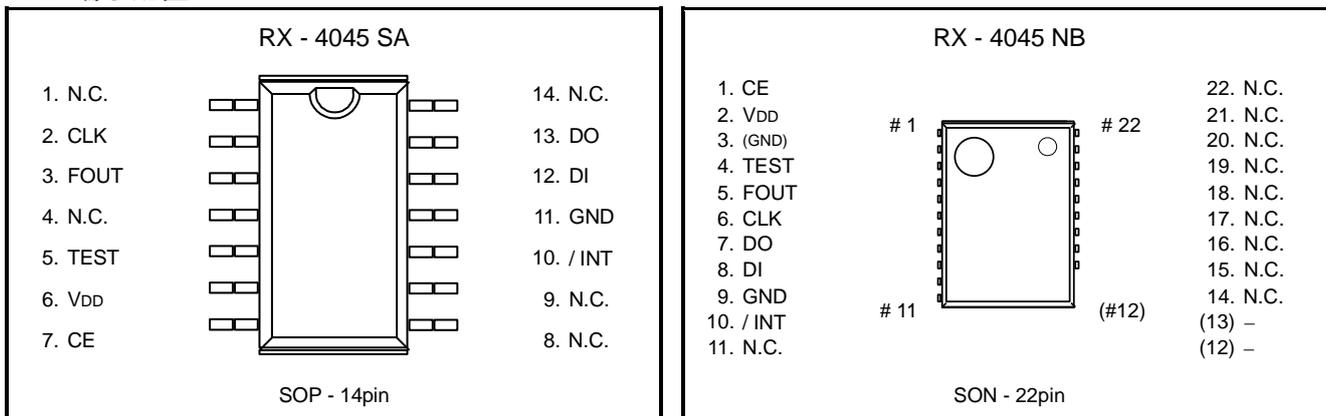
このような多機能を表面実装用にパッケージしていますので、各種携帯電話、ハンディーターミナル、その他の小型電子機器等の用途に最適です。

## 2. ブロック図



### 3. 端子説明

#### 3.1. 端子配置



#### 3.2. 端子機能

信号名	I/O	機能																				
CE	入力	チップイネーブル入力端子で、プルダウン抵抗を内蔵しています。 "H"レベルのとき、本RTCへのアクセスが可能です。 本入力は、電源電圧に関係なく5.5Vまで入力可能です。 ホスト側の電源がOFFのときは、"L"レベル または オープンにしてください。																				
CLK	入力	シリアルデータ転送の シフトクロック入力端子です。 このクロックに同期して、DI, DO 端子より データの入出力を行います。 本入力は、電源電圧に関係なく5.5Vまで入力可能です。																				
DI	入力	シリアルデータ転送の データ入力端子です。 書き込みデータを、CLKに同期して 入力します。 本入力は、電源電圧に関係なく5.5Vまで入力可能です。																				
DO	出力	シリアルデータ転送の データ出力端子です。 読み出しデータを、CLKに同期して 出力します。																				
FOUT	出力	出力制御付きの 32.768 kHz クロック出力端子 (N-chオープンドレイン) です。 出力のON/OFFは /CLEN1, /CLEN2ビットによって制御され、どちらか一方のビットでも "0" のときに、FOUT端子から32.768 kHzが出力されます。 出力停止時はハイインピーダンスになります。																				
		<table border="1" style="width: 100%; border-collapse: collapse; text-align: center;"> <thead> <tr> <th>/CLEN1 bit</th> <th>/CLEN2 bit</th> <th>FOUT output</th> <th>備考</th> </tr> </thead> <tbody> <tr> <td>0</td> <td>0</td> <td>32.768 kHz</td> <td>Default</td> </tr> <tr> <td>0</td> <td>1</td> <td>32.768 kHz</td> <td>-</td> </tr> <tr> <td>1</td> <td>0</td> <td>32.768 kHz</td> <td>-</td> </tr> <tr> <td>1</td> <td>1</td> <td>OFF (Hi-z)</td> <td>-</td> </tr> </tbody> </table>	/CLEN1 bit	/CLEN2 bit	FOUT output	備考	0	0	32.768 kHz	Default	0	1	32.768 kHz	-	1	0	32.768 kHz	-	1	1	OFF (Hi-z)	-
/CLEN1 bit	/CLEN2 bit	FOUT output	備考																			
0	0	32.768 kHz	Default																			
0	1	32.768 kHz	-																			
1	0	32.768 kHz	-																			
1	1	OFF (Hi-z)	-																			
/INT	出力	割り込み出力端子で、N-chオープンドレイン出力です。 割り込みイベント発生時に、"L" を出力させることができます。 出力OFF時 や 0Vからの電源立ち上げ時は ハイインピーダンスになっています。																				
TEST	-	弊社テスト用の端子です。必ず、OPENにてご使用ください。																				
VDD	-	+電源に接続します。																				
GND	-	グラウンドに接続します。																				
(GND)	-	注) 外部接続しないでください。 RX-4045NB (SON-22pin) の3番pinの (GND) 端子は、GNDと同電位ですが 外部接続しないでください。																				
N.C.	-	内部 IC と結線されていません。 ただし、RX-4045NB (SON-22pin) の 14 番 pin ~ 22 番 pin の N.C.端子は 内部フレームによって相互に接続されていますので ご注意ください。 OPEN もしくは、GND または VDD と接続してください。																				

注) VDD - GND 間の直近に 0.1 μF 以上のパスコンを必ず接続してください。

## 4. 絶対最大定格

GND = 0 V

項目	記号	条件	定格値	単位
供給電圧	VDD	VDD - GND 間	-0.3 ~ +6.5	V
入力電圧	Vi	CE, CLK, DI 端子	GND-0.3 ~ +6.5	V
出力電圧	VO1	FOUT, /INT 端子	GND-0.3 ~ +6.5	V
	VO2	DO 端子	GND-0.3 ~ VDD+0.3	V
保存温度範囲	TSTG	梱包状態を除く 単品での保存	-55 ~ +125	°C

## 5. 推奨動作条件

GND = 0 V

項目	記号	条件	Min.	Typ.	Max.	単位
動作電源電圧	VDD	-	1.70	3.0	5.5	V
計時電源電圧	VCLK	-	1.15	3.0	5.5	V
オフ時印加電圧	VPUP	FOUT, /INT 端子			5.5	V
動作温度範囲	TOPR	結露無きこと	-40	+25	+85	°C

## 6. 周波数特性

GND = 0 V

項目	記号	条件	規格	単位
周波数精度	$\Delta f / f$	Ta = +25 °C VDD = 3.0 V	AA 精度 ; $5 \pm 5$ (*1) AC 精度 ; $0 \pm 5$ (*1)	$\times 10^{-6}$
周波数電圧特性	f / V	Ta = +25 °C VDD = 2.0 V ~ 5.5 V	$\pm 1$ Max.	$\times 10^{-6}$
周波数温度特性	Top	Ta = -20 °C ~ +70 °C, VDD = 3.0 V ; +25 °C 基準	+10 / -120	$\times 10^{-6}$
発振開始時間	tSTA	Ta = +25 °C VDD = 2.0 V	1 Max.	s
エージング量	fa	Ta = +25 °C VDD = 3.0 V ; 初年度	$\pm 5$ Max.	$\times 10^{-6} / \text{year}$

\*1) 月差 13 秒相当。(オフセット値を除く)

## 7. 電気的特性

## 7.1. DC 電気的特性

## 7.1.1. DC 電気的特性(1)

※特記無き場合、GND = 0 V , VDD = 3 V , Ta = -40 °C ~ +85 °C

項目	記号	条件	Min.	Typ.	Max.	単位	
消費電流(1)	IDD1	FOUT = 出力停止 CE, CLK, DI, DO = GND	VDD=5 V		0.60	1.80	μA
			VDD=3 V		0.48	1.20	
消費電流(2)	IDD2	FOUT = 出力 ON CE, CLK, DI, DO = GND	VDD=3 V		0.65	2.00	μA
"H" 入力電圧	VIH	CE, CLK, DI 端子 VDD = 1.7 ~ 5.5 V	0.8 × VDD		5.5	V	
"L" 入力電圧	VIL		GND - 0.3		0.2 × VDD	V	
"H" 出力電流	IOH	DO 端子 , VOH = VDD - 0.5 V			-0.5	mA	
"L" 出力電流	IOL1	/INT 端子 , VOL = 0.4 V	2.0			mA	
	IOL2	DO, FOUT 端子 , VOL = 0.4 V	0.5			mA	
入力リーク電流	IIL	CLK 端子 , VI = 5.5 V or GND , VDD = 5.5 V	-1		1	μA	

## 7.1.2. DC 電気的特性(2)

※特記無き場合、GND = 0 V , VDD = 3 V , Ta = -40 °C ~ +85 °C

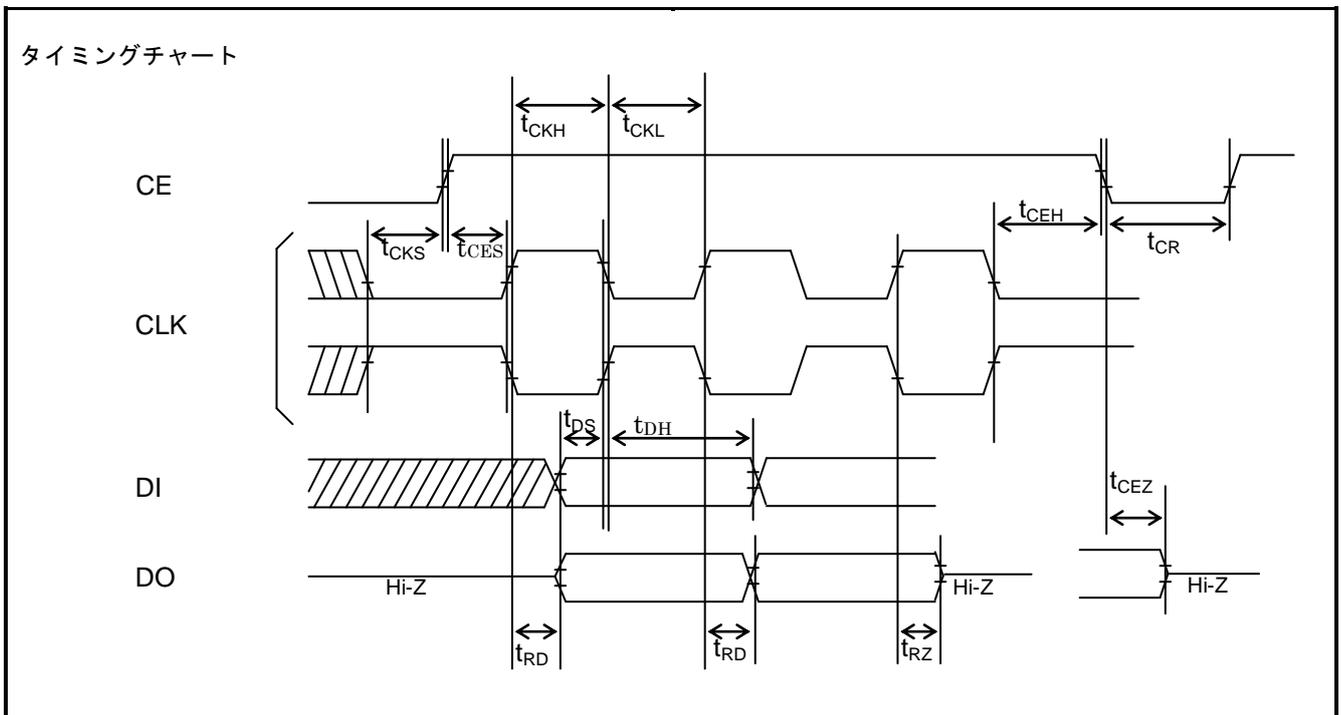
項目	記号	条件	Min.	Typ.	Max.	単位	
プルダウン抵抗	RDNCE	CE 端子	40	120	400	kΩ	
オフ状態 出力電流	Ioz1	DO 端子 VO = 5.5 V or GND , VDD = 5.5 V	-1		1	μA	
	Ioz2	FOUT, /INT 端子 , VO = 5.5 V	-1		1	μA	
電源電圧 検出電圧	高電圧側 選択時	VDETH	VDD 端子, Ta = -30 ~ +70 °C	1.90	2.10	2.30	V
	低電圧側 選択時	VDETL	VDD 端子, Ta = -30 ~ +70 °C	1.15	1.30	1.45	V

7.2. AC 電気的特性

\* 特記無き場合 : GND = 0 V , VDD = 1.7 V ~ 5.5 V , Ta = -40 °C ~ +85 °C

\* 入力条件 : VIH = 0.8 × VDD, VIL = 0.2 × VDD, VOH = 0.8 × VDD, VOL = 0.2 × VDD, CL = 50 pF

項目	記号	条件	Min.	Typ.	Max.	単位
CE セットアップ時間	tCES		400			ns
CE ホールド時間	tCEH		400			ns
CE リカバリー時間	tCR		62			μs
CLK クロック周波数	fCLK				1.0	MHz
CLK クロック"H"時間	tCKH		400			ns
CLK クロック"L"時間	tCKL		400			ns
CLK セットアップ時間	tCKS		200			ns
データ出力遅延時間	tRD				300	ns
データ出力 フローティング時間	tRZ				300	ns
CE 立ち下がり後データ出力 フローティング時間	tCEZ				300	ns
入力データセットアップ時間	tDS		200			ns
入力データホールド時間	tDH		200			ns



## 8. 使用方法

### 8.1. 機能概要

#### 1) 時計機能

西暦の下二桁と年・月・日、曜、時・分・秒までのデータの設定/計時/読み出しが可能です。

西暦の下二桁が4の倍数のときは自動的にうるう年と認識し、2099年までを自動判別します。

\* 詳細は [ 項 8.2. レジスタ説明 ] を参照してください。

#### 2) 時計精度調整機能

時計精度を  $\pm 3.05 \times 10^{-6}$  単位で進ませるあるいは遅らせることができます。この機能を使用することで

- 季節に合わせた時計精度調整をあらかじめ考慮することで、1年を通しての時計精度の向上が可能
- 温度検知機能を有するシステムでは、温度変動に合わせて時計精度を補正することが可能

になり、より高精度の時計機能を実現できます。

注) 調整できるのは時計精度のみです。FOUT 端子からの 32.768 kHz 出力へは反映されません。

\* 詳細は [ 項 8.3. 時計精度調整機能 ] を参照してください。

#### 3) 定周期割り込み発生機能

定周期の割り込み信号を、/INT 端子から出力できます。

その周期は、2 Hz, 1 Hz, 1/60 Hz, 毎時, 毎月の5通りから選択できます。

定周期割り込みの出力波形は、通常のパルス状の波形(2 Hz, 1 Hz)と、CPU インタラプトにも対応できる CPU のレベル割り込みを考慮した波形(毎秒, 毎分, 毎時, 毎月)の2つから選択できます。

レジスタで割り込みの状態をモニタできるポーリング機能付きです。

\* 詳細は [ 項 8.4. 定周期割り込み機能 ] を参照してください。

#### 4) アラーム機能

予め設定された時刻にホストに対する割り込み信号を出すアラーム機能(アラーム W 機能 と アラーム D 機能の2種)を装備しています。

アラーム W 機能は 曜日, 時, 分 の設定が可能で、また、割り込み信号は /INT 端子から出力されます。曜日設定は(例えば)月水金, 土日のような複数の曜日の選択が可能です。

アラーム D 機能は 時, 分 の設定のみが可能で、また、割り込み信号は /INT 端子から出力されます。

ホスト側からそれぞれのアラームの状態を確認出来る、ポーリング機能が付いています。

\* アラーム W 詳細は [ 項 8.5. アラーム W 機能 ] を、また

アラーム D 機能は [ 項 8.6. アラーム D 機能 ] を参照してください。

#### 5) 発振停止検出機能, 電源低下検出機能(電圧監視機能) と パワーオンリセット検出機能

発振停止検出機能は、発振が停止していたことを記憶するレジスタを持った機能です。

電源低下検出機能(電源電圧監視機能)は、電源電圧がある一定電圧よりも低くなったことを記憶するレジスタを持った機能です。検出電圧は、2.1 V と 1.3 V の2種のどちらかをレジスタ設定により選択可能です。電圧サンプリングは、低消費電流を考慮した1秒周期に行っています。

発振停止検出機能は計時データが無効になったことを判定するのに対し、電源電圧監視機能では計時データが無効になる可能性があることを判定するのにも有効です。また、バッテリーの電源電圧監視にも使えます。

これらとパワーオンリセットの発生を検出する機能とを合わせて使用することにより、電源が 0 V から立ち上がったか または バックアップされていたかの判断の際の計時データの有効無効判定に有効です。

\* 詳細は [ 項 8.8. 各種検出機能 ] を参照してください。

#### 6) CPU とのインタフェース

CE(チップイネーブル), CLK(シリアルクロック), DI(データインプット), DO(データアウトプット)の4つの端子でデータのやり取りを行う4線式シリアルインタフェースを採用しています。

データ転送は、CLK と DI, DO の関係を「立ち下がりエッジ取り込み、立ち上がりエッジ出力」と「立ち上がりエッジ取り込み、立ち下がりエッジ出力」の2通りから選択使用できます。

\* データのリード/ライトについては [ 項 8.9. データのリード/ライト ] を参照してください。

#### 7) 32.768 kHz クロック出力

内蔵水晶振動子と同精度の 32.768 kHz クロックを、FOUT 端子から出力することができます。

/CLEN1, /CLEN2 ビットのどちらか一方でも "0" のときに、FOUT 端子から 32.768 kHz が出力されます。

/CLEN1, /CLEN2 ビットの両方が "1" のときに FOUT 出力は停止し、このときの FOUT 出力はハイインピーダンスになります。

注) [ 時計精度調整機能 ] を使用しても、FOUT 端子からの 32.768 kHz クロックの精度は調整できません。

## 8.2. レジスタ説明

## 8.2.1. レジスタテーブル

Address	機能	bit 7	bit 6	bit 5	bit 4	bit 3	bit 2	bit 1	bit 0	備考
0	Seconds	○	S40	S20	S10	S8	S4	S2	S1	*5
1	Minutes	○	M40	M20	M10	M8	M4	M2	M1	*5
2	Hours	○	○	H20 P, /A	H10	H8	H4	H2	H1	*5
3	Weekdays	○	○	○	○	○	W4	W2	W1	*5
4	Days	○	○	D20	D10	D8	D4	D2	D1	*5
5	Months	0	○	○	MO10	MO8	MO4	MO2	MO1	*4, *5
6	Years	Y80	Y40	Y20	Y10	Y8	Y4	Y2	Y1	—
7	Digital Offset	0	F6	F5	F4	F3	F2	F1	F0	*4
8	Alarm_W ; Minute	○	WM40	WM20	WM10	WM8	WM4	WM2	WM1	*5
9	Alarm_W ; Hour	○	○	WH20 WP, /A	WH10	WH8	WH4	WH2	WH1	*5
A	Alarm_W ; Weekday	○	WW6	WW5	WW4	WW3	WW2	WW1	WW0	*5
B	Alarm_D ; Minute	○	DM40	DM20	DM10	DM8	DM4	DM2	DM1	*5
C	Alarm_D ; Hour	○	○	DH20 DP, /A	DH10	DH8	DH4	DH2	DH1	*5
D	Reserved	Reserved								
E	Control 1	WALE	DALE	/12, 24	/CLEN2	TEST	CT2	CT1	CT0	*1, *2, *6
F	Control 2	VDSL	VDET	/XST	PON	/CLEN1	CTFG	WAFG	DAFG	*1, *6

## &lt; 注意事項 &gt;

注) 0Vからの初期電源投入時 および PON ビット読み出し時の結果が PON = "1" のときは、必ず 全てのレジスタを初期設定してから 使用してください。  
そのさい、日付・時間として正しくないデータの設定はしないでください。 その場合の計時動作は 保証できません。

\*1. PON ビットは、パワーオンリセットフラグです。

0Vからの初期電源投入時や 電源電圧低下などで一度電源電圧が 0V になってから電源が復帰したときは、PON ビットが "1" にセットされ、また、PON ビット ( および /XST ビット ) を除く Control 1,2 の各ビットは "0" にリセットされます。

注) この時、他のレジスタ値は不定ですので、必ず初期設定を実施してから使用してください。

\*2. TEST ビットは 弊社テスト用ビットです。必ず "0" に設定してください。

\*4. '0' マークは、必ずゼロを設定して使用してください。読み出し時は "0" です。

\*5. '○' マークはライト無効で、リード時は常時 "0" が読み出せます。

\*6. /CLEN1, /CLEN2 ビットは、パワーオンリセット機能によって PON ビットが "1" になったときに "0" クリアされます。

/CLEN1, /CLEN2 ビットが共に "1" に設定されたとき、FOUT 端子の出力は OFF (ハイインピーダンス) になります。

/CLEN1 bit	/CLEN2 bit	FOUT output	備考
0	0	32.768 kHz	Default
0	1	32.768 kHz	—
1	0	32.768 kHz	—
1	1	OFF (Hi-z)	—

## 8.2.2. 時計カウンタ (Reg - 0 ~ 2)

Address	Function	bit 7	bit 6	bit 5	bit 4	bit 3	bit 2	bit 1	bit 0
0	Seconds	○	S40	S20	S10	S8	S4	S2	S1
1	Minutes	○	M40	M20	M10	M8	M4	M2	M1
2	Hours	○	○	H20 P, /A	H10	H8	H4	H2	H1

- [秒], [分], [時] を計時します。
- データ形式は BCD 形式(12 時間制を除く)で、たとえば 秒レジスタが " 0101 1001 " ならば 59 秒を意味します。
- \* 存在しない時刻データが書き込まれた場合は 正常な動作ができない原因になりますので ご注意ください。

## 1) [ 秒 ] カウンタ

Address	Function	bit 7	bit 6	bit 5	bit 4	bit 3	bit 2	bit 1	bit 0
0	Seconds	○	S40	S20	S10	S8	S4	S2	S1

- [ 秒 ] を計時するカウンタで、00 秒, 01 秒, 02 秒 ~ 59 秒, 00 秒, 01 秒 ~ と計時します。
- 秒カウンタに書き込みを行うと、1 秒未満の内部カウンタも 0 リセットされます。
- 秒データ書き込み後は VDET ビットをゼロクリアしてください。

## 2) [ 分 ] カウンタ

Address	Function	bit 7	bit 6	bit 5	bit 4	bit 3	bit 2	bit 1	bit 0
1	Minutes	○	M40	M20	M10	M8	M4	M2	M1

- [ 分 ] を計時するカウンタで、00 分, 01 分, 02 分 ~ 59 分, 00 分, 01 分 ~ と計時します。

## 3) [ 時 ] カウンタ

Address	Function	bit 7	bit 6	bit 5	bit 4	bit 3	bit 2	bit 1	bit 0
2	Hours	○	○	H20 P, /A	H10	H8	H4	H2	H1

- [ 時 ] を計時するカウンタで、計時状態は /12,24 ビットの設定によって異なります。
- 24 時間制のとき、bit 5 は H20 ([ 時 ] の 10 位桁) として機能します。また、12 時間制のとき、bit 5 は AM / PM の区別として機能し、" 0 " で AM を また " 1 " で PM を意味します。

/12,24 ビット	内 容	24 時間制 / 12 時間制の各設定における Address 2 ( Hours register ) のデータ[h]			
		24 時間制		12 時間制	
0	12 時間制	00	12 ( AM 12 )	12	32 ( PM 12 )
		01	01 ( AM 01 )	13	21 ( PM 01 )
		02	02 ( AM 02 )	14	22 ( PM 02 )
		03	03 ( AM 03 )	15	23 ( PM 03 )
		04	04 ( AM 04 )	16	24 ( PM 04 )
		05	05 ( AM 05 )	17	25 ( PM 05 )
1	24 時間制	06	06 ( AM 06 )	18	26 ( PM 06 )
		07	07 ( AM 07 )	19	27 ( PM 07 )
		08	08 ( AM 08 )	20	28 ( PM 08 )
		09	09 ( AM 09 )	21	29 ( PM 09 )
		10	10 ( AM 10 )	22	30 ( PM 10 )
		11	11 ( AM 11 )	23	31 ( PM 11 )

## 8.2.3. 曜日カウンタ (Reg - 3)

Address	Function	bit 7	bit 6	bit 5	bit 4	bit 3	bit 2	bit 1	bit 0
3	Weekdays	○	○	○	○	○	W4	W2	W1

- [曜日] の 7 進カウンタで、00 曜, 01 曜, 02 曜 ~ 06 曜, 00 曜, 01 曜 ~ と更新します。
- 曜日とカウント値は 次のように対応しています。

Weekdays	W4	W2	W1	曜日	備考
Write / Read	0	0	0	日	00 h
	0	0	1	月	01 h
	0	1	0	火	02 h
	0	1	1	水	03 h
	1	0	0	木	04 h
	1	0	1	金	05 h
	1	1	0	土	06 h
Write 禁止	1	1	1	-	設定しないでください 7-1

## 8.2.4. カレンダー カウンタ (Reg - 4 ~ 6)

Address	Function	bit 7	bit 6	bit 5	bit 4	bit 3	bit 2	bit 1	bit 0
4	Days	○	○	D20	D10	D8	D4	D2	D1
5	Months	0	○	○	MO10	MO8	MO4	MO2	MO1
6	Years	Y80	Y40	Y20	Y10	Y8	Y4	Y2	Y1

- 2001 年 01 月 01 日 ~ 2099 年 12 月 31 日までの [日], [月], [年] を、オートカレンダー機能によって更新します。
- データ形式は BCD 形式で、たとえば 日レジスタが "0011 0001" ならば 31 日を意味します。
- \* 存在しないカレンダーデータが書き込まれた場合は 正常な動作ができない原因になりますので ご注意ください。

## 1) [日] カウンタ

Address	Function	bit 7	bit 6	bit 5	bit 4	bit 3	bit 2	bit 1	bit 0
4	Days	○	○	D20	D10	D8	D4	D2	D1

- [日] のカウンタで、月によって更新状況が異なります。
- \* [年] が 4 の倍数のとき (04 年, 08 年, 12 年 - 88 年, 92 年, 96 年) が うるう年になります。

Days	月	更新内容
Write / Read	1, 3, 5, 7, 8, 10, 12 月	01 日, 02 日, 03 日 ~ 30 日, 31 日, 01 日 ~
	4, 6, 9, 11 月	01 日, 02 日, 03 日 ~ 30 日, 01 日, 02 日 ~
	2 月 かつ うるう年	01 日, 02 日, 03 日 ~ 28 日, 29 日, 01 日 ~
	2 月 かつ 通常年	01 日, 02 日, 03 日 ~ 28 日, 01 日, 02 日 ~

## 2) [月] カウンタ

Address	Function	bit 7	bit 6	bit 5	bit 4	bit 3	bit 2	bit 1	bit 0
5	Months	0	○	○	MO10	MO8	MO4	MO2	MO1

- [月] のカウンタで、01 月, 02 月, 03 月 ~ 12 月, 01 月, 02 月 ~ と更新します。
- \* '0' は、必ずゼロを設定して使用してください。読み出し時は "0" です。

## 3) [年] カウンタ

Address	Function	bit 7	bit 6	bit 5	bit 4	bit 3	bit 2	bit 1	bit 0
6	Years	Y80	Y40	Y20	Y10	Y8	Y4	Y2	Y1

- [年] のカウンタで、00 年, 01 年, 02 年 ~ 99 年, 00 年, 01 年 ~ と更新します。
- \* [年] が 4 の倍数のとき (04 年, 08 年, 12 年 - 88 年, 92 年, 96 年) は うるう年になりますので、その年の 02 月の [日] の更新は 01 日, 02 日, 03 日 ~ 28 日, 29 日, 01 日 ~ となります。

## 8.2.5. 時計精度調整レジスタ (Reg - 7)

Address	Function	bit 7	bit 6	bit 5	bit 4	bit 3	bit 2	bit 1	bit 0
7	Digital Offset (Default)	0 (0)	F6 (0)	F5 (0)	F4 (0)	F3 (0)	F2 (0)	F1 (0)	F0 (0)

- F6 ~ F0 の 7 bit の符号化 2 進数の設定により、32768 Hz の内部水晶発振回路より作成している時計/時計精度を、 $\pm 3.05 \times 10^{-6}$  単位で 最大 $\pm 189 \times 10^{-6}$  まで進ませる あるいは 遅らせることができます。  
(調整できるのは時計精度のみです。 FOUT 端子からの 32.768 kHz 出力へは反映されません。)
- 本機能を使用しない場合は、F6 ~ F0 の全てを "0" にしてください。

\* 詳細は [ 項 8.3. 時計精度調整機能 ] を参照ください。

## 8.2.6. Alarm\_W レジスタ (Reg - 8 ~ A)

Address	Function	bit 7	bit 6	bit 5	bit 4	bit 3	bit 2	bit 1	bit 0
8	Alarm_W ; Minute	○	WM40	WM20	WM10	WM8	WM4	WM2	WM1
9	Alarm_W ; Hour	○	○	WH20 WP, /A	WH10	WH8	WH4	WH2	WH1
A	Alarm_W ; Weekday	○	WW6	WW5	WW4	WW3	WW2	WW1	WW0

- アラーム W 機能を使用して 曜日+時+分 に対するアラームを得たいときに、WALE, WAFG ビットと ともに設定/使用します。
- Alarm\_W の設定状況 に 現時刻が一致すると、/INT 端子 = "L" かつ WALE ビット = "1" になります。  
注) 現時刻と同じ状況を設定した場合にはアラーム発生しません。次回の同じ状況への桁上げ時に発生します。
- Alarm\_W ; Hours レジスタの bit 5 ( WH20 , WP, /A ) は、24 時間制のときは WH20( [時] の 10 位桁 )として機能し、また、12 時間制のときは AM / PM の区別として機能します。
- Alarm\_W の曜日( WW6 ~ WW0 ) の全てを "0" に設定したときは、アラーム W は発生しません。

\* 詳細は [ 項 8.5. アラーム W 機能 ] を参照ください。

## 9.2.7. Alarm\_D レジスタ (Reg - B, C)

Address	Function	bit 7	bit 6	bit 5	bit 4	bit 3	bit 2	bit 1	bit 0
B	Alarm_D ; Minute	○	DM40	DM20	DM10	DM8	DM4	DM2	DM1
C	Alarm_D ; Hour	○	○	DH20 DP, /A	DH10	DH8	DH4	DH2	DH1

- アラーム D 機能を使用して 時+分 に対するアラームを得たいときに、DALE, DAFG ビットと ともに設定/使用します。
- Alarm\_D の設定状況 と 現時刻が一致すると、/INT 端子 = "L" かつ DALE ビット = "1" になります。  
注) 現時刻と同じ状況を設定した場合にはアラーム発生しません。次回の同じ状況への桁上げ時に発生します。
- Alarm\_D ; Hours レジスタの bit 5 ( DH20 , DP, /A ) は、24 時間制のときは DH20( [時] の 10 位桁 )として機能し、また、12 時間制のときは AM / PM の区別として機能します。

\* 詳細は [ 項 8.6. アラーム D 機能 ] を参照ください。

## 8.2.8. 制御レジスタ 1 ( Reg-E )

Address	Function	bit 7	bit 6	bit 5	bit 4	bit 3	bit 2	bit 1	bit 0
E	Control 1 (Default)	WALE (0)	DALE (0)	/12, 24 (0)	/CLEN2 (0)	TEST (0)	CT2 (0)	CT1 (0)	CT0 (0)

\* Default は、0 V からの電源初期投入後 や 電源電圧低下等により PON = " 1 " となったときに読み出される(あるいは内部設定される)値です。

## 1) WALE ビット

アラーム W 機能 ( 曜, 時, 分 の一致によるアラーム発生機能 ) の設定ビットです。

WALE	データ	内容
Write / Read	0	Alarm_W、一致比較動作無効
	1	Alarm_W、一致比較動作有効 ( 一致時は /INT = " L " となる )

\* 詳細は [ 項 8.5. アラーム W 機能 ] を参照してください。

## 2) DALE ビット

アラーム D 機能 ( 時, 分 の一致によるアラーム発生機能 ) の設定ビットです。

DALE	データ	内容
Write / Read	0	Alarm_D、一致比較動作無効
	1	Alarm_D、一致比較動作有効 ( 一致時は /INT = " L " となる )

\* 詳細は [ 項 8.6. アラーム D 機能 ] を参照してください。

## 3) /12,24 ビット

計時動作を 12 時間制にするか 24 時間制にするかを選択します。

/12,24	データ	内容
Write / Read	0	12 時間制
	1	24 時間制

\* 12 時間制 / 24 時間制の設定は、必ず 時刻データの書き込み前に行ってください。

\* [ 項 8.2.4.3) [時]カウンタ ] も参照してください。

## 4) /CLEN2 ビット

/CLEN1 bit と共に、FOUT 出力を制御する bit です。

/CLEN1, /CLEN2 ビットが共に " 1 " に設定されたとき、FOUT 端子の出力は OFF になります。

/CLEN1, /CLEN2 ビットは、パワーオンリセット機能によって PON ビットが " 1 " になったときに " 0 " クリアされます。

## 5) TEST ビット

弊社のテスト用のビットです。

必ず " 0 " を設定してください。

他のビットへの書き込みの際に、誤って " 1 " を書き込まないように ご注意ください。

TEST	データ	内容
Write / Read	0	通常動作モード
	1	設定禁止 ( 弊社テストモードです。 )

## 6) CT2, CT1, CT0 ビット

/INT 端子を使用した 定周期割り込み機能の動作を設定します。

CT2	CT1	CT0	/INT 端子の出力設定内容	
			波形モード	周期 / 立ち下がりタイミング
0	0	0	–	/INT = Hi-z (= OFF)
0	0	1	–	/INT = " L " 固定
0	1	0	パルスモード *1)	2 Hz ( Duty 50 % )
0	1	1	パルスモード *1)	1 Hz ( Duty 50 % )
1	0	0	レベルモード *2)	1 秒に 1 度 ( 秒カウントアップと同時 )
1	0	1	レベルモード *2)	1 分に 1 度 ( 毎分 00 秒 )
1	1	0	レベルモード *2)	1 時間に 1 度 ( 毎時 00 分 00 秒 )
1	1	1	レベルモード *2)	1 月に 1 度 ( 毎月 1 日午前 00 時 00 分 00 秒 )

\* 詳細は [ 項 8.4. 定周期割り込み機能 ] を参照してください。

## 8.2.9. 制御レジスタ 2 (Reg-F)

Address	Function	bit 7	bit 6	bit 5	bit 4	bit 3	bit 2	bit 1	bit 0
F	Control 2 (Default)	VDSL (0)	VDET (0)	/XST (-)	PON (1)	/CLEN1 (0)	CTFG (0)	WAFG (0)	DAFG (0)

\*1) Default は、0V からの電源初期投入後 や 電源電圧低下等により PON = "1" となったときに読み出される(あるいは内部設定される)値です。

\*2) '-' は [ 不定 ] を意味します。

## 1) VDSL ビット

電源低下検出機能の基準電圧値の選択設定ビットです。

VDSL	データ	内容
Write / Read	0	電源低下検出機能の基準電圧値を 2.1 V に設定 * Default
	1	電源低下検出機能の基準電圧値を 1.3 V に設定

\* 詳細は [ 項 8.8. 各種検出機能 ] を参照してください。

## 2) VDET ビット

電源低下検出機能の検出結果を示すビットです。電源低下が検出されると VDET = "1" になります。秒データを書き込んだ後は VDET ビットをゼロクリアしてください。

VDET	データ	内容
Write	0	VDET ビットを 0 クリアして電源低下検出動作を再開し、また、次回検出に備える * Default
	1	設定禁止 ( なにも影響ありませんが、設定しないでください )
Read	0	電源低下の検出なし * Default
	1	電源低下の検出あり ( 結果は、0 クリアするまでホールドされます )

\* 詳細は [ 項 8.8. 各種検出機能 ] を参照してください。

## 3) /XST ビット

発振停止検出機能の検出結果を示すビットです。

あらかじめ "1" を書き込んでおきますと、内部発振の停止を検出した際に "0" になります。

/XST	データ	内容
Write	0	設定禁止 ( なにも影響ありませんが、設定しないでください )
	1	発振停止検出機能を使用可能状態に設定し、また、次回検出に備える
Read	0	発振停止の検出あり ( 結果は、"1" を書き込むまでホールドされます )
	1	発振停止の検出なし

\* 詳細は [ 項 8.8. 各種検出機能 ] を参照してください。

## 4) PON ビット

パワーオンリセットの発生の検出結果を示すビットです。

0V からの電源 ON 後 または 電源電圧低下などで一度電源が 0V になってから電源復帰したときにはパワーオンリセット機能が働き、このとき PON ビットが "1" になります。

/XST, VDET ビットと組み合わせて応用使用することで、時計・カレンダーデータの有効/無効の判定にも利用できます。

PON	データ	内容
Write	0	PON ビットを 0 クリアし、また、次回検出に備える
	1	設定禁止 ( なにも影響ありませんが、設定しないでください )
Read	0	パワーオンリセット発生の検出なし
	1	パワーオンリセット発生の検出あり ( 結果は、0 クリアするまでホールドされます ) * Default

\* PON = "1" のとき、時計精度調整レジスタ、制御レジスタ 1、制御レジスタ 2 (PON, /XST を除く) はリセットされて "0" になります。また、これにより、/INT 端子は出力を停止 (= Hi-z) します。

\* 詳細は [ 項 8.8. 各種検出機能 ] を参照してください。

## 5) /CLEN1 ビット

/CLEN2 bit と共に、FOUT 出力を制御する bit です。

/CLEN1, /CLEN2 ビットが共に "1" に設定されたとき、FOUT 端子の出力は OFF になります。

/CLEN1, /CLEN2 ビットは、パワーオンリセット機能によって PON ビットが "1" になったときに "0" クリアされます。

## 6) CTFG ビット

読み出し時は /INT 端子の定周期割り込み出力の状態を示します。

発生した /INT = "L" は、"0" を書き込むことで OFF にすることができます。

CTFG	データ	内容
Write	0	定周期割り込みがレベルモードのときにのみ "0" の書き込みが可能で、/INT 端子 = OFF (Hi-z) となる。(ただし、Alarm_D が不一致の場合)  * "0" を書き込んでも、次の周期で再度 "1" になります。
	1	設定禁止 ( なにも影響ありませんが、設定しないでください )
Read	0	定周期割り込み出力 OFF 状態 ; /INT = OFF (Hi-z)
	1	定周期割り込み出力 ON 状態 ; /INT = "L"

\* 詳細は [ 項 8.4. 定周期割り込み機能 ] を参照してください。

## 7) WAFG ビット

WALE ビットが "1" のときのみ有効で、アラーム W の発生により "1" になります。

このとき発生する /INT = "L" は、"0" を書き込むことで OFF にすることができます。

WAFG	データ	内容
Write	0	/INT 端子 = OFF (Hi-z) となる。
	1	設定禁止 ( なにも影響ありませんが、設定しないでください )
Read	0	Alarm_W の設定時刻と現時刻の一致なし ( WALE ビットの設定が "0" のときは 常時 "0" です )
	1	Alarm_W の設定時刻と現時刻の一致あり ( 結果は、0 クリアするまでホールドされます )

\* 詳細は [ 項 8.5. アラーム W 機能 ] を参照してください。

## 8) DAFG ビット

DALE ビットが "1" のときのみ有効で、アラーム D の発生により "1" になります。

このとき発生する /INT = "L" は、"0" を書き込むことで OFF にすることができます。

DAFG	データ	内容
Write	0	/INT 端子 = OFF (Hi-z) となる。(ただし、定周期割り込みが出力 OFF の場合)
	1	設定禁止 ( なにも影響ありませんが、設定しないでください )
Read	0	Alarm_D の設定時刻と現時刻の一致なし ( DALE ビットの設定が "0" のときは 常時 "0" です )
	1	Alarm_D の設定時刻と現時刻の一致あり ( 結果は、0 クリアするまでホールドされます )

\* 詳細は [ 項 8.6. アラーム D 機能 ] を参照してください。

## 8.3. 時計精度調整機能

時計精度を任意に進ませるあるいは遅らせることができます。

この機能を使用することで

- 季節に合わせた時計精度調整をあらかじめ考慮することで、1年を通しての時計精度の向上が可能
- 温度検知機能を有するシステムでは、温度変動に合わせて時計精度を補正することが可能

になり、より高精度の時計機能を実現できます。

\* 調整できるのは時計精度のみです。FOUT 端子からの 32.768 kHz 出力へは反映されません。

## 8.3.1. 関連レジスタ

Address	Function	bit 7	bit 6	bit 5	bit 4	bit 3	bit 2	bit 1	bit 0
7	Digital Offset (Default)	0 (0)	F6 (0)	F5 (0)	F4 (0)	F3 (0)	F2 (0)	F1 (0)	F0 (0)

\*) bit7の'0'は、必ずゼロを設定して使用してください。読み出し時は"0"です。

- F6 ~ F0 の 7 bit の符号化 2 進数の設定により、32768 Hz の内部水晶発振回路より作成している時計/時計精度を、 $\pm 3.05 \times 10^{-6}$  単位で 最大 $\pm 189.1 \times 10^{-6}$  まで進ませるあるいは遅らせることができます。

\*1) 本機能を使用しない場合は、F6 ~ F0 の全てを "0" にしてください。

\*2) 本機能は 20 秒に 1 回ごと (00 秒, 20 秒, 40 秒) に動作しますので、そのタイミングで発生する定周期割り込みの周期は変化します。([ 項 8.4. 定周期割り込み機能 ] を参照してください)

## 8.3.2. 調整能力

## 1) 調整範囲 と 分解能

調整範囲	調整分解能	内部での調整実施タイミング
$-189.1 \times 10^{-6} \sim +189.1 \times 10^{-6}$	$\pm 3.05 \times 10^{-6}$	20 秒毎に 1 回 (00 秒, 20 秒, 40 秒のとき)

## 2) 調整量 と 調整値

調整量 ( $\times 10^{-6}$ )	調整データ 10 進 / 16 進	bit 7 0	bit 6 F6	bit 5 F5	bit 4 F4	bit 3 F3	bit 2 F2	bit 1 F1	bit 0 F0
-189.10	+63 / 3F h	0	0	1	1	1	1	1	1
-186.05	+62 / 3E h	0	0	1	1	1	1	1	0
-183.00	+61 / 3D h	0	0	1	1	1	1	0	1
⋮	⋮	⋮							
-9.15	+4 / 04	0	0	0	0	0	1	0	0
-6.10	+3 / 03	0	0	0	0	0	0	1	1
-3.05	+2 / 02 h	0	0	0	0	0	0	1	0
OFF	1 / 01 h	0	0	0	0	0	0	0	1
OFF	0 / 00 h	0	0	0	0	0	0	0	0
+3.05	-1 / 7F h	0	1	1	1	1	1	1	1
+6.10	-2 / 7E h	0	1	1	1	1	1	1	0
+9.15	-3 / 7D h	0	1	1	1	1	1	0	1
⋮	⋮	⋮							
+183.00	-60 / 44 h	0	1	0	0	0	1	0	0
+186.05	-61 / 43 h	0	1	0	0	0	0	1	1
+189.10	-62 / 42 h	0	1	0	0	0	0	1	0
OFF	-63 / 41 h	0	1	0	0	0	0	0	1
OFF	-64 / 40 h	0	1	0	0	0	0	0	0

## 8.3.3. 調整例

## 例 1) 時間を進めたいとき

例題) FOUT クロック出力が 32767.7 Hz のときの時計精度を合わせこみたい( = 進めたい )とき

- (1) 現在のズレ量を把握する。

$$32767.7 \text{ Hz} \rightarrow (32767.7 - 32768) / 32768 \quad * [32768] = \text{基準値例}$$

$$\rightarrow -9.16 \times 10^{-6}$$

- (2) 現在のズレ量に対する最適調整データ(10進数)を算出する。

$$\begin{aligned} \text{調整データ} &= \text{ズレ量} / \text{調整分解能} \\ &= -9.16 / 3.05 \\ &\approx -3 \text{ (小数点以下を四捨五入する)} \end{aligned}$$

\* 遅れを進めるには逆数で補正すれば良いこととなりますが、本機種では調整の +/- の関係を逆にしておりますので そのまま上記の計算式により算出します。

- (3) 設定調整データ(16進数)を算出する

7 bit の符号化 2 進数を考慮したうえで 設定調整データを算出するには、128(80h)から調整データ(10進数)を引き算します。

$$\begin{aligned} \text{設定調整データ} &= 128 - 3 = 125 \text{ (10進数)} \\ &= 80 \text{ h} - 03 \text{ h} = 7D \text{ h (16進数)} \end{aligned}$$

## 例 2) 時間を遅らせたいとき

例題) FOUT クロック出力が 32768.3 Hz のときの時計精度を合わせこみたい( = 遅らせたい )とき

- (1) 現在のズレ量を把握する。

$$32768.3 \text{ Hz} \rightarrow (32768.3 - 32768) / 32768 \quad * [32768] = \text{基準値例}$$

$$\rightarrow +9.16 \times 10^{-6}$$

- (2) 現在のズレ量に対する最適調整データ(10進数)を算出する。

$$\begin{aligned} \text{調整データ} &= (\text{ズレ量} / \text{調整分解能}) + 1 \\ &= (+9.16 / 3.05) + 1 \quad * \text{基準が 01h のため、+1 する} \\ &\approx +4 \text{ (小数点以下を四捨五入する)} \end{aligned}$$

\* 進めを遅らせるには逆数で補正すれば良いこととなりますが、本機種では調整の +/- の関係を逆にしておりますので そのまま上記の計算式により算出します。

- (3) 設定調整データ(16進数)を算出する

4 を、そのまま 16 進数化します。

$$\text{設定調整データ} = 04 \text{ h (16進数)}$$

## 8.4. 定周期割り込み機能

/INT 端子から 定周期の割り込み出力を得ることができます。

その周波数は、2 Hz (0.5 秒に 1 度), 1 Hz (1 秒に 1 度), 1/60 Hz (毎分), 1/3600 Hz (毎時), 毎月 (各月の 1 日) の 5 通りから選択できます。

定周期割り込みの出力波形は、通常のパルス状の波形 (2 Hz, 1 Hz) と、CPU インタラプトにも対応できる CPU のレベル割り込みを考慮した波形 (毎秒, 毎分, 毎時, 毎月) の 2 つから選択できます。

レジスタで端子の状態をモニタできるポーリング機能付きです。

## 8.4.1. 関連レジスタ

Address	Function	bit 7	bit 6	bit 5	bit 4	bit 3	bit 2	bit 1	bit 0
E	Control 1 (Default)	WALE (0)	DALE (0)	/12, 24 (0)	/CLEN2 (0)	TEST (0)	CT2 (0)	CT1 (0)	CT0 (0)
F	Control 2 (Default)	VDSL (0)	VDET (0)	/XST (-)	PON (1)	/CLEN1 (0)	CTFG (0)	WAFG (0)	DAFG (0)

\*1) Default は、0 V からの電源初期投入後 または 電源電圧低下等により PON = "1" となったときに読み出される (あるいは内部設定される) 値です。

\*2) '-' は [ 不定 ] を意味します。

## 1) CTFG ビット

読み出し時は、/INT 端子の定周期割り込み出力の状態を示します。

発生した /INT = "L" を、"0" を書き込むことで OFF にすることができます。

CTFG	データ	内容
Write	0	定周期割り込みがレベルモードのときにのみ "0" の書き込みが可能で、/INT 端子 = OFF (Hi-z) となる。 * "0" を書き込んでも、次の周期で再度 "1" になります。 * Default
	1	設定禁止 ( なにも影響ありませんが、設定しないでください )
Read	0	定周期割り込み出力 OFF 状態 ; /INT = OFF (Hi-z) * Default
	1	定周期割り込み出力 ON 状態 ; /INT = "L"

## 2) CT2, CT1, CT0 ビット

3 つのビットの組み合わせによって /INT 端子の出力状況が変化します。

CT2	CT1	CT0	/INT 端子の出力設定内容	
			波形モード	周期 / 立ち下がりタイミング
0	0	0	-	/INT = Hi-z (= OFF) * Default
0	0	1	-	/INT = "L" 固定
0	1	0	パルスモード *1)	2 Hz (Duty 50%)
0	1	1	パルスモード *1)	1 Hz (Duty 50%)
1	0	0	レベルモード *2)	1 秒に 1 度 (秒カウントアップと同時)
1	0	1	レベルモード *2)	1 分に 1 度 (毎分 00 秒)
1	1	0	レベルモード *2)	1 時間に 1 度 (毎時 00 分 00 秒)
1	1	1	レベルモード *2)	1 月に 1 度 (毎月 1 日午前 00 時 00 分 00 秒)

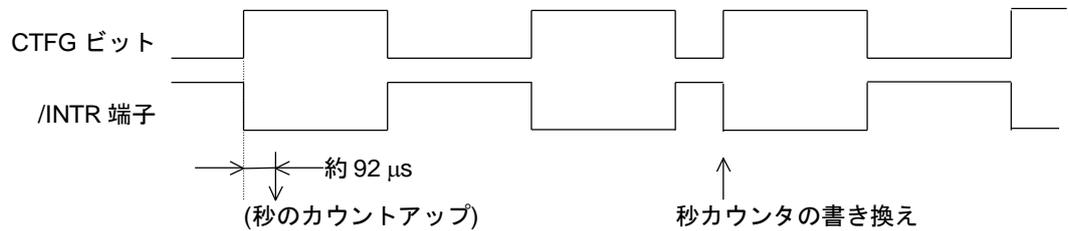
\* Alarm\_W, Alarm\_D 機能発生時も /INT = "L" になりますので、そちらに影響を与えたくない場合などは [CT2, 1, 0 = 0, 0, 0] にすることで 定周期割り込み機能による "L" 発生を禁止できます。

\* パルスモード / レベルモード の 波形については 次ページを参照してください。

## 8.4.2. モード別 出力波形

## \*1) パルスモード

2 Hz, 1 Hz のクロックパルスを出力します。  
秒のカウントアップとの関連は下図のようになっています。



注1) 上図のように [ 秒レジスタのカウントアップは、/INT 出力の立ち下がりエッジから 約 92 $\mu$ s 後に行われる ] ために、出力の立ち下がり直後に時刻を読み出しますと RTC の計時時刻に比べて 見かけ上 約 1 秒遅れた時刻が読み出される場合があります。

注2) 秒カウンタの書き換えを行うと秒未満のカウンタもリセットされますので、/INT は 1 度 "L" になります。

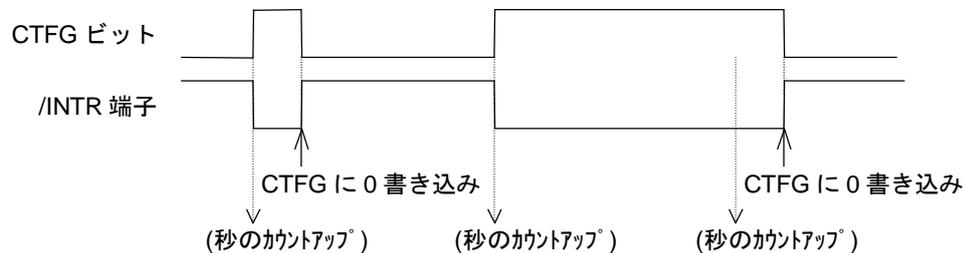
注3) 時計精度調整機能使用時は、20 秒に 1 回ごとに定周期割り込みの周期が変化します。  
パルスモード時

出力パルスの "L" 期間が、最大で  $\pm 3.784$ msec 増減します。  
(例えば、1 Hz 設定時の Duty が 50%  $\pm 0.3784$ % になります。)

## \*2) レベルモード

割り込み周期として 1 秒 / 1 分 / 1 時間 / 1 ヶ月を選択可能です。

秒のカウントアップは 割り込み出力の立ち下がりと同時にです。下図に、割り込み周期を 1 秒に設定した場合のタイミングチャートを示します。



注) レベルモードにおいて、CT2-CT0 を書き込んだ瞬間、端子が一瞬 Low になる時があります。その場合、無視するか、もしくは CTFG ビットにて確認下さい。

\*1), \*2) 時計誤差補正回路使用時は、20 秒に 1 回定周期割り込みの周期が変化します。

パルスモード : 出力パルスの L 期間が最大  $\pm 3.784$ msec 増減する。例えば 1Hz の時 Duty が  $50 \pm 0.3784$ % になります。

レベルモード : 1 秒間の周期が最大  $\pm 3.784$ msec 増減します。

8.5. アラーム W 機能

アラーム W 機能は、[ 曜日 + 時 + 分 ] に対する割り込み信号を /INT 端子から得ることができる機能です。  
 ([ 時 + 分 ] のみに対応するアラーム機能は、[ 項 8.6. アラーム D 機能 ] を参照してください。)

曜日設定は (たとえば)月水金土日のような複数の曜日の選択が可能です。  
 ホスト側からそれぞれのアラームの状態を確認出来る、ポーリング機能が付いています。

8.5.1. 関連レジスタ

Address	Function	bit 7	bit 6	bit 5	bit 4	bit 3	bit 2	bit 1	bit 0
1	Minutes	○	M40	M20	M10	M8	M4	M2	M1
2	Hours	○	○	H20 P, /A	H10	H8	H4	H2	H1
3	Weekdays	○	○	○	○	○	W4	W2	W1
8	Alarm_W ; Minute	○	WM40	WM20	WM10	WM8	WM4	WM2	WM1
9	Alarm_W ; Hour	○	○	WH20 WP, /A	WH10	WH8	WH4	WH2	WH1
A	Alarm_W ; Weekday	○	WW6	WW5	WW4	WW3	WW2	WW1	WW0
E	Control 1 (Default)	WALE (0)	DALE (0)	/12, 24 (0)	/CLEN2 (0)	TEST (0)	CT2 (0)	CT1 (0)	CT0 (0)
F	Control 2 (Default)	VDSL (0)	VDET (0)	/XST (-)	PON (1)	/CLEN1 (0)	CTFG (0)	WAFG (0)	DAFG (0)

\*1) Default は、0V からの電源初期投入後 や 電源電圧低下等により PON = "1" となったときに読み出される(あるいは内部設定される)値です。  
 \*2) '○' は、ライト不能で、リード時は常時 "0" が読み出せます。  
 \*3) '-' は [ 不定 ] を意味します。

- Alarm\_W の設定状況 に 現時刻が一致すると、/INT 端子 = "L" かつ WALE ビット = "1" になります。  
 注) 現時刻と同じ状況を設定した場合にはアラーム発生しません。次の同じ状況への桁上げ時に発生します。
- Alarm\_W ; Hours レジスタの bit 5 ( WH20 , WP, /A ) は、24 時間制のときは WH20( [時] の 10 位桁 )として機能し、また、12 時間制のときは AM / PM の区別として機能します。
- Alarm\_W の曜日( WW6 ~ WW0 )の全てを "0" に設定したときは、アラーム W は発生しません。

1) WALE ビット

アラーム W 機能 ( 曜, 時, 分 の一致によるアラーム発生機能 ) の設定ビットです。

WALE	データ	内容
Write / Read	0	Alarm_W、一致比較動作無効 * Default
	1	Alarm_W、一致比較動作有効 ( 一致時は /INT = "L" となる )

\* アラーム W 機能を使用するときは、まず最初に 本 WALE ビットを "0" にして、機能を停止させてください。その次に 曜, 時, 分, WAFG ビットの設定をし、最後に WALE ビットを "1" にしてアラーム W 機能を有効にします。

いったん WALE ビットを "0" にするのは、アラーム設定中に偶然、現在時刻とアラーム時刻が一致した場合に /INT = "L" 出力が出るのを避けるためです。

2) WAFG ビット

WALE ビットが "1" のときのみ有効で、Alarm\_W の設定時刻に現時刻が一致すると その後の約 61μs 後に "1" になります。( WALE ビットが "0" のときは なにも影響ありません )

このとき発生する /INT = "L" は、"0" を書き込むことで OFF にすることができます。

WAFG	データ	内容
Write	0	/INT 端子 = OFF ( Hi-z ) となる。 * Default
	1	設定禁止 ( なにも影響ありませんが、設定しないでください )
Read	0	Alarm_W の設定時刻と現時刻の一致なし ( WALE ビットの設定が "0" のときは 常時 "0" です ) * Default
	1	Alarm_W の設定時刻と現時刻の一致あり ( 結果は、0 クリアするまでホールドされます )

\* WAFG ビットに "0" を書き込むと、いったんは WAFG ビット = "0" かつ /INT 端子 = OFF ( Hi-z ) にはなります。ただし、WALE ビットが "1" であるかぎり、アラーム W 機能は動作を継続しますので、次の同設定時刻になると 再度アラーム W が発生します。

アラーム W の発生を止めたい場合は、WALE ビットを "0" にして機能を無効化してください。

3) /12,24 ビット

計時動作を 12 時間制にするか 24 時間制にするかを選択します。

/12,24	データ	内容	24 時間制 / 12 時間制の各設定における Address 2 ( Hours register ) のデータ[h]			
			24 時間制		12 時間制	
Write / Read	0	12 時間制	00	12 ( AM 12 )	12	32 ( PM 12 )
			01	01 ( AM 01 )	13	21 ( PM 01 )
			02	02 ( AM 02 )	14	22 ( PM 02 )
			03	03 ( AM 03 )	15	23 ( PM 03 )
			04	04 ( AM 04 )	16	24 ( PM 04 )
			05	05 ( AM 05 )	17	25 ( PM 05 )
	1	24 時間制	06	06 ( AM 06 )	18	26 ( PM 06 )
			07	07 ( AM 07 )	19	27 ( PM 07 )
			08	08 ( AM 08 )	20	28 ( PM 08 )
			09	09 ( AM 09 )	21	29 ( PM 09 )
			10	10 ( AM 10 )	22	30 ( PM 10 )
			11	11 ( AM 11 )	23	31 ( PM 11 )

\* 12 時間制 / 24 時間制の設定は、必ず 時刻データの書き込み前に行ってください。

4) [曜日]の設定について

現在の曜日( W4, W2, W1 ) と Alarm\_W の曜日( WW6 ~ WW0 ) との対応は下評のとおりで、アラーム対象としたい Alarm\_W の曜日を " 1 " に設定してください。(" 0 "にした曜日ではアラームは発生しない) 任意の複数の曜日を同時に設定することができ、その場合は、WW6 ~ WW0 のうちのアラーム対象としたい該当曜日の全てを " 1 " にしてください。

Function	bit 7	bit 6	bit 5	bit 4	bit 3	bit 2	bit 1	bit 0
Alarm_W ; Weekday	○	WW6	WW5	WW4	WW3	WW2	WW1	WW0
対象曜日 ( W4,W2,W1 )	-	土 ( 1, 1, 0 )	金 ( 1, 0, 1 )	木 ( 1, 0, 0 )	水 ( 0, 1, 1 )	火 ( 0, 1, 0 )	月 ( 0, 0, 1 )	日 ( 0, 0, 0 )

8.5.2. アラーム設定例

以下に、アラーム使用例を示します。

アラーム設定時刻 (例)	Alarm_W ; Weekday [ 曜 ] 設定							Alarm_W ; Hour [ 時 ] h		Alarm_W ; Minute [ 分 ] h
	WW6	WW5	WW4	WW3	WW2	WW1	WW0	24 時間制	12 時間制	12/24 時間制 共通
	土	金	木	水	火	月	日			
毎日, 午前 00 時 00 分	1	1	1	1	1	1	1	00 h 時	12 h 時	00 h 分
毎日, 午前 01 時 30 分	1	1	1	1	1	1	1	01 h 時	01 h 時	30 h 分
毎日, 午前 11 時 59 分	1	1	1	1	1	1	1	11 h 時	11 h 時	59 h 分
月 ~ 金, 午後 12 時 00 分	0	1	1	1	1	1	0	12 h 時	32 h 時	00 h 分
日曜, 午後 01 時 30 分	0	0	0	0	0	0	1	13 h 時	21 h 時	30 h 分
月, 水, 金, 午後 11 時 59 分	0	1	0	1	0	1	0	23 h 時	31 h 時	59 h 分

8.5.3. WAFG, DAFG と /INT 出力

\* [ 項 8.7.2. WAFG, DAFG と /INT 出力 ] を参照してください。

8.6. アラーム D 機能

アラーム D 機能は、[ 時 + 分 ] に対する割り込み信号を /INT 端子から得ることができる機能です。  
 ([ 曜日 + 時 + 分 ] のみに対応するアラーム機能は、[ 項 8.5. アラーム W 機能 ] を参照してください。)

ホスト側からそれぞれのアラームの状態を確認出来る、ポーリング機能が付いています。

8.6.1. 関連レジスタ

Address	Function	bit 7	bit 6	bit 5	bit 4	bit 3	bit 2	bit 1	bit 0
1	Minutes	○	M40	M20	M10	M8	M4	M2	M1
2	Hours	○	○	H20 P, /A	H10	H8	H4	H2	H1
B	Alarm_D ; Minute	○	DM40	DM20	DM10	DM8	DM4	DM2	DM1
C	Alarm_D ; Hour	○	○	DH20 DP, /A	DH10	DH8	DH4	DH2	DH1
E	Control 1 (Default)	WALE (0)	DALE (0)	/12, 24 (0)	/CLEN2 (0)	TEST (0)	CT2 (0)	CT1 (0)	CT0 (0)
F	Control 2 (Default)	VDSL (0)	VDET (0)	/XST (-)	PON (1)	/CLEN1 (0)	CTFG (0)	WAFG (0)	DAFG (0)

\*1) Default は、0V からの電源初期投入後 や 電源電圧低下等により PON = "1" となったときに読み出される(あるいは内部設定される)値です。

\*2) '○' は、ライト不能で、リード時は常時 "0" が読み出せます。

\*3) '-' は [ 不定 ] を意味します。

- Alarm\_D の設定状況 に 現時刻が一致すると、/INT 端子 = "L" かつ DALE ビット = "1" になります。  
 注) 現時刻と同じ状況を設定した場合にはアラーム発生しません。次の同じ状況への桁上げ時に発生します。
- Alarm\_D ; Hours レジスタの bit 5 ( DH20 , DP, /A ) は、24 時間制のときは DH20( [時] の 10 位桁 )として機能し、また、12 時間制のときは AM / PM の区別として機能します。

1) DALE ビット

アラーム D 機能 ( 時, 分 の一致によるアラーム発生機能 ) の設定ビットです。

DALE	データ	内容
Write / Read	0	Alarm_D、一致比較動作無効 * Default
	1	Alarm_D、一致比較動作有効 ( 一致時は /INT = "L" となる )

\* アラーム D 機能を使用するときは、まず始めに 本 DALE ビットを "0" にして、機能を停止させてください。その次に 時, 分, DAFG ビットの設定をし、最後に DALE ビットを "1" にしてアラーム D 機能を有効にします。

いったん DALE ビットを "0" にするのは、アラーム設定中に偶然、現在時刻とアラーム時刻が一致した場合に /INT = "L" 出力が出るのを避けるためです。

2) DAFG ビット

DALE ビットが "1" のときのみ有効で、Alarm\_D の設定時刻に現時刻が一致すると その後の約 61μs 後に "1" になります。( DALE ビットが "0" のときは なにも影響ありません )

このとき発生する /INT = "L" は、"0" を書き込むことで OFF にすることができます。

DAFG	データ	内容
Write	0	/INT 端子 = OFF ( Hi-z ) となる。 * Default
	1	設定禁止 ( なにも影響ありませんが、設定しないでください )
Read	0	Alarm_D の設定時刻と現時刻の一致なし ( DALE ビットの設定が "0" のときは 常時 "0" です ) * Default
	1	Alarm_D の設定時刻と現時刻の一致あり ( 結果は、0 クリアするまでホールドされます )

\* DAFG ビットに "0" を書き込むと、いったんは DAFG ビット = "0" かつ /INT 端子 = OFF ( Hi-z ) にはなりません。ただし、DALE ビットが "1" であるかぎり、アラーム D 機能は動作を継続しますので、次の同設定時刻になると 再度アラーム D が発生します。

アラーム D の発生を止めたい場合は、DALE ビットを "0" にして機能を無効化してください。

3) /12,24 ビット

\* [ 項 8.5.1. 3) /12,24 ビット ] などを参照してください。

8.6.2. WAFG, DAFG と /INT 出力

\* [ 項 8.7.2. WAFG, DAFG と /INT 出力 ] を参照してください。

## 8.7. 割り込み機能動作時の /INT 出力に関して

### 8.7.1. /INT 出力の共有

/INT 割り込み出力端子は、定周期割り込み機能、アラーム W 機能、アラーム D 機能の 3 種類の割り込みイベントの共通出力端子になっています。

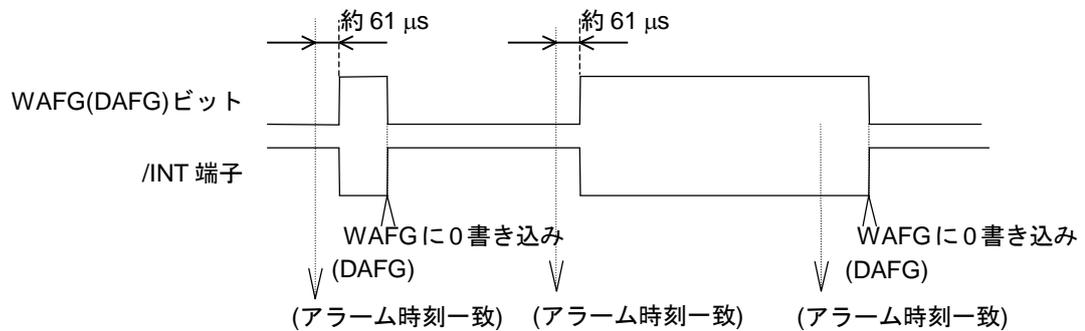
よって、どれかひとつでも割り込みが発生すると、/INT 端子は "L" になります。

割り込みが発生( /INT = "L" )したときは CTFG, WAFG, DAFG フラグを読み出して、どの種類の割り込みイベントが発生したのか( どのフラグが "1" か )を確認してください。

別の割り込みを受ける または 再度割り込みを受ける場合は、ビット操作にて /INT を解除する(ハイインピーダンスにする)必要があります。

### 8.7.2. WAFG, DAFG と /INT 出力

アラーム W 機能、アラーム D 機能における、WAFG, DAFG と /INT 出力の関係を示します。



8.8. 各種検出機能

パワーオンリセット、発振停止、電源低下の発生を検出し、また、検出結果をまとめてアドレス Fh ( Control 2 Register ) の各対応ビットに反映する機能があります。

この結果を確認することで、電源、発振回路 および 計時の状態を確認することができます。

\* 各種検出機能は、電源の瞬停の場合には 検出できないことがあります。ご注意ください。

8.8.1. 関連レジスタ

Address	Function	bit 7	bit 6	bit 5	bit 4	bit 3	bit 2	bit 1	bit 0
F	Control 2 (Default)	VDSL (0)	VDET (0)	/XST (-)	PON (1)	/CLEN1 (0)	CTFG (0)	WAFG (0)	DAFG (0)

\*1) Default は、0V からの電源初期投入後または電源電圧低下等により PON="1" となったときに読み出される(あるいは内部設定される)値です。

\*2) '-' は [ 不定 ] を意味します。

8.8.1. パワーオンリセット検出

パワーオンリセットの発生を検出します。検出時は PON ビットが "1" になります。

0V からの電源 ON 後 または 電源電圧低下などで一度電源が 0V になってから電源復帰したときに検出します。

1) PON ビット

パワーオンリセットの発生の検出結果を示すビットです。

0V からの電源 ON 後 または 電源電圧低下などで一度電源が 0V になってから電源復帰したときにはパワーオンリセット機能が働き、このとき PON ビットが "1" になります。

/XST, VDET ビットと組み合わせて応用使用することで、時計・カレンダーデータの有効/無効の判定にも利用できます。

PON	データ	内容
Write	0	PON ビットを 0 クリアし、また、次回検出に備える
	1	設定禁止 ( なにも影響ありませんが、設定しないでください )
Read	0	パワーオンリセット発生の検出なし
	1	パワーオンリセット発生の検出あり ( 結果は、0 クリアするまでホールドされます ) * Default

\* PON = "1" のとき、時計精度調整レジスタ、制御レジスタ 1、制御レジスタ 2 ( PON, /XST を除く ) はリセットされて "0" になります。また、これにより、/INT 端子は出力を停止 (= Hi-z) します。

2) パワーオンリセット検出時の他のビット状況

● パワーオンリセット時の内部初期化状況

Address	Function	bit 7	bit 6	bit 5	bit 4	bit 3	bit 2	bit 1	bit 0
7	Digital Offset (Default)	0 (0)	F6 (0)	F5 (0)	F4 (0)	F3 (0)	F2 (0)	F1 (0)	F0 (0)
E	Control 1 (Default)	WALE (0)	DALE (0)	/12, 24 (0)	/CLEN2 (0)	TEST (0)	CT2 (0)	CT1 (0)	CT0 (0)
F	Control 2 (Default)	VDSL (0)	VDET (0)	/XST (-)	PON (1)	/CLEN1 (0)	CTFG (0)	WAFG (0)	DAFG (0)

\*1) Default は、0V からの電源初期投入後 または 電源電圧低下等により PON = "1" となったときに読み出される(あるいは内部設定される)値です。

\*2) '-' は [ 不定 ] を意味します。

\*3) その他のビットについては不定ですので、必ず初期設定を実施してください。そのさい、日付・時間として正しくないデータの設定はしないでください。 その場合の計時動作は保証出来ません。

8.8.2. 発振停止検出

内部発振の停止の有無を検出します。検出時は /XST ビットが "0" になります。  
 /XST ビットに あらかじめ "1" を書き込んでおきますと、発振停止を検出したときに "0" になりますので、バックアップからの復帰後などの 過去の発振停止の有無の判断ができます。

1) /XST ビット

発振停止検出機能の検出結果を示すビットです。

/XST	データ	内容
Write	0	設定禁止 ( なにも影響ありませんが、設定しないでください )
	1	発振停止検出機能を使用可能状態に設定し、 また、次回検出に備える
Read	0	発振停止の検出あり ( 結果は、"1" を書き込むまでホールドされます )
	1	発振停止の検出なし

2) 注意事項

発振停止検出動作の誤検出防止として、VDD 瞬断の防止 や 各端子への最大定格以上の電圧印加の防止 などを行ってください。

特に、バックアップ電池の実装時などに 右図のような電源電圧の変動がありますと、/XST が "1" から "0" に変化していかないにもかかわらず内部データが壊れている場合がありますので、大きなチャタリングが入らないような配慮をお願いいたします。

発振停止検出しにくい VDD 変動例



8.8.3. 電源低下検出

電源低下を検出します。検出時は VDET ビットが "1" になります。  
 検出の基準電圧値は、VDSL ビットにより 2 種類 ( 2.1 V or 1.3 V ) から選択できます。

1) VDSL ビット

電源低下検出機能の基準電圧値の選択設定ビットです。

VDSL	データ	内容
Write / Read	0	電源低下検出機能の基準電圧値を 2.1 V に設定 <span style="float:right">* Default</span>
	1	電源低下検出機能の基準電圧値を 1.3 V に設定

2) VDET ビット

電源低下検出機能の検出結果を示すビットです。

電源低下が検出されると VDET = "1" になり、検出動作は停止し また "1" はホールドされます。

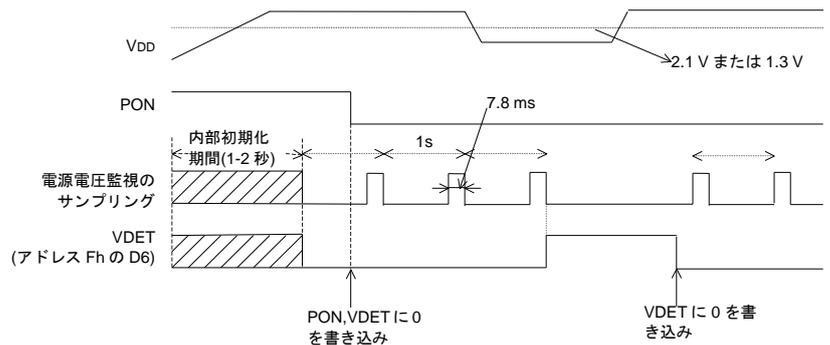
VDET	データ	内容
Write	0	VDET ビットを 0 クリアして電源低下検出動作を再開し、 また、次回検出に備える <span style="float:right">* Default</span>
	1	設定禁止 ( なにも影響ありませんが、設定しないでください )
Read	0	電源低下の検出なし <span style="float:right">* Default</span>
	1	電源低下の検出あり ( 結果は、0 クリアするまでホールドされます )

3) 注意事項

電源電圧監視時の消費電流を抑えるために、電源電圧監視回路は右図のように 1 秒に 7.8 ms だけサンプリング動作を行います。

VDET ビットが "1" になると、以後、サンプリング動作は停止します。検出動作を再開させるには、VDET ビットを "0" クリアしてください

※秒データ書き込み後は VDET ビットをゼロクリアしてください。

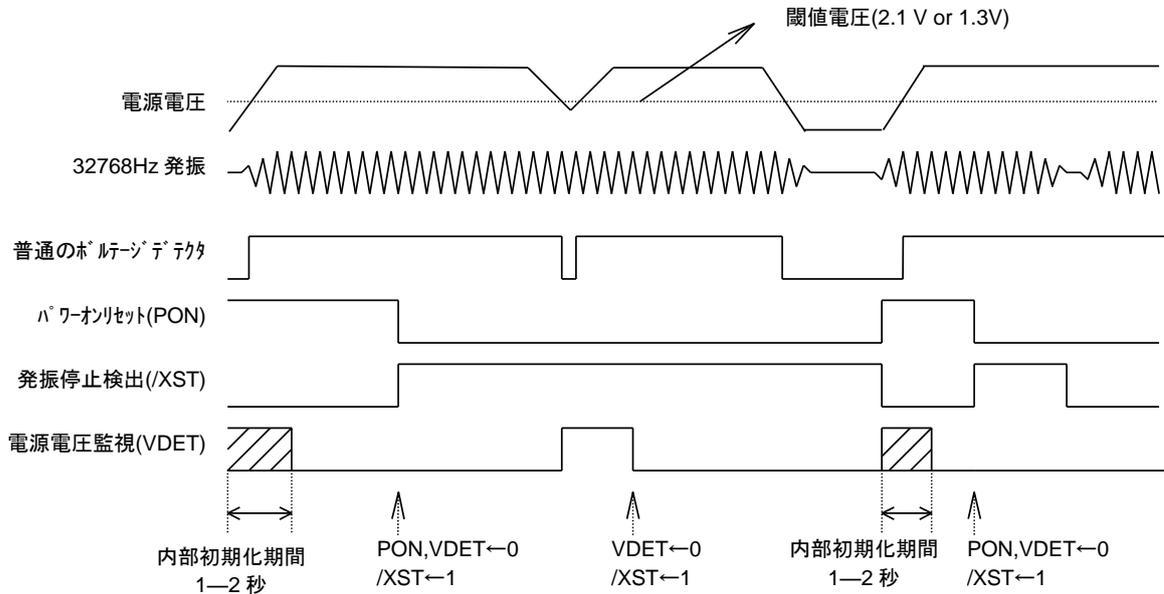


8.8.4. 各種検出結果による状況の推測

PON, /XST, VDET ビットの読み出し結果により、電源状況、計時状況の確認ができます。各検出結果の組み合わせによる推測状況は次のとおりです。

アドレス Fh Control 2 Register			推測状況	
bit 4 PON	bit 5 /XST	bit 6 VDET	電源、発振回路の状態	計時 / バックアップの状態
0	0	0	・ 電源電圧低下はないが、発振が停止した。	・ 計時異常が発生 → 初期設定が必要 * 結露などにより一時的に計時が停止した。
0	0	1	・ 電源電圧低下があり、また、発振が停止した。	・ 計時異常が発生 → 初期設定が必要 * バックアップ電源の低下などで計時が停止した。
0	1	0	・ 正常状態。	・ 正常状態。
0	1	1	・ 電源は低下したものの、発振は継続している。	・ 計時は正常。ただし、電源に異常あり。 * バックアップ電源等が危険な状態まで低下した。
1	0	x	・ 電源が 0V まで落ちた。	・ 計時状況 や 電圧低下の有無にかかわらず、初期設定が必要。
1	1	x	・ 電源の瞬停の疑いが強い。	* PON = "1" にて初期化されるビットがあるため、初期設定が必要。

\* 上記は、/XST に あらかじめ "1" を書き込んでいた場合です。



8.9. データのリード/ライト

8.9.1. データの転送方式

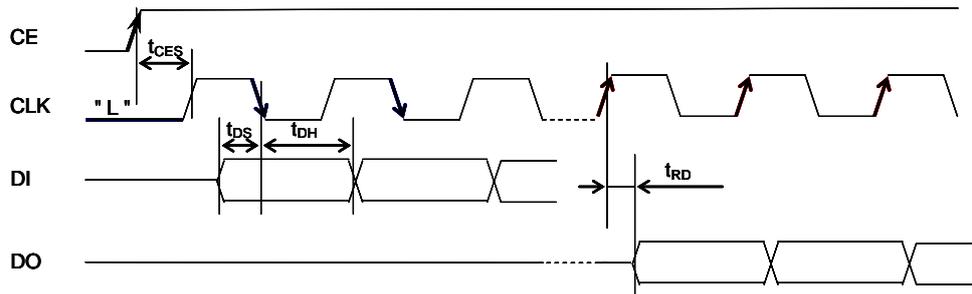
1) CE とデータの取り込みタイミング

RX-4045 は CE(チップイネーブル), CLK(シリアルクロック), DI(データインプット), DO(データアウトプット)の 4 つの端子でデータのやり取りを行う 4 線式シリアルインタフェースを採用しています。

データ転送は、CLK と DI, DO の関係を「立ち下がリエッジ取り込み、立ち上がりエッジ出力」と「立ち上がりエッジ取り込み、立ち下がリエッジ出力」の 2 通りから選択使用できます。

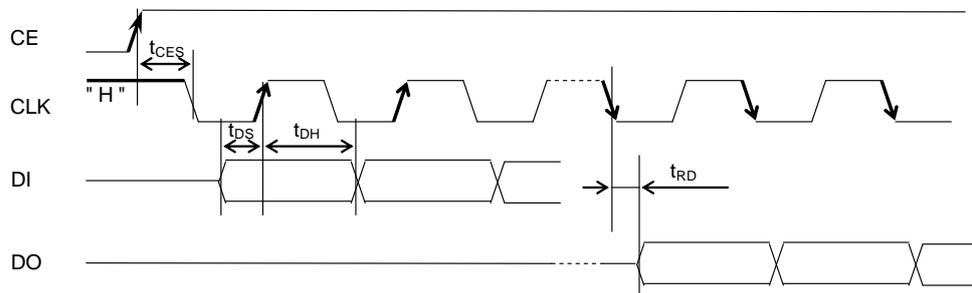
(1) データの 立ち下がリエッジ取り込み、立ち上がりエッジ出力

CE が L から H に変化した時に CLK が L であれば、「立ち下がリエッジ取り込み、立ち上がりエッジ出力」になります。



(2) データの 立ち上がりエッジ取り込み、立ち下がリエッジ出力

一方、CE が L から H に変化した時に CLK が H であれば、「立ち上がりエッジ取り込み、立ち下がリエッジ出力」になります。



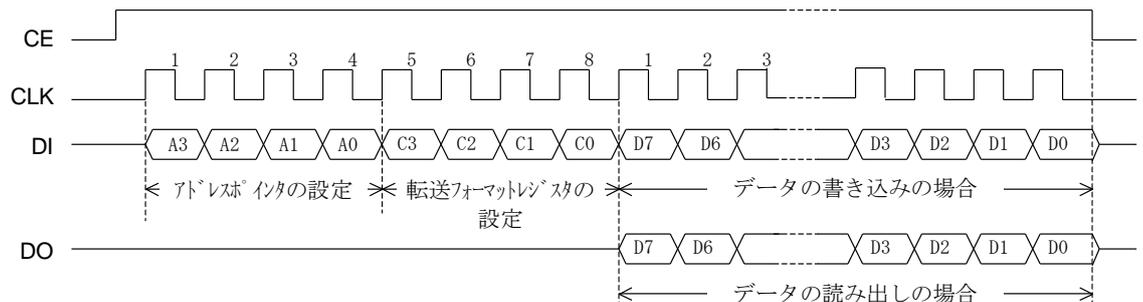
2) データ転送のフォーマット

データの転送は CE 入力の立ち上がりから開始され、立ち下がりで終了します。

1 バイト(8 ビット)を 1 単位として行われ、何バイトでも連続して転送可能です。

最初の 1 バイトの前半 4 ビットでホストより転送を開始する先頭アドレスの指定(アドレスポインタの設定)を行い、後半 4 ビットでデータの書き込みか読み出しか、転送のフォーマットをどのようにするか(転送フォーマットレジスタの設定)を決めます。

全ての転送は MSB ファーストで行われます。



※転送フォーマットは読み出し用に 2 種類、書き込み用に 2 種類有ります。

8.9.2. データ転送書き込みフォーマット

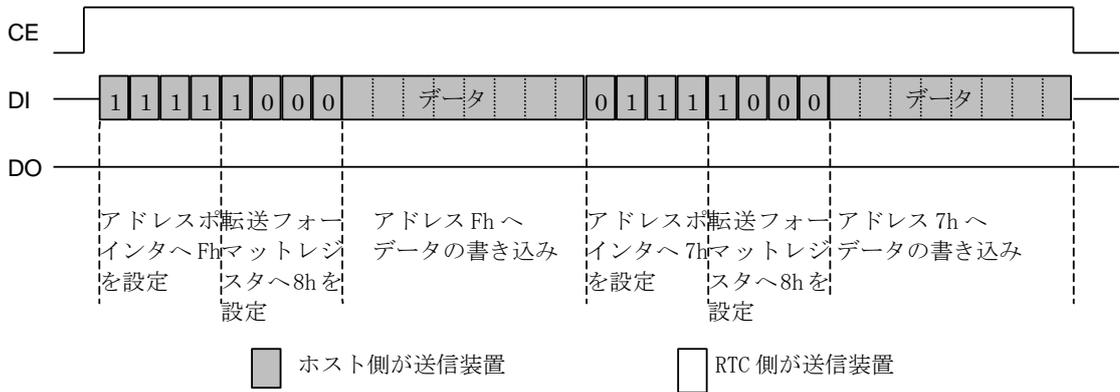
1) 1バイト書き込み

データ書き込みの第1の方法はデータ転送を1バイトだけ単独に行う方法です。

アドレスポインタに書き込みを行いたいアドレスを指定し、転送フォーマットレジスタには8hを書き込みます。

1バイトデータを転送した後 CE 端子をLにして転送を終了させることもできますし、そのまま新たにアドレスと転送フォーマットを指定して転送を続けることもできます。

データ書き込み例 (アドレス Fh と 7h に書き込みを行う場合)



2) バースト書き込み

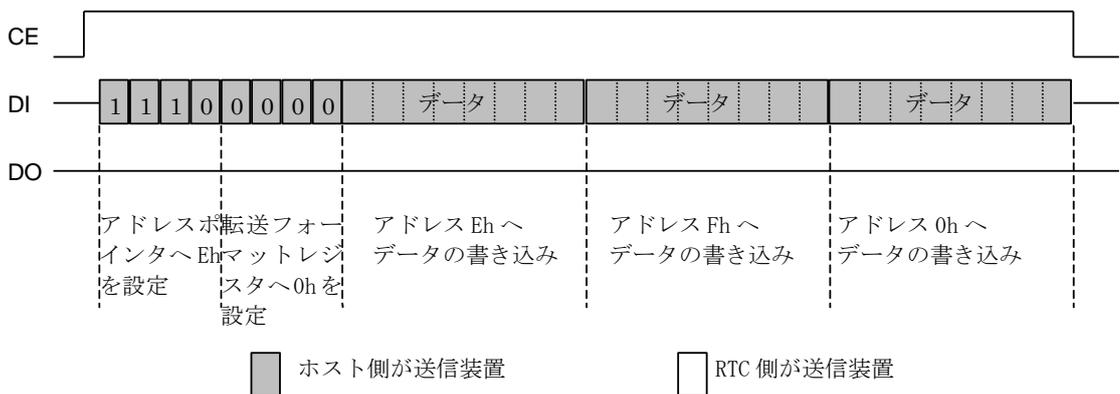
データ書き込みの第2の方法はデータ転送を連続して行う方法です。

アドレスポインタに書き込みを行いたい先頭のアドレスを指定し、転送フォーマットレジスタには0hを書き込みます。

アドレスポインタは1バイトのデータを転送するごとにインクリメントされます。アドレスポインタのFhの次は0hになります。

最後は CE 端子をLにして転送を終了させます。

データ書き込み例 (アドレス Eh, Fh, 0h に書き込みを行う場合)



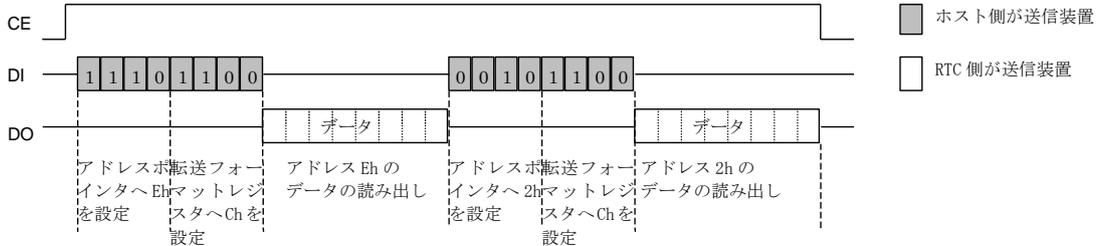
8.9.3. データ転送読み出しフォーマット

1) 1バイト読み出し

データ読み出しの第1の方法はデータ転送を1バイトだけ単独に行う方法です。  
 アドレスポインタに読み出しを行いたいアドレスを指定し、転送フォーマットレジスタにはChを書き込みます。

1バイトデータを転送した後CE端子をLにして転送を終了させることもできますし、そのまま新たにアドレスと転送フォーマットを指定して転送を続けることもできます。

データ読み出し例 (アドレスEhと2hのデータを読み出す場合)



2) バースト読み出し

読み出しの第2の方法はデータ転送を連続して行う方法です。

アドレスポインタに読み出しを行いたい先頭のアドレスを指定し、転送フォーマットレジスタには4hを書き込みます。アドレスポインタは1バイトのデータを転送するごとにインクリメントされます。

アドレスポインタのFhの次は0hになります。  
 最後はCE端子をLにして転送を終了させます。

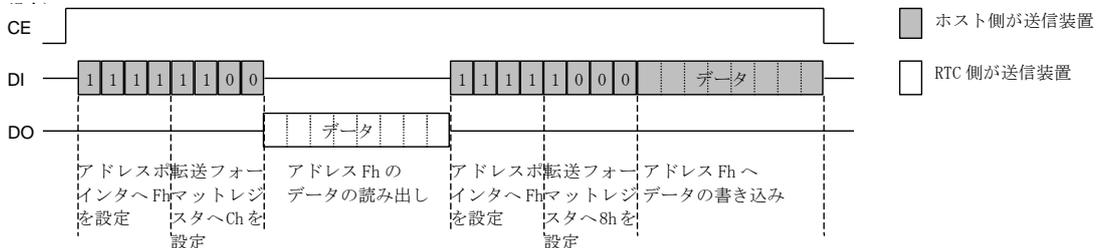
データ読み出し例 (アドレスFh, 0h, 1hの読み出しを行う場合)



3) 連続読み出し、連続書き込み

1バイト読み出し、1バイト書き込みの後、続けて他の転送方式を行うこともできます。

データ読み出し書き込みを続けて行う例(アドレスFhのデータを読み出して書き込みを行う場合)



※ 読み出し書き込みのフォーマットと転送フォーマットレジスタの関係をまとめると以下の表のようになります。

	1バイト	バースト(連続)
RTC への書き込み	8h (1,0,0,0)	0h (0,0,0,0)
RTC からの読み出し	Ch (1,1,0,0)	4h (0,1,0,0)

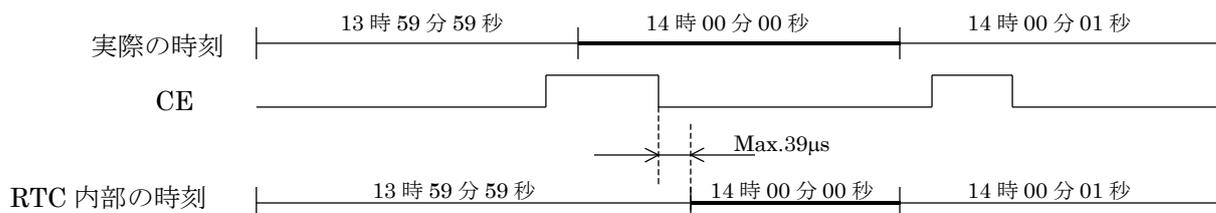
## 8.9.4. 時刻データの読み出し書き込みに関する注意

時刻の読み出し書き込みを行っている最中に時刻の桁上げがあった場合、誤った時刻が読み出されたり書き込まれる場合があります。

例えば 13 時 59 分 59 秒に読み出しを開始し、「秒→分→時」と読み出しを行っている最中の「秒→分」まで読み出しを行った時に 14 時 00 分 00 秒になったとします。読み出される時刻は秒=59 秒、分=59 分、時=14 時となり、14 時 59 分 59 秒になり、まるまる 1 時間間違った時刻が読み出されてしまいます。同様の現象は書き込み時にも起ります。

RX-4045 では これらの誤読み出し/誤書き込みを防ぐために CE 端子が H の期間は時刻の桁上げを一時的にホールドし、CE 端子が L になった時にホールドを解除して桁上げを行う機能が働きます。

但し、秒の桁上げのホールドは 1 秒ぶんしかできないため 1 秒以内に CE を L に戻す必要があります。



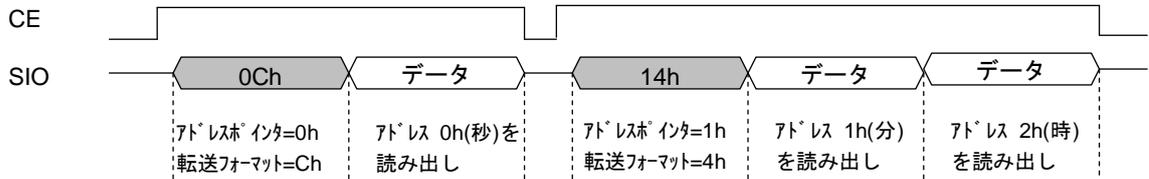
本機能を有効に活用するために、時刻の読み出し書き込み時には以下の注意が必要です。

- ① 1 回の時刻の読み出し書き込みの間は CE を H のままにしてください。
- ② CE=H の期間は 1 秒以内になるようにしてください。万一、時刻の読み出し中などにホスト側がダウンする可能性がある場合は、ホストがダウンしたと同時に CE=L またはオープンになるように周辺回路に配慮してください。
- ③ CE を L から H に立ち上げた後 アドレス 0h~6h にアクセスが始まるまで、31µs 以上の時間を空けて下さい。(RX-4045 が時刻の桁上げの最中の場合、この間に桁上げ作業を終了させます。)
- ④ CE を H から L にして次に H にするまでに 61µs 以上の時間を空けて下さい。(CE=H の期間に時刻の桁上げがあった場合、RX-4045 はこの間に桁上げの補正を行います。)
- ⑤ 明らかに時刻の桁上げがないタイミングで時刻の読み出し書き込みを行う場合 (例えば、レベルモードの定周期割り込みやアラーム割り込みに同期して時刻の読み出し書き込みを行う場合) は、上記①③④に関する配慮の必要はありません。

※次頁に時刻読み出し書き込みの良い例、悪い例を掲げます。

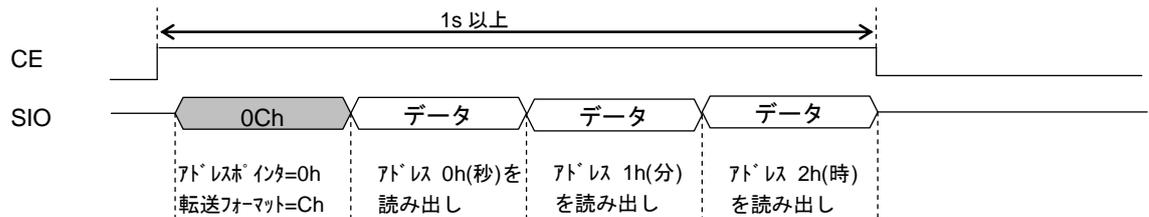
悪い例①：時刻の読み出し中に CE が 1 度 L

下記例の場合、分の読み出し時刻は秒の読み出し時刻の+1 秒後になる可能性があります。



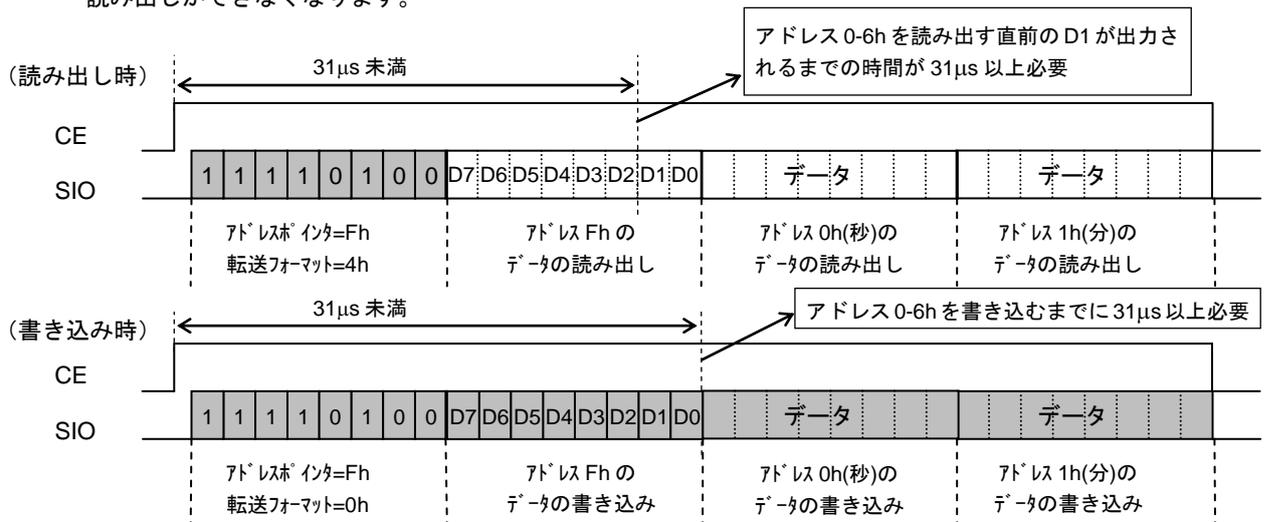
悪い例②：CE 端子 High の期間が 1 秒以上

CE 端子が High の期間が 1 秒以上の場合、CE 端子 Low 後の補正は+1 秒しか行わないため、時計が遅れる可能性があります。



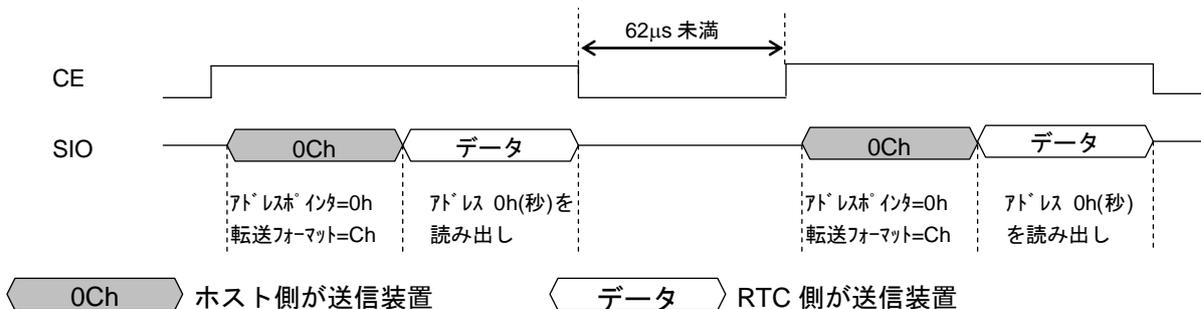
悪い例③：CE 端子 High の後、アドレス 0-6h に書き込み／読み出しするまでの時間が 31μs 未満

CE 端子 High の後、桁上げが終了するのに Max. 31μs 要しますので、下記例の場合、正しい書き込み／読み出しができなくなります。



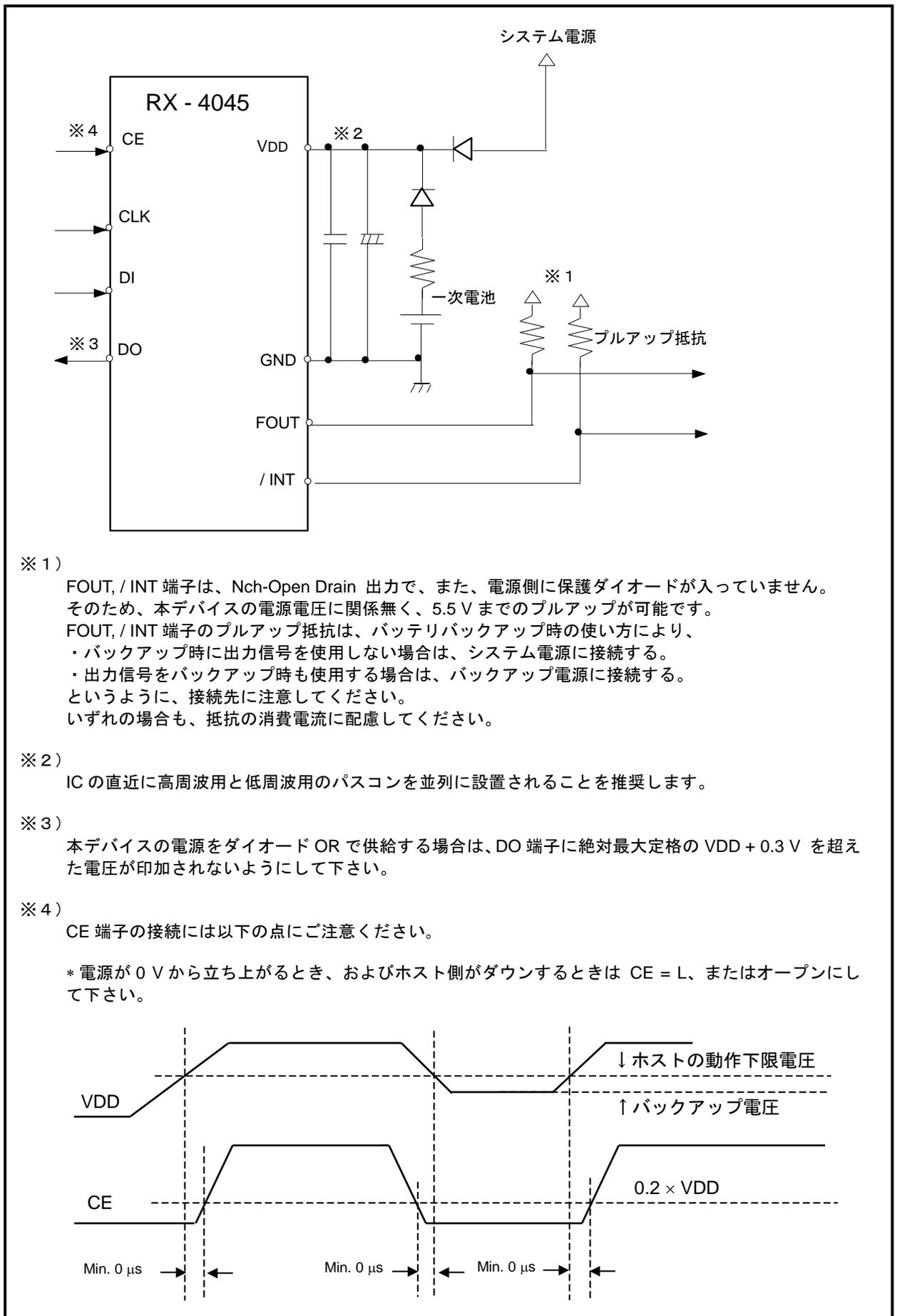
悪い例④：CE を H から L にして、次に H にするまでが 62μs 未満

CE 端子が High の期間に時刻の桁上げがあった場合、CE 端子が High→Low の後、Max. 62μs の間に+1 秒補正を行いますが、62μs 未満の場合、+1 秒補正が行われず時計が遅れる可能性があります。



0Ch ホスト側が送信装置      データ RTC 側が送信装置

8.10. 外部接続例



9. 外形寸法図 / マーキングレイアウト

9.1. 外形寸法図

RX - 4045 SA (SOP-14pin)

● 外形寸法図

● 推奨はんだ付けパターン図

Unit : mm

\* 点線内(表)の一部に内蔵水晶振動子の金属ケースが見えることがありますが、デバイスの特性に影響はありません。

RX - 4045 NB (SON-22pin)

● 外形図

● はんだ付けパターン図

Unit : mm

\*1) 点線内(表・裏)の一部に内蔵水晶振動子の金属ケースが見えることがありますが、デバイスの特性に影響はありません。

\*2) はんだ付けパターン図の斜線部分の部品面には信号パターンをレイアウトしないでください。

9.2. マーキングレイアウト

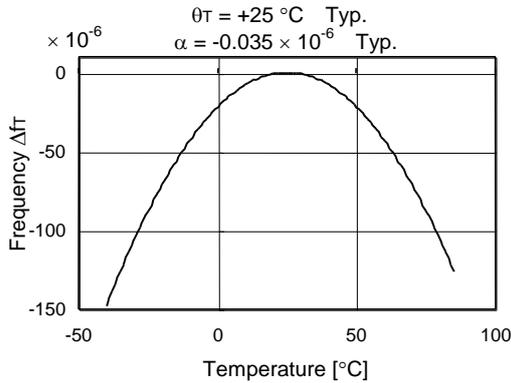
RX - 4045 SA (SOP-14pin)

RX - 4045 NB (SON-22pin)

※ 表示内容は、捺印と表示の大略を示すもので、字形・大きさ および 位置の詳細を規定するものではありません。

10. 参考データ

(1) 周波数温度特性例



[ 周波数安定度の求め方 ]

1. 周波数温度特性は、以下の式で近似できます。

$$\Delta f_T = \alpha ( \theta_T - \theta_X )^2$$

- $\Delta f_T$  : 任意の温度における周波数偏差
- $\alpha$  (  $1 / ^\circ\text{C}^2$  ) : 2次温度係数  
(  $-0.035 \pm 0.005$  )  $\times 10^{-6} / ^\circ\text{C}^2$
- $\theta_T$  (  $^\circ\text{C}$  ) : 頂点温度 (+25±5  $^\circ\text{C}$ )
- $\theta_X$  (  $^\circ\text{C}$  ) : 任意の温度

2. 時計精度を求めるためには、更に周波数精度と電圧特性を加えます。

$$\Delta f/f = \Delta f/f_0 + \Delta f_T + \Delta f_V$$

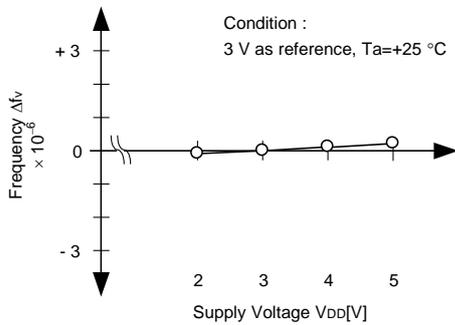
- $\Delta f/f$  : 任意の温度,電圧における時計精度 (周波数安定度)
- $\Delta f/f_0$  : 周波数精度
- $\Delta f_T$  : 任意の温度における周波数偏差
- $\Delta f_V$  : 任意の電圧における周波数偏差

3. 日差の求め方

$$\text{日差} = \Delta f/f \times 86400(\text{秒})$$

※例えば、 $\Delta f/f = 11.574 \times 10^{-6}$ で 約 1 秒/日 の誤差になります。

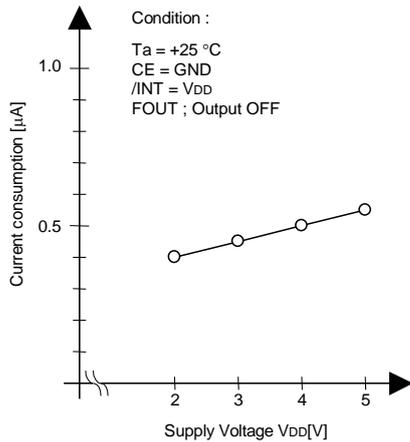
(2) 周波数電圧特性例



(3) 消費電流電圧特性

非アクセス時 消費電流

FOUT = OFF 時



## 11. 使用上の注意事項

### 1) 取り扱い上の注意事項

- 本モジュールは水晶振動子を内蔵していますので、過大な衝撃・振動を与えないようにしてください。  
また、低消費電力実現のために C-MOS IC を用いておりますので、以下に注意して使用してください。

#### (1) 静電気

耐静電気破壊保護回路は内蔵しておりますが、過大な静電気が加わると IC が破壊されるおそれがありますので、梱包 および 運搬容器には 導電性の物を使用してください。

はんだごてや測定回路などは 高電圧リークの無いものを使用し、また、実装時・作業時にも 静電気対策をお願いいたします。

#### (2) ノイズ

電源 および 入出力端子に過大な外来ノイズが印加されますと、誤動作やラッチアップ現象等による 破壊の原因となることがあります。

安定動作のため、本モジュールの電源端子 (VDD - GND 間) の極力近い場所に、0.1  $\mu$ F 以上のパコン(セラミックを推奨)を使用してください。また、本モジュールの近くには、高ノイズを発生するデバイスを配置しないようにしてください。

※ 図 1 の網掛部分( )には信号線を接近させず、可能であれば GND パターンで埋めてください。

#### (3) 入力端子の電位

入力端子が中間レベルの電位になることは、消費電力の増加、ノイズマージンの減少、素子の破壊等につながりますので、できるだけ VDD または GND の電位に近い電位に設定してください。

#### (4) 未使用入力端子の処理

入力端子の入力インピーダンスは非常に高く、開放状態での使用は 不定電位やノイズによる誤動作の原因につながります。未使用の入力端子は、VDD か GND に固定してください。

### 2) 実装上の注意事項

#### (1) はんだ付け温度

パッケージ内部が +260  $^{\circ}$ C を越えますと、水晶振動子の特性劣化 および 破壊を招く場合がありますので、弊社ははんだ耐熱性評価プロファイルを越えない領域でのご使用を推奨します。ご実装前に 必ず実装条件 ( 温度・時間 ) をご確認ください。また、条件変更時も同様の確認をしていただいた後に ご使用ください。

※ 図 2 に、弊社はんだ耐熱性評価プロファイルを 参考掲載します。

#### (2) 実装機

汎用実装機の使用が可能ですが、使用機器、条件等によっては 実装時の衝撃力により内蔵の水晶振動子の破壊を招く場合がありますので、ご使用前には 必ず貴社にてご確認ください。条件変更時も同様の確認をしていただいた後に ご使用ください。

実装時・作業時には、静電気対策をお願いいたします。

#### (3) 超音波洗浄

超音波洗浄は、使用条件によっては 内蔵の水晶振動子が共振破壊される場合があります。貴社での使用条件 ( 洗浄機の種類、パワー、時間、槽内の状態等 ) を弊社にて特定できませんので、超音波洗浄の保証はいたしかねます。

#### (4) 実装方向

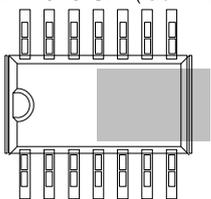
逆向きに実装しますと破壊の原因となります。方向を確認した上で実装を行なってください。

#### (5) 端子間リーク

製品が汚れていたり結露している状態などで電源投入しますと 端子間リークを招く場合がありますので、洗浄しさらに 乾燥させた後に電源投入を行なってください。

図 1 : GND パターン例

RX - 4045 SA ( SOP-14pin )



RX - 4045 NB ( SON-22pin )

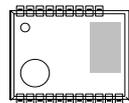
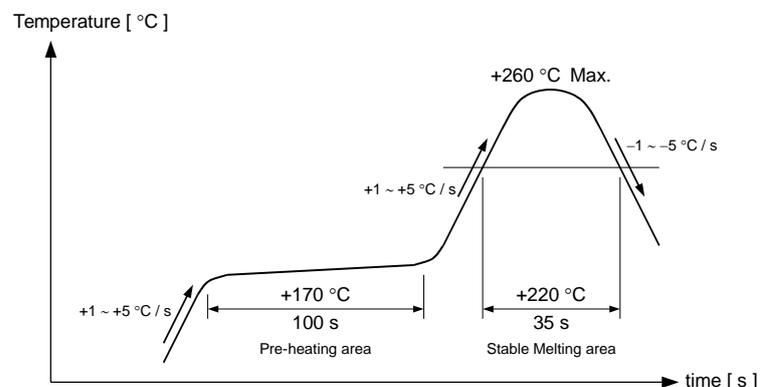


図 2 : 弊社はんだ耐熱性評価プロファイル ( 参考 )



\* その他、個別仕様書記載の注意事項についても、併せてご確認ください。

# Application Manual

## セイコーエプソン株式会社

〒191-8501 東京都日野市日野 421-8  
TEL (042) 587-5315 (直通) FAX (042) 587-5014

〒541-0059 大阪市中央区博労町 3-5-1 御堂筋グランタワー 15F  
TEL (06) 6120-6510 (直通) FAX(06) 6120-6782

〒460-0008 名古屋市中区栄 1-10-21 名古屋御園ビル 6F  
TEL (052) 205-8431 (直通) FAX (052) 231-2537

インターネットによる情報配信

<http://www5.epsondevice.com/ja/>

代理店 \_\_\_\_\_