

# アプリケーションマニュアル

Real Time Clock Module

## **RX-8571NB**

エプソントヨコム株式会社

● **本マニュアルのご使用につきましては、次の点にご留意願います。**

- 1) 本マニュアルの内容については、予告なく変更することがあります。量産設計の際は最新情報をご確認ください。
- 2) 本マニュアルの一部、または全部を弊社に無断で転載、または、複製など他の目的に使用することは堅くお断りいたします。
- 3) 本マニュアルに記載された応用回路、プログラム、使用方法等はあくまでも参考情報であり、これらに起因する第三者の権利（工業所有権を含む）侵害あるいは損害の発生に対し、弊社は如何なる保証を行うものではありません。  
また、本カタログによって第三者または弊社の工業所有権の実施権の許諾を行うものではありません。
- 4) 特性表の数値の大小は、数値線上の大小関係で表します。
- 5) 輸出管理について
  - (1) 製品および弊社が提供する技術を輸出等するにあたっては「外国為替および外国貿易法」を遵守し、当該法令の定める必要な手続をおとりください。
  - (2) 大量破壊兵器の開発等およびその他の軍事用途に使用する目的をもって製品および弊社が提供する技術を輸出等しないでください。また、これらに使用するおそれのある第三者に提供しないでください。
- 6) 製品は一般電子機器に使用されることを意図し設計されたものです。  
特別に高信頼性を必要とする以下の特定用途に使用する場合は、弊社の事前承諾を必ず得てください。  
承諾無き場合は如何なる責任も負いかねることがあります。
  - 1 宇宙機器（人工衛星・ロケット等）2 輸送車両並びにその制御機器（自動車・航空機・列車・船舶等）
  - 3 生命維持を目的とした医療機器4 海中継機器5 発電所制御機器6 防災・防犯装置7 交通用機器
  - 8 その他：1～7と同等の信頼性を必要とする用途
- 7) 製品呼称、識別マークにつきましては順次統合していく予定ですが本マニュアルにおきましては統合前に両社が使用していた呼称、識別マークを継承しています。正式型番、識別マーク等詳細につきましては仕様書等でご確認いただけますようお願いいたします。

**本マニュアルに記載されているブランド名または製品名は、それらの所有者の商標もしくは登録商標です。**

## 目次

1. 概要 .....	1
2. ブロック図 .....	1
3. 端子説明 ( 端子配置 / 端子機能 ) .....	2
4. 外形寸法図 / マーキングレイアウト .....	3
5. 絶対最大定格 .....	4
6. 推奨動作条件 .....	4
7. 周波数特性 .....	4
8. 電気的特性 .....	5
9. 使用上の注意事項 .....	7
9.1. 通信途中でアクセス中断された時のデータについて .....	7
9.2. 初期電源投入時およびバックアップ移行・復帰条件 .....	7
9.3. 電源初期投入時 および バックアップ復帰時における アクセス動作の制限 .....	8
10. 参考資料 .....	9
10.1. 参考データ .....	9
10.2. 外部接続例 .....	9
11. 取り扱い上の注意事項 .....	10
12. 機能概要 および レジスターテーブル .....	11
12.1. 機能概要 .....	11
12.2. レジスターテーブル .....	12
12.3. レジスター概要 .....	13
13. 使用方法 .....	14
13.1. 時計カレンダー説明 .....	14
13.2. 定周期タイマー割り込み機能 .....	15
13.3. アラーム割り込み機能 .....	18
13.4. 時刻更新割り込み機能 .....	20
13.5. 割り込み機能動作時の /IRQ " L " 割り込み出力に関して .....	21
13.6. 電圧低下検出機能 .....	21
13.7. FOUT 機能 ( クロック出力機能 ) .....	22
13.8. フローチャート .....	23
13.9. データの リード/ライト .....	27

## 低電圧計時保持

シリアルインターフェース リアルタイムクロックモジュール

## RX – 8571 NB

- リアルタイムクロック : 時計・カレンダー、自動うるう年補正、時刻更新割り込み、アラーム割り込み等の豊富な機能
- ユーザーレジスタ : 128bit の RAM として利用できるユーザーレジスタ内蔵
- タイマー割り込み : 255 $\mu$ s ~ 65535h までの割り込み出力機能付きプログラマブル・タイマー内蔵
- 32.768 kHz 出力 : OE 機能付き C-MOS 出力
- インターフェース方式 : I<sup>2</sup>C インターフェース
- インターフェース電圧範囲 : 1.6 V ~ 5.5 V
- 計時 (保持) 電圧範囲 : 1.3 V ~ 5.5 V
- バックアップ時消費電流 : 0.20  $\mu$ A / 3 V<sub>Typ</sub>

I<sup>2</sup>C-Bus は、NXP Semiconductors の商標です。

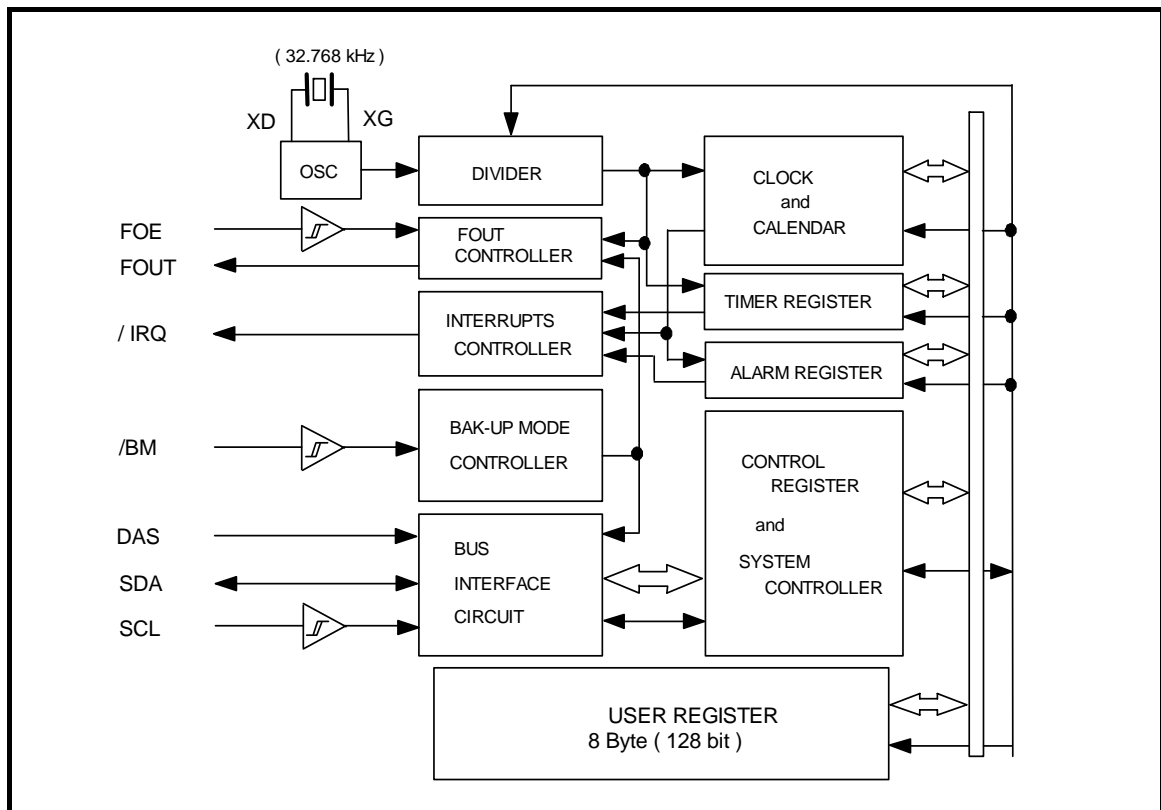
## 1. 概要

本 IC は、I<sup>2</sup>C インターフェース方式のリアルタイムクロック IC です。

リアルタイムクロック部は、秒から年までの自動うるう年補正 Clock&Calendar 回路、時刻アラーム、インターバルタイマー、時刻更新割り込み、32.768 kHz 出力、ユーザーレジスタ等の豊富な機能を備えています。

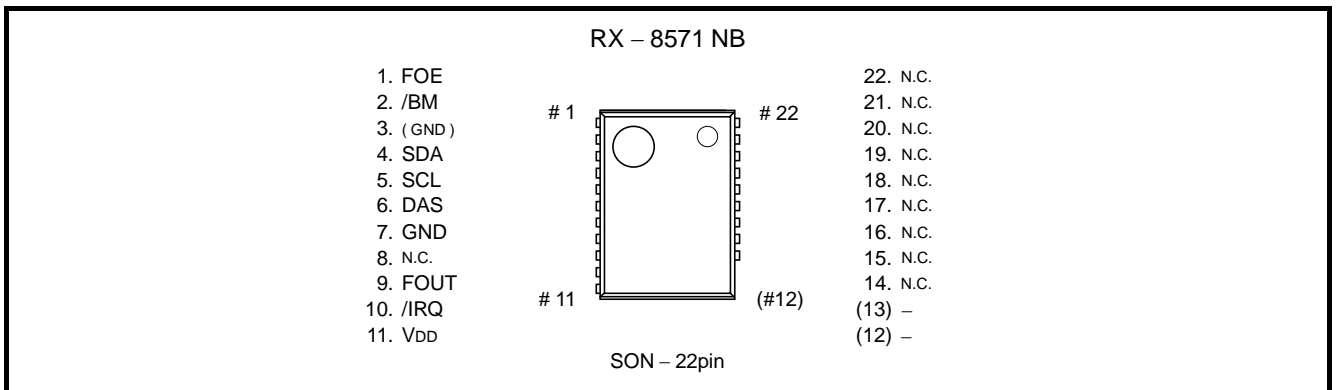
デバイスは C-MOS プロセスによる低消費電流となっておりますので、長期間におけるバッテリーバックアップが必要とされる 各種携帯電話、ハンディターミナル、その他の小型電子機器等の用途に最適です。

## 2. ブロック図



3. 端子説明 ( 端子配置 / 端子機能 )

3.1. 端子配置



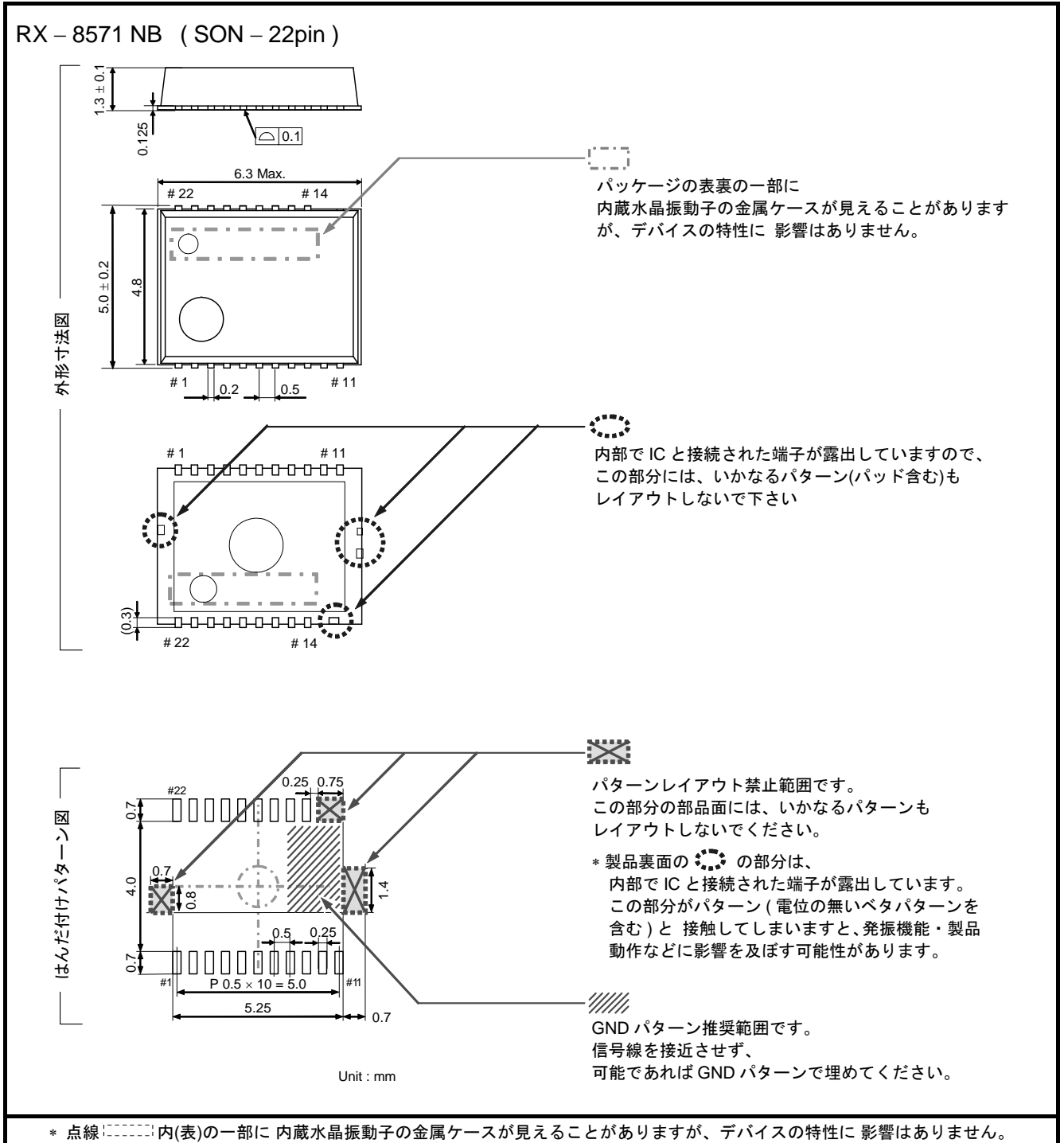
3.2. 端子機能

端子名	入出力	機 能																														
SDA	双方向	I <sup>2</sup> C 通信用データ入出力端子。SCL 信号に同期して、アドレス、データなどを入出力します。この端子は出力時オープンドレインですので、信号線の容量により 適切なプルアップ抵抗を接続してください。 VDD の印加電圧に関係なく 5.5V まで入力することが可能です。																														
SCL	入力	I <sup>2</sup> C 通信用のシリアルクロック入力端子です。 VDD の印加電圧に関係なく 5.5V まで入力することが可能です。																														
DAS	入力	デバイス・アドレス・セレクト入力端子です。 この端子は、I <sup>2</sup> C の 7bit 構成によるデバイスアドレスを選択します。 VDD の印加電圧に関係なく 5.5V まで入力することが可能です。 <table border="1" style="margin: 5px auto; border-collapse: collapse;"> <thead> <tr> <th>DAS pin</th> <th>スレーブアドレス</th> </tr> </thead> <tbody> <tr> <td>"H"</td> <td>0110010</td> </tr> <tr> <td>"L"</td> <td>1010001</td> </tr> </tbody> </table>	DAS pin	スレーブアドレス	"H"	0110010	"L"	1010001																								
DAS pin	スレーブアドレス																															
"H"	0110010																															
"L"	1010001																															
/BM	入力	バックアップモード切り替え端子です。 "L"にするとバックアップモードへ移行し、消費電流を最小限に抑えることができます。 その場合、FOUT出力が停止し、アクセスが無効になります。 VDDの印加電圧に関係なく5.5Vまで入力することが可能です。																														
FOUT	出力	FOUT 端子は、出力制御付きのクロック出力端子 (C-MOS 出力) です。 FOE 入力端子、FSEL1 ビット、FSEL0 ビットの組み合わせにより、FOUT 出力端子から 32.768 kHz、1024 Hz、1 Hz を選択出力する または 出力を停止させることができます。 出力停止時の FOUT 出力端子はハイインピーダンスになります。 ただし、バックアップモード中(/BM="L")は、出力停止になります。 FOE 端子は、VDD の印加電圧に関係なく 5.5V まで入力することが可能です。																														
FOE	入力	<table border="1" style="margin: 5px auto; border-collapse: collapse;"> <thead> <tr> <th>/BM pin input</th> <th>FOE pin input</th> <th>FSEL1 bit</th> <th>FSEL0 bit</th> <th>FOUT pin output</th> </tr> </thead> <tbody> <tr> <td rowspan="3">"H"</td> <td rowspan="3">"H"</td> <td>0</td> <td>0</td> <td>32768 Hz Output (C-MOS output) *</td> </tr> <tr> <td>0</td> <td>1</td> <td>1024 Hz Output (C-MOS output)</td> </tr> <tr> <td>1</td> <td>0</td> <td>1 Hz Output (C-MOS output)</td> </tr> <tr> <td rowspan="2">"L"</td> <td>"L"</td> <td>X</td> <td>X</td> <td>OFF (high impedance)</td> </tr> <tr> <td>X</td> <td>1</td> <td>1</td> <td>OFF (high impedance)</td> </tr> <tr> <td>"L"</td> <td>X</td> <td>X</td> <td>X</td> <td>OFF (high impedance)</td> </tr> </tbody> </table> <p>X : don't care</p>	/BM pin input	FOE pin input	FSEL1 bit	FSEL0 bit	FOUT pin output	"H"	"H"	0	0	32768 Hz Output (C-MOS output) *	0	1	1024 Hz Output (C-MOS output)	1	0	1 Hz Output (C-MOS output)	"L"	"L"	X	X	OFF (high impedance)	X	1	1	OFF (high impedance)	"L"	X	X	X	OFF (high impedance)
/BM pin input	FOE pin input	FSEL1 bit	FSEL0 bit	FOUT pin output																												
"H"	"H"	0	0	32768 Hz Output (C-MOS output) *																												
		0	1	1024 Hz Output (C-MOS output)																												
		1	0	1 Hz Output (C-MOS output)																												
"L"	"L"	X	X	OFF (high impedance)																												
	X	1	1	OFF (high impedance)																												
"L"	X	X	X	OFF (high impedance)																												
/IRQ	出力	アラーム、インターバルタイマー、時刻更新などの割り込み信号 ("L" レベル) を出力します。 この端子は、N-ch オープンドレイン出力です。 割り込み出力を使用しない場合は OPEN にしてください。																														
VDD	–	電源のプラス側に接続します。																														
GND	–	グラウンドに接続します。																														
(GND)	–	OPEN で 使用してください。(外部接続しないでください)																														
N.C.	–	内部 IC と結線されていません。 OPEN もしくは、GND または VDD と接続してください。																														

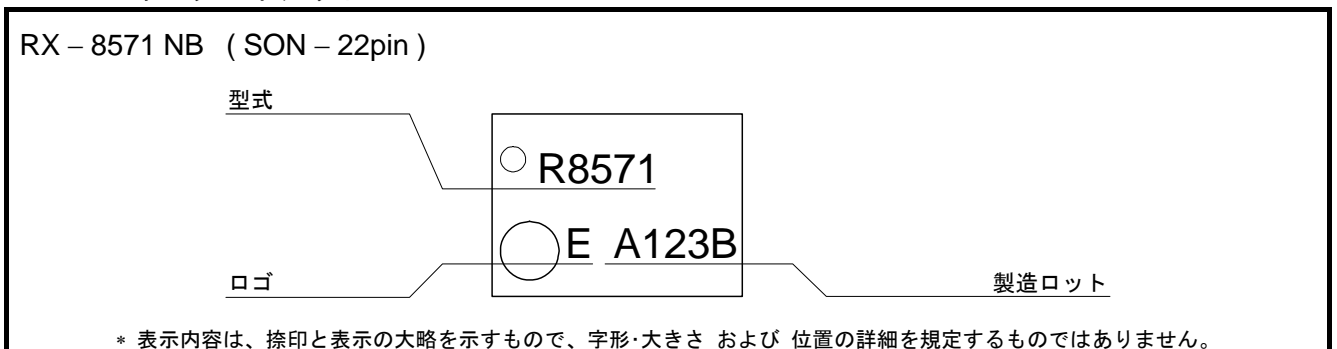
注) VDD – GND 間 直近に 0.1 μF 以上のパコンを必ず接続してください。

4. 外形寸法図 / マーキングレイアウト

4.1. 外形寸法図



4.2. マーキングレイアウト



## 5. 絶対最大定格

GND = 0 V

項目	記号	条件	定格値	単位
電源電圧	V <sub>DD</sub>	V <sub>DD</sub> – GND間	–0.3 ~ +6.5	V
入力電圧	V <sub>IN</sub>	DAS, SCL, SDA, /BM, FOE 端子	–0.3 ~ +6.5	V
出力電圧 1	V <sub>OUT1</sub>	FOUT 端子	–0.3 ~ V <sub>DD</sub> +0.3	V
出力電圧 2	V <sub>OUT2</sub>	SDA, /IRQ端子	–0.3 ~ +6.5	V
保存温度	T <sub>STG</sub>	梱包状態を除く 単品での保存	–55 ~ +125	°C

## 6. 推奨動作条件

GND = 0 V

項目	記号	条件	Min.	Typ.	Max.	単位
動作電源電圧	V <sub>ACC</sub>	–	1.6	3.0	5.5	V
計時電源電圧	V <sub>CLK</sub>	–	V <sub>LOW</sub>	3.0	5.5	V
電源電圧低下検出電圧	V <sub>LOW</sub>				1.3	
オフ時印加電圧	V <sub>PUP</sub>	SDA, /IRQ 端子			5.5	V
動作温度範囲	T <sub>OPR</sub>	結露無きこと	–40	+25	+85	°C

\* 計時電源電圧 V<sub>LOW</sub> の Min.値は、動作電源電圧 V<sub>ACC</sub> にて初期設定した後での 計時保持下限値。

## 7. 周波数特性

※特記無き場合、GND = 0 V, Ta = +25 °C, V<sub>DD</sub> = 3.0 V

項目	記号	条件	Min.	Typ.	Max.	Unit
出力周波数	f <sub>o</sub>			32.768 (Typ.)		kHz
周波数偏差	Δf/f	Ta = +25 °C V <sub>DD</sub> = 3.0 V		5 ± 23 <sup>(*)</sup>		× 10 <sup>–6</sup>
周波数電圧特性	f/V	Ta = +25 °C V <sub>DD</sub> = 2.0 V ~ 5.0 V	–2		+2	× 10 <sup>–6</sup> / V
周波数温度特性	T <sub>op</sub>	Ta = –20 °C ~ +70 °C V <sub>DD</sub> = 3.0 V ; +25 °C 基準	–120		+10	× 10 <sup>–6</sup>
発振開始時間	t <sub>STA</sub>	Ta = +25 °C V <sub>DD</sub> = 1.6 V		0.3	1.0	s
		Ta = –40 °C ~ +85 °C V <sub>DD</sub> = 1.6 V			3.0	s
エージング	f <sub>a</sub>	Ta = +25 °C, V <sub>DD</sub> = 3.0 V ; 初年度	–5		+5	× 10 <sup>–6</sup> / year

\*<sup>1)</sup> 月差 1 分相当。(オフセット値を除く)

## 8. 電気的特性

## 8.1. DC 電気的特性

8.1.1. DC 電気的特性 (1) ※特記無き場合、GND = 0 V, V<sub>DD</sub> = 1.6 V ~ 5.5 V, Ta = -40 °C ~ +85 °C

項目	記号	条件		Min.	Typ.	Max.	単位
消費電流(1)	I <sub>DD1</sub>	/BM=FOE="L", /IRQ = OFF f <sub>SCL</sub> = 0Hz, Ta = +25 °C	V <sub>DD</sub> = 3 V		200	400	nA
消費電流(2)	I <sub>DD2</sub>	/BM=FOE="L" /IRQ = OFF	V <sub>DD</sub> = 5 V		220	500	
消費電流(3)	I <sub>DD3</sub>	f <sub>SCL</sub> = 0 Hz Ta = ±0 °C to +50 °C	V <sub>DD</sub> = 3 V		200	420	nA
消費電流(4)	I <sub>DD4</sub>	/BM=FOE="L" /IRQ = OFF	V <sub>DD</sub> = 5 V			600	nA
消費電流(5)	I <sub>DD5</sub>	f <sub>SCL</sub> = 0 Hz Ta = -40 °C to +85 °C	V <sub>DD</sub> = 3 V			550	
消費電流(6)	I <sub>DD6</sub>	/BM=H, FOE="L" /IRQ = OFF	V <sub>DD</sub> = 5 V		360	800	nA
消費電流(7)	I <sub>DD7</sub>	f <sub>SCL</sub> = 0 Hz Ta = -40 °C to +85 °C	V <sub>DD</sub> = 3 V		340	700	
消費電流(8)	I <sub>DD8</sub>	/BM=FOE="H", /IRQ = OFF f <sub>SCL</sub> = 0 Hz	V <sub>DD</sub> = 5 V		1.6	3.3	μA
消費電流(9)	I <sub>DD9</sub>	F <sub>OUT</sub> : 32.768 kHz ON, C <sub>L</sub> = 0 pF Ta = -40 °C to +85 °C	V <sub>DD</sub> = 3 V		1.0	2.1	
消費電流(10)	I <sub>DD10</sub>	/BM=FOE="H", /IRQ = OFF f <sub>SCL</sub> = 0 Hz	V <sub>DD</sub> = 5 V		4.0	7.0	μA
消費電流(11)	I <sub>DD11</sub>	F <sub>OUT</sub> : 32.768 kHz ON, C <sub>L</sub> = 15 pF Ta = -40 °C to +85 °C	V <sub>DD</sub> = 3 V		2.5	4.0	
"H" 入力電圧	V <sub>IH1</sub>	FOE, DAS, /BM 端子		0.8 × V <sub>DD</sub>		6.5	V
	V <sub>IH2</sub>	SCL, SDA 端子		0.8 × V <sub>DD</sub>		6.5	V
"L" 入力電圧	V <sub>IL</sub>	入力端子		GND - 0.3		0.2 × V <sub>DD</sub>	V
"H" 出力電圧	V <sub>OH1</sub>	F <sub>OUT</sub> 端子	V <sub>DD</sub> =5 V, I <sub>OH</sub> =-1 mA	4.5		5.0	V
	V <sub>OH2</sub>		V <sub>DD</sub> =3 V, I <sub>OH</sub> =-0.5 mA	2.7		3.0	
	V <sub>OH3</sub>		V <sub>DD</sub> =3 V, I <sub>OH</sub> =-100 μA	2.9		3.0	
"L" 出力電圧	V <sub>OL1</sub>	F <sub>OUT</sub> 端子	V <sub>DD</sub> =5 V, I <sub>OL</sub> =1 mA	GND		GND+0.5	V
	V <sub>OL2</sub>		V <sub>DD</sub> =3 V, I <sub>OL</sub> =0.5 mA	GND		GND+0.3	
	V <sub>OL3</sub>		V <sub>DD</sub> =3 V, I <sub>OL</sub> =100 μA	GND		GND+0.1	
	V <sub>OL4</sub>	/IRQ 端子	V <sub>DD</sub> =5 V, I <sub>OL</sub> =1 mA	GND		GND+0.25	V
	V <sub>OL5</sub>		V <sub>DD</sub> =3 V, I <sub>OL</sub> =1 mA	GND		GND+0.4	
	V <sub>OL6</sub>	SDA 端子	V <sub>DD</sub> ≥ 2 V, I <sub>OL</sub> =3 mA	GND		GND+0.4	V
入力	I <sub>LK</sub>	入力端子, V <sub>IN</sub> = V <sub>DD</sub> or GND		-0.1		0.1	μA
出力	I <sub>OZ</sub>	出力端子, V <sub>OUT</sub> = V <sub>DD</sub> or GND		-0.1		0.1	μA

8.2. AC 電气的特性

7.2.1. AC 電气的特性(1)

※特記無き場合、GND = 0 V , VDD = 1.6 V ~ 5.5 V , Ta = -40 °C ~ +85 °C

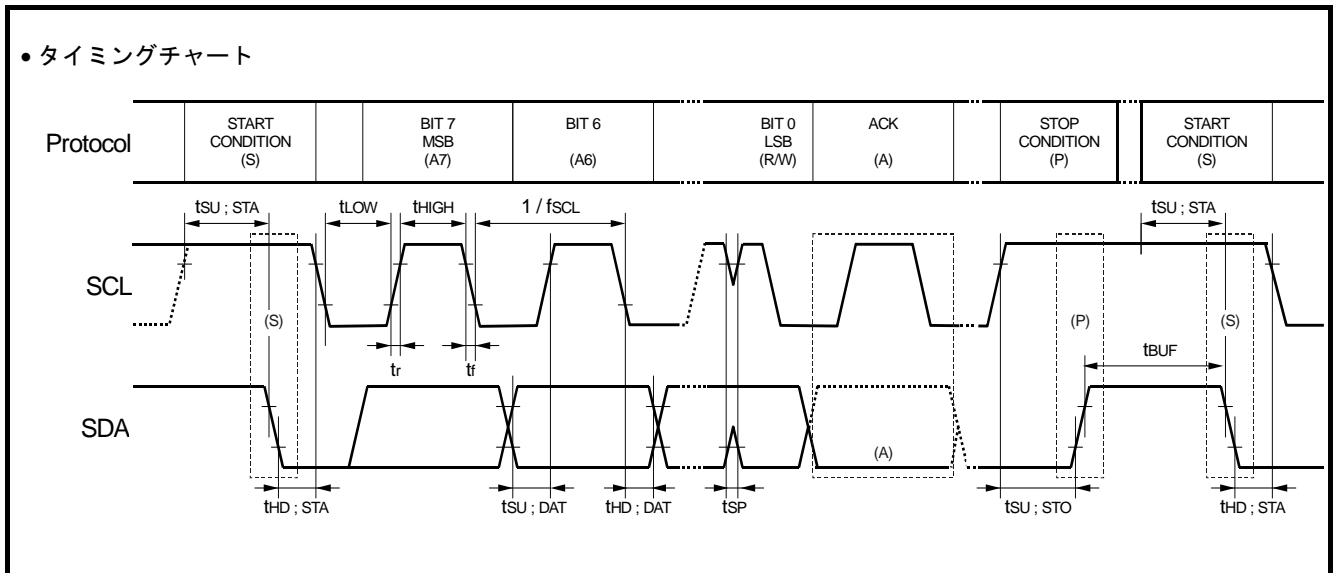
項目	記号	100 kHz アクセス ( Standard-Mode )		400 kHz アクセス ( Fast-Mode )		単位
		Min.	Max.	Min.	Max.	
SCL クロック周波数	fSCL		100		400	kHz
開始条件 セットアップ時間	tsu;STA	4.7		0.6		μs
開始条件 ホールド時間	tHD;STA	4.0		0.6		μs
データ セットアップ時間	tsu;DAT	250		100		ns
データ ホールド時間	tHD;DAT	0		0		ns
停止条件 セットアップ時間	tsu;STO	4.0		0.6		μs
開始条件と停止条件の間の バスフリー時間	tBUF	4.7		1.3		μs
SCL " L " 時間	tLOW	4.7		1.3		μs
SCL " H " 時間	tHIGH	4.0		0.6		μs
SCL, SDA 立ち上がり時間	tr		1.0		0.3	μs
SCL, SDA 立ち下がり時間	tf		0.3		0.3	μs
バス上の許容スパイク時間	tSP		50		50	ns

※特記無き場合、GND = 0 V , Ta = -40 °C ~ +85 °C

7.2.2. AC 電气的特性(2)

※特記無き場合、GND=0 V , VDD=1.6 V ~ 5.5 V , Ta=-40 °C ~ +85 °C

項目	記号	条件	Min.	Typ.	Max.	単位
FOUT デューティ	Duty	50% VDD レベル	40	50	60	%



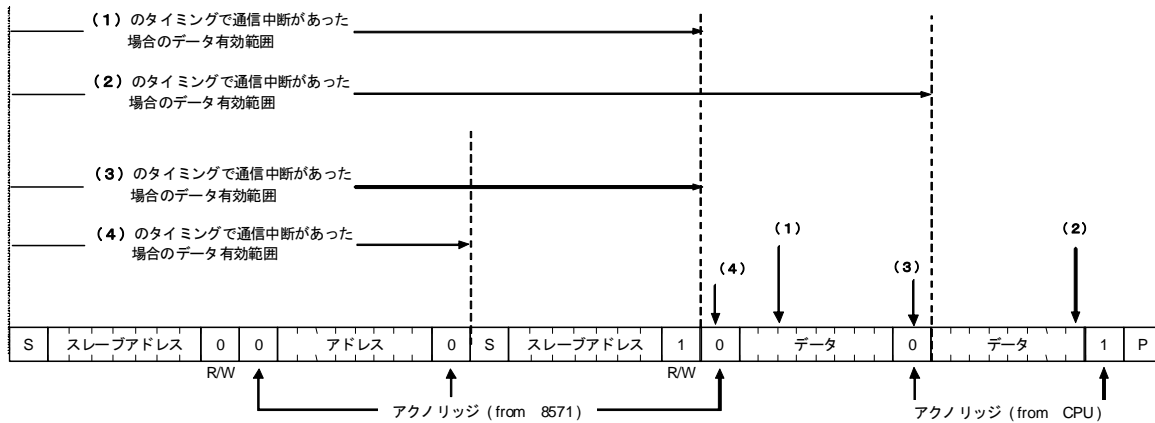
注意： 本デバイスへのアクセスは、[ START コンディションの送信からアクセス終了後の STOP コンディション送信までの一連の通信 ] を 0.95 秒以内に終了してください。

1 秒以上の時間がかかった場合は、内部の監視タイマーにより I<sup>2</sup>C バスインターフェースがリセットされます。

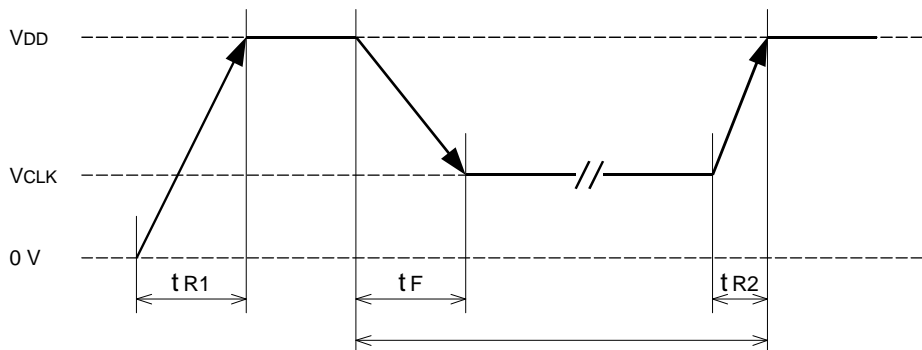
## 9. 使用上の注意事項

### 9.1. 通信途中でアクセス中断された時のデータについて

- (1) アクノリッジ信号の送信中、及び確認中 以外でのタイミング（下記図 (1),(2)）で、アクセス中断があった場合は、その直前のアクノリッジ信号を送出、確認したデータまでは有効となります。
- (2) アクノリッジ信号の送信中、及び確認中 でのタイミング（下記図 (3),(4)）で、アクセス中断があった場合は、その前のアクノリッジ信号を送出、確認したデータまでは有効となります。



### 9.2. 初期電源投入時およびバックアップ移行・復帰条件



項目	記号	条件	Min.	Typ.	Max.	単位
電源降下時間	tF	—	2			μs / V
電源立上時間	tR1	—	1			μs / V
計時保持電源立上時間	tR2	—	1			μs / V

## 9.3. 電源初期投入時 および バックアップ復帰時における アクセス動作の制限

- RTC レジスタ (Reg - 01[h] ~ 0F[h]) の動作の多くは 内蔵水晶振動子の発振クロックに連動していますので、[内部発振がない状態 = 発振停止状態] では、正しい動作ができません。  
そのため、電源初期投入時 および バックアップ復帰異常時 (電圧低下などが原因で、発振が停止していた状態からの電源電圧復帰時) の初期設定は、[内部発振が開始してから → 発振開始時間 (tSTA 規定参照) 経過以降] に行うことを 推奨しています。
- 電源初期投入時 および バックアップ状態からの電源電圧復帰時 (以降、[動作電圧移行時] とする) の アクセス動作は、次の点に注意してください。

1) 動作電圧移行時は、まず はじめに VLF-bit (レジスタの異常状態を示すビット) を読み出してください。

2) VLF-bit の読み出し結果が VLF = "1 (異常状態)" のときは、初期設定が必要です。

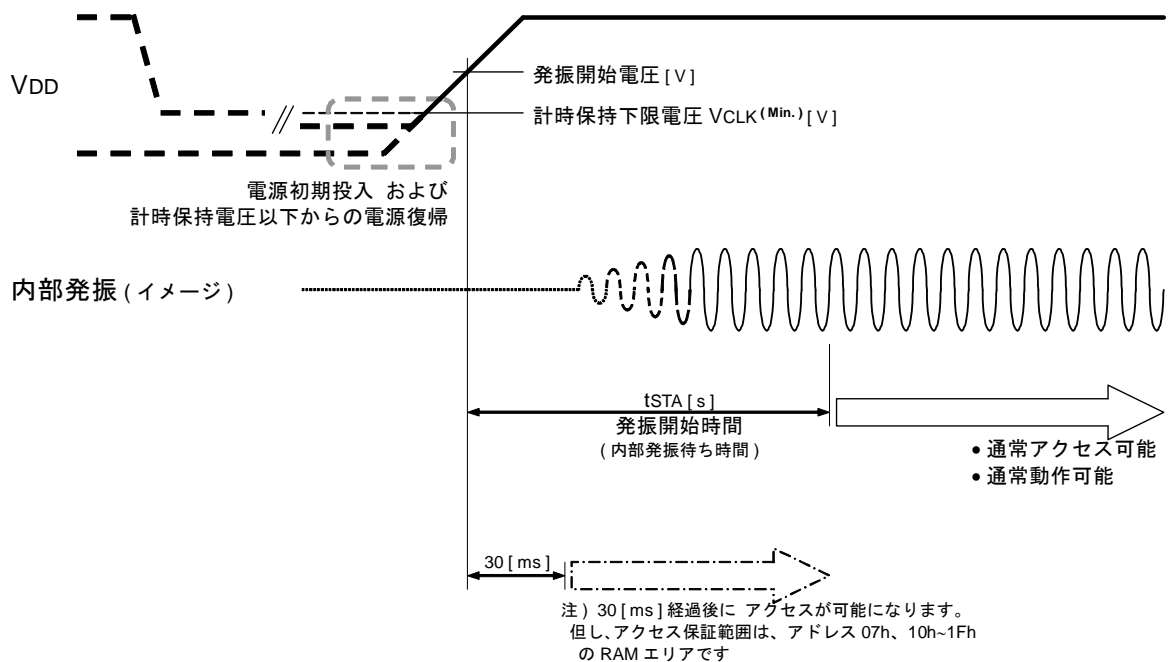
VLF = "1" のときの初期設定は、内部発振が安定してから (= 発振開始時間 (tSTA 規定参照) 経過以降) に行うことを 推奨しています。

VLF-bit を "1" として読み出したときの状態は次のとおりで、いずれの場合も初期設定が必要です。

状態 1) 電源初期投入時

状態 2) バックアップ中の電圧低下等により、計時内容が有効ではないとき

\* 電源初期投入時 および 計時保持電圧以下から電源電圧復帰したときの アクセス可能タイミング



3) VLF-bit の読み出し結果が VLF = "0 (正常状態)" のときのみ、発振開始時間を待たずに アクセス可能です。

VLF-bit を "0" として読み出したときの状態は次のとおりで、通常動作が可能です。

状態 1) 正しい動作が可能なとき (使用時の誤設定時は除く)

状態 2) バックアップ状態からの動作電圧移行時、正常にデータ保持されていたとき

10. 参考資料

10.1. 参考データ

周波数温度特性例

[周波数安定度の求め方]

1. 周波数温度特性は、以下の式で近似できます。

$$\Delta fT = \alpha (\theta T - \theta X)^2$$

- $\Delta fT$  : 任意の温度における周波数偏差
- $\alpha [1/^\circ C^2]$  : 2次温度係数  
( $-0.035 \pm 0.005) \times 10^{-6} / ^\circ C^2$ )
- $\theta T [^\circ C]$  : 頂点温度 (+25 ± 5 °C)
- $\theta X [^\circ C]$  : 任意の温度

2. 時計精度を求めるためには、更に周波数精度と電圧特性を加えます。

$$\Delta f/f = \Delta f/fo + \Delta fT + \Delta fV$$

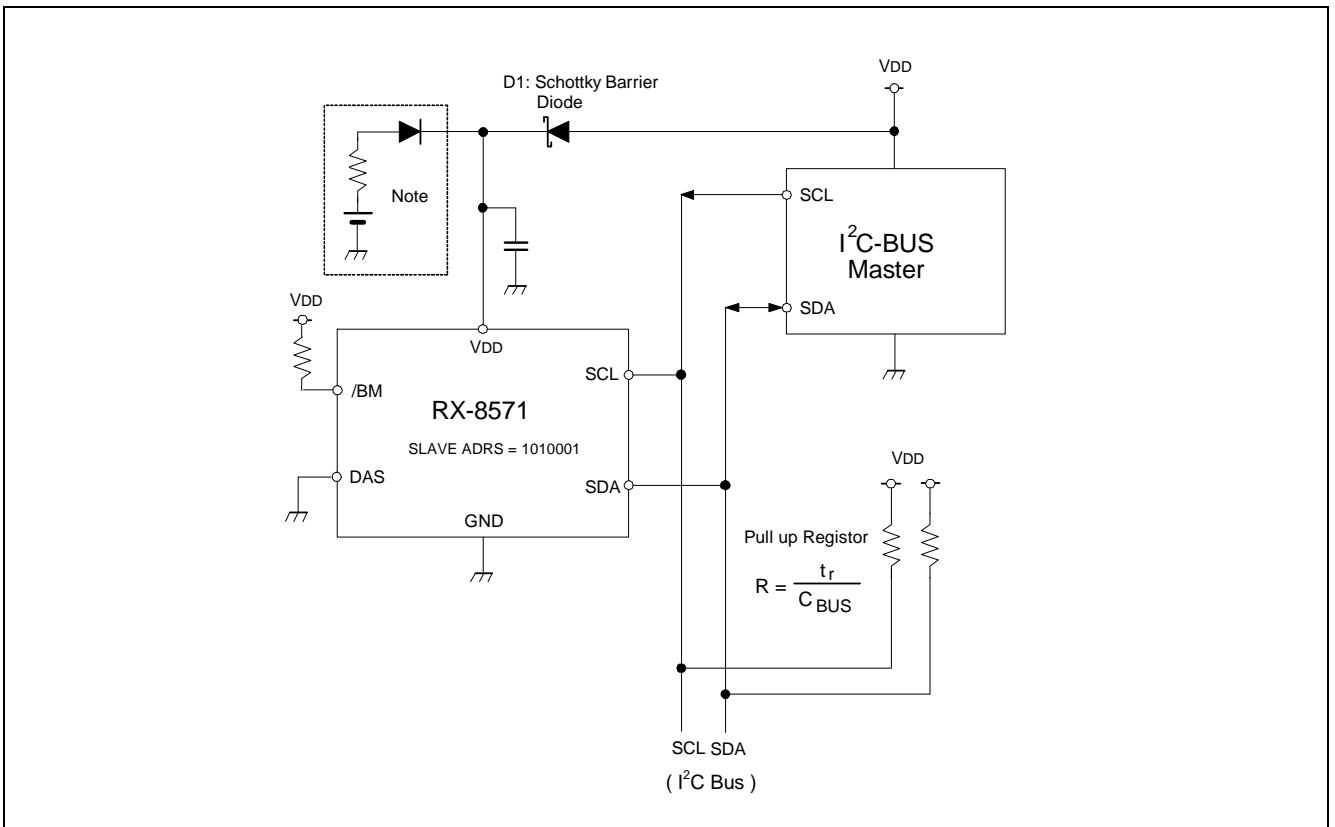
- $\Delta f/f$  : 任意の温度,電圧における時計精度 (周波数安定度)
- $\Delta f/fo$  : 周波数精度
- $\Delta fT$  : 任意の温度における周波数偏差
- $\Delta fV$  : 任意の電圧における周波数偏差

3. 日差の求め方

日差 =  $\Delta f/f \times 86400$ [秒]

\* たとえば、 $\Delta f/f = 11.574 \times 10^{-6}$  で約 1 秒/日の誤差になります。

10.2. 外部接続例



## 11. 取り扱い上の注意事項

### 1) 取り扱い上の注意事項

- 本モジュールは水晶振動子を内蔵していますので、過大な衝撃・振動を与えないようにしてください。  
また、低消費電力実現のために C-MOS IC を用いておりますので、以下に注意して使用してください。

#### (1) 静電気

耐静電気破壊保護回路は内蔵しておりますが、過大な静電気が加わると IC が破壊されるおそれがありますので、梱包 および運搬容器には導電性の物を使用してください。

はんだごてや測定回路などは高電圧リークの無いものを使用し、また、実装時・作業時にも静電気対策をお願いいたします。

#### (2) ノイズ

電源 および 入出力端子に過大な外来ノイズが印加されますと、誤動作やラッチアップ現象等による破壊の原因となることがあります。

安定動作のため、本モジュールの電源端子 (V<sub>DD</sub> – GND 間) の極力近い場所に、0.1 μF 以上のバスコン(セラミックを推奨)を使用してください。また、本モジュールの近くには、高ノイズを発生するデバイスを配置しないようにしてください。

※ 図 1 の網掛部分( )には信号線を接近させず、可能であれば GND パターンで埋めてください。

#### (3) 入力端子の電位

入力端子が中間レベルの電位になることは、消費電力の増加、ノイズマージンの減少、素子の破壊等につながりますので、できるだけ V<sub>DD</sub> または GND の電位に近い電位に設定してください。

#### (4) 未使用入力端子の処理

入力端子の入力インピーダンスは非常に高く、開放状態での使用は不定電位やノイズによる誤動作の原因につながります。未使用の入力端子は、プルアップ または プルダウン抵抗による処理を必ず施してください。

### 2) 実装上の注意事項

#### (1) はんだ付け温度

パッケージ内部が +260 °C を越えますと、水晶振動子の特性劣化 および 破壊を招く場合がありますので、弊社はんだ耐熱性評価プロファイルを越えない領域でのご使用を推奨します。ご実装前に必ず実装条件 ( 温度・時間 ) をご確認ください。また、条件変更時も同様の確認をしていただいた後に ご使用ください。

※ 図 2 に、弊社 はんだ耐熱性評価プロファイルを 参考掲載します。

#### (2) 実装機

汎用実装機の使用が可能ですが、使用機器、条件等によっては実装時の衝撃力により内蔵の水晶振動子の破壊を招く場合がありますので、ご使用前には必ず貴社にてご確認ください。条件変更時も同様の確認をしていただいた後に ご使用ください。実装時・作業時には、静電気対策をお願いいたします。

#### (3) 超音波洗浄

超音波洗浄は、使用条件によっては内蔵の水晶振動子が共振破壊される場合があります。貴社での使用条件 ( 洗浄機の種類、パワー、時間、槽内の状態等 ) を弊社にて特定できませんので、超音波洗浄の保証はいたしかねます。

#### (4) 実装方向

逆向きに実装しますと破壊の原因となります。方向を確認した上で実装を行なってください。

#### (5) 端子間リーク

製品が汚れていたり結露している状態などで電源投入しますと端子間リークを招く場合がありますので、洗浄し さらに乾燥させた後に電源投入を行なってください。

図 1 : パターンレイアウト時の注意

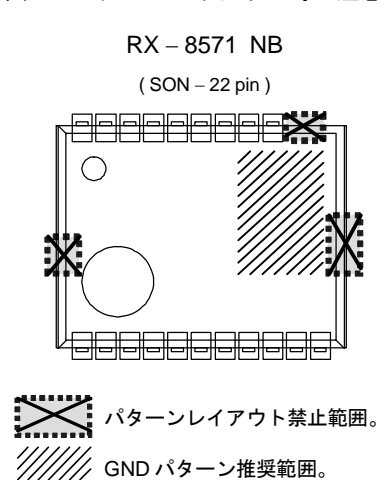
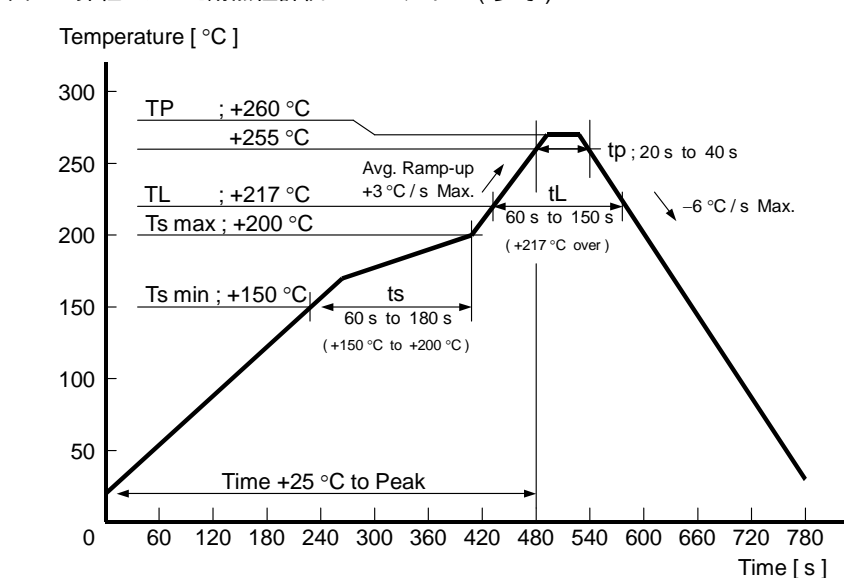


図 2 : 弊社 はんだ耐熱性評価プロファイル ( 参考 )



## 12. 機能概要 および レジスターテーブル

### 12.1. 機能概要

時計機能のみ使用される場合や、初期設定、各種機能の設定方法など、例を「項 13.8. フローチャート」に示してありますのでご参照ください。

#### 1) 時計機能

西暦の下二桁の年・月・日、曜、時・分・秒までのデータの設定 / 計時 / 読み出しが可能です。  
西暦の下二桁が 4 の倍数のときは自動的にうるう年と認識し、2099 年までを自動判別します。  
通信開始時に、時刻データは固定され(桁上げホールド)、通信終了時に自動で時刻補正されます。

#### 2) 定周期タイマー割り込み機能

244.14  $\mu$ s ~ 65535 h までの任意の周期にて定期的な割り込みイベントを発生させる機能です。  
割り込みイベント発生時には TF ビット = "1" かつ /IRQ 端子 = "L" になるなど、イベントの発生を知ることができます。

#### 3) 長時間タイマー機能

定周期タイマー割り込み機能を、約 7.5 年まで対応可能な積算タイマーとしても利用することができます。

#### 4) アラーム割り込み機能

[日], [曜], [時], [分]などに対する割り込みイベントを発生させる機能です。  
割り込みイベント発生時には AF ビット = "1" かつ /IRQ 端子 = "L" になるなど、イベントの発生を知ることができます。

#### 5) 時刻更新割り込み機能

1 秒毎または 1 分毎に内部計時に連動したタイミングで割り込みイベントを発生させる機能です。

#### 6) 電圧低下検出機能

電源電圧の低下を検出する機能です。  
初期電源投入時、電源電圧の低下などによって計時内容が有効かを判定することができます。

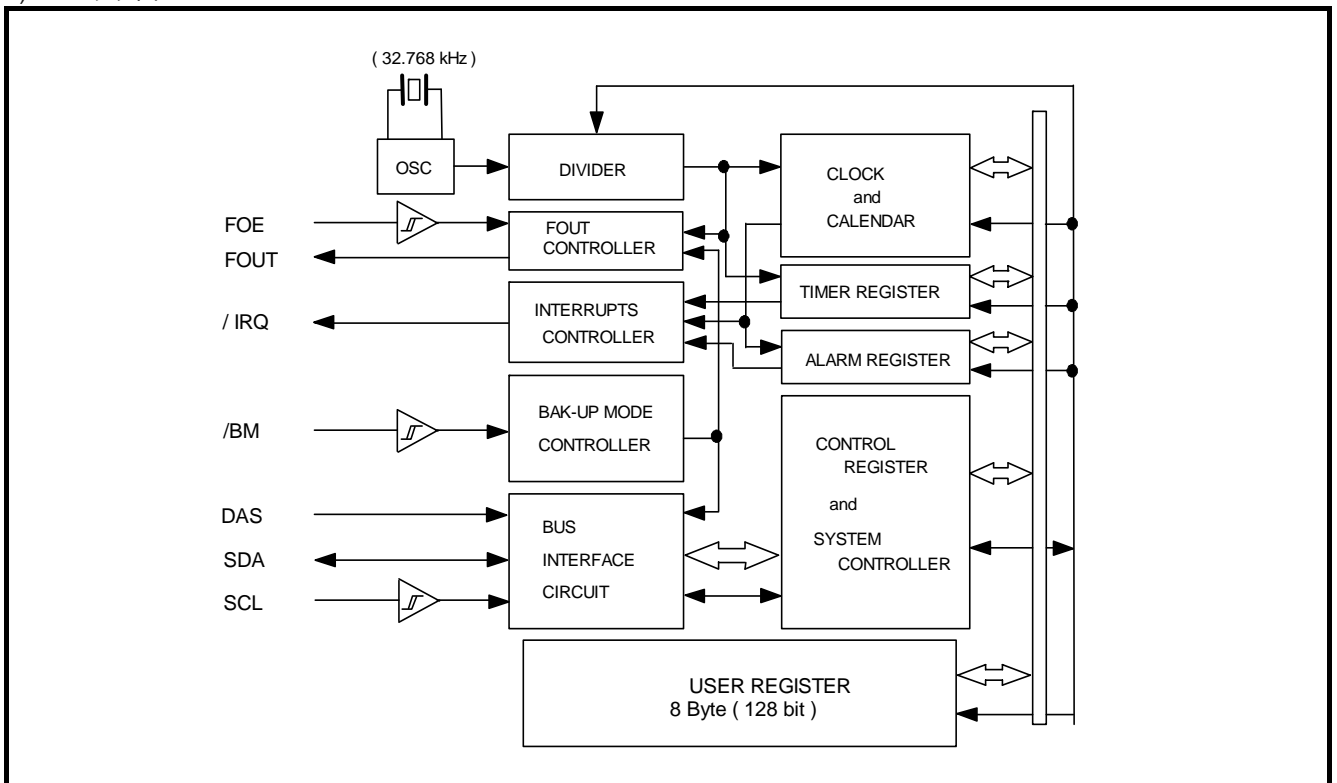
#### 7) FOUT 機能 (クロック出力機能)

FOUT 出力端子から、32.768 kHz などのクロック出力 (C-MOS 出力) を得ることができます。

#### 8) ユーザーRAM

任意データの Read/Writ が可能な RAM レジスターを内蔵しております。  
最大で 176bit まで拡張可能です。

#### 9) ブロック図



## 12.2. レジスターテーブル

Address [h]	Function	bit 7	bit 6	bit 5	bit 4	bit 3	bit 2	bit 1	bit 0	note
00	SEC	○	40	20	10	8	4	2	1	*2
01	MIN	○	40	20	10	8	4	2	1	*2
02	HOUR	○	○	20	10	8	4	2	1	*2
03	WEEK	○	6	5	4	3	2	1	0	*2
04	DAY	○	○	20	10	8	4	2	1	*2
05	MONTH	○	○	○	10	8	4	2	1	*2
06	YEAR	80	40	20	10	8	4	2	1	
07	RAM	•	•	•	•	•	•	•	•	*3, *4
08	MIN Alarm	AE	40	20	10	8	4	2	1	
09	HOUR Alarm	AE	•	20	10	8	4	2	1	*3
0A	WEEK Alarm	AE	6	5	4	3	2	1	0	
	DAY Alarm		•	20	10	8	4	2	1	*3
0B	Timer Counter 0	128	64	32	16	8	4	2	1	
0C	Timer Counter 1	32768	16384	8192	4096	2048	1024	512	256	
0D	Extension Register	FSEL1	FSEL0	USEL	TE	WADA	TSEL2	TSEL1	TSEL0	
0E	Flag Register	<u>TEST1</u>	<u>TEST2</u>	UF	TF	AF	<u>TEST3</u>	VLF	○	*1, *2
0F	Control Register	○	○	UIE	TIE	AIE	TSTP	STOP	○	*2

Address [h]	Function	bit 7	bit 6	bit 5	bit 4	bit 3	bit 2	bit 1	bit 0	Note
10   1F	RAM	User Register 128 bit ( 16 word x 8 bit )								*3, *4, *5

注) 0V からの初期電源投入時、および VLF ビット読み出し時の結果が VLF="1"のときは、必ずレジスターの初期化を行ってから使用してください。  
その際、日付・時間として正しくないデータの設定はしないでください。 その場合の計時動作は保証できません。

- \*1. TEST1~TEST3 までの 3 つの TEST ビットは弊社テスト用ビットです。  
\* 初期化の際に必ず"0"に設定し、以降、必ず"0"にて使用してください。
- \*2. '○' マークは、初期設定以降"0"にてご使用ください。  
\*"1"を書き込むことはできません。 読み出し時は常時"0"が読み出せます。
- \*3. '•' マークは、任意データを Write / Read することができる RAM bit です。
- \*4. Address 07[h] および User Register は 0V からの初期電源投入時 VDD 電圧が動作電圧範囲に到達後 30ms 以降 Read / Write が可能になります。
- \*5. User Register は、任意データを Write / Read することができます。

## 12.3. レジスター概要

## 12.3.1. 計時・カレンダーレジスター (Reg - 00[h] ~ 06[h])

秒～年までを計時するカウンターレジスターです。

\* 詳細は [ 項 13.1. 時計カレンダー説明 ] を参照してください。

## 12.3.2. RAM レジスター (Reg - 07[h]) および (Reg - 10[h] ~ 1F[h])

00h ~ FFh までの任意データを Write / Read することができる RAM レジスターです。

0V からの初期電源投入時 VDD 電圧が動作電圧範囲に到達後 30ms 以降 R/W が可能です。

## 12.3.3. アラームレジスター (Reg - 08[h] ~ 0A[h])

アラーム割り込み機能を使用して [日], [曜], [時], [分] などに対する割り込みイベントを得たいときに、AIE, AF ビット および WADA ビットと共に設定し使用します。

当機能を使用しない場合は、AIE = "0" とすることでデータの内容は任意です。

\* 詳細は [ 項 13.3. アラーム割り込み機能 ] を参照してください。

## 12.3.4. 定周期タイマー用ダウンカウンター (Reg - 0B[h] ~ 0C[h])

定周期タイマー割り込み機能の、カウントダウン初期値 (プリセット値) を設定するレジスターです。

当機能を使用するには、TE, TF, TIE, TSEL1, TSEL0 ビットと共に使用します。

当機能を使用しない場合は、TIE = TE = "0" とすることでデータの内容は任意です。

\* 詳細は [ 項 13.2. 定周期タイマー割り込み機能 ] を参照してください。

## 12.3.5. 機能関連レジスター (Reg - 0D[h] ~ 0F[h])

Address [h]	Function	bit 7	bit 6	bit 5	bit 4	bit 3	bit 2	bit 1	bit 0
0D	Extension Register	FSEL1	FSEL0	USEL	TE	WADA	TSEL2	TSEL1	TSEL0
0E	Flag Register	<u>TEST1</u>	<u>TEST2</u>	UF	TF	AF	<u>TEST3</u>	VLF	○
0F	Control Register	○	○	UIE	TIE	AIE	TSTP	STOP	○

## 1) FSEL1, FSEL0 ビット

FOUT 機能を使用するとき、FOUT 出力端子の出力周波数、ON/OFF を設定するビットです。

FOUT 機能を使用しない場合の設定例 (FOE 端子を"L"固定, FSEL1, FSEL0 は"0")

\* 詳細は [ 項 13.7. FOUT 機能 (クロック出力機能) ] を参照してください。

## 2) USEL, UF, UIE ビット

時刻更新割り込み機能の動作を制御するビットです。

当機能を使用しない場合の設定例 (USEL, UIE は "0", UF は不問)

\* 詳細は [ 項 13.4. 時刻更新割り込み機能 ] を参照してください。

## 3) TE, TF, TIE, TSEL2, TSEL1, TSEL0, TSTP ビット

定周期タイマー割り込み機能の動作を制御するビットです。

当機能を使用しない場合の設定例 (TE, TIE, TSTP, TSEL1, TSEL0 は"0", TSEL2 は"1", TF は不問)

## 4) WADA, AF, AIE ビット

アラーム割り込み機能の動作を制御するビットです。

当機能を使用しない場合の設定例 (WADA, AIE は"0", AF は不問)

5) TEST ビット

弊社テスト用のビットです。初期化の際に必ず "0" に設定し、以降、"0" にて使用してください。

## 6) VLF ビット

本製品の状態を検出して、結果を保持するフラグビットです。

初期電源投入時、電源電圧の低下などによって計時内容が有効でないとき、"0" → "1" に変化します。

\* 詳細は [ 項 13.6. 電圧低下検出機能 ] を参照してください。

## 7) STOP ビット

計時動作を停止させるためのビットです。STOP ビットが "1" の場合は機能動作が以下ようになります。

\* 停止 1) 年, 月, 日, 曜, 時, 分, 秒 の更新が停止

● 計時, カレンダー動作の更新が全て停止します。

それに伴い、アラーム割り込み, 時刻更新割り込みイベントが発生しなくなります。

\* 停止 2) 定周期タイマー割り込み機能の一部が停止

● 定周期タイマーのソースクロック設定が 64 Hz, 1 Hz, 1min, 1h のときは、カウントが停止します。(ソースクロック設定が 4096 Hz 時のみ、動作可能)

\* 停止 3) FOUT は、選択周波数によっては 出力が停止します。

● 32.768kHz, 1024Hz を選択出力しているときは、継続出力します。

● 1Hz を選択出力しているときは、FOUT 出力が停止します。

## 13. 使用方法

## 13.1. 時計カレンダー説明

通信開始時に、時刻データは固定され(桁上げホールド)、通信終了時に自動で時刻補正されますので時計カレンダーにアクセスする場合は、オートインクリメント機能を利用した連続アクセスを行うことを推奨します。「詳細は 13.8.7. I<sup>2</sup>C-BUS プロトコル」

現在時刻を読み出す時は、STOP ビットは使用しない(STOP="0")でください。

設定/表示例：88年2月29日(日曜日)17時39分45秒(うるう年)

Address [h]	Function	bit 7	bit 6	bit 5	bit 4	bit 3	bit 2	bit 1	bit 0
00	SEC	0	1	0	0	0	1	0	1
01	MIN	0	0	1	1	1	0	0	1
02	HOUR	0	0	0	1	0	1	1	1
03	WEEK	0	0	0	0	0	0	0	1
04	DAY	0	0	1	0	1	0	0	1
05	MONTH	0	0	0	0	0	0	1	0
06	YEAR	1	0	0	0	1	0	0	0

\* 存在しない時刻データが書き込まれた場合は 正常な動作ができない原因になります。

\* 時刻設定時に STOP ビットを併用すると任意のタイミングで計時スタートできます。「13.8. フローチャート」

## 13.1.1. 時計カウンター (Reg - 00[h] ~ 02[h])

## 1) [SEC][MIN] レジスタ

00~59 までの 60 進 BCD カウンターです。下位レジスタからの桁上げタイミングでインクリメントされ、59→00 のタイミングで上位レジスタに桁上げが発生します。

\* [SEC]レジスタに書き込みを行うと、1秒未満の内部カウンター (512Hz ~ 1Hz) が 0 リセットされます。

## 2) [HOUR] レジスタ

24 進 BCD カウンター(24 時間制)です。下位レジスタからの桁上げでインクリメントされます。

## 13.1.2. 曜日カウンター (Reg - 03[h])

● [曜 (曜日)] を bit 0 ~ bit 6 までの 7 ビットにて示します。

01h 曜 → 02h 曜 → 04h 曜 → 08h 曜 → 10h 曜 → 20h 曜 → 40h 曜 (→ 01h 曜 → 02h 曜 ~) の順に更新します。

このレジスタは上位のレジスタへ桁上げ動作はしません。また、年・月・日と連動していませんので、これらのレジスタを変更した場合は、対応した曜データをセットする必要があります。

● 曜日と値は次のように対応しています。

曜日	bit 7	bit 6	bit 5	bit 4	bit 3	bit 2	bit 1	bit 0	Data [h]
日	0	0	0	0	0	0	0	1	01 h
月	0	0	0	0	0	0	1	0	02 h
火	0	0	0	0	0	1	0	0	04 h
水	0	0	0	0	1	0	0	0	08 h
木	0	0	0	1	0	0	0	0	10 h
金	0	0	1	0	0	0	0	0	20 h
土	0	1	0	0	0	0	0	0	40 h

\* 複数の曜日を "1" に設定するなど上記以外の設定はしないでください。

## 13.1.3. カレンダーカウンター (Reg - 04[h] ~ 06[h])

## 1) [DAY], [MONTH] レジスタ

[DAY] レジスタは、月・うるう年に連動した可変型の[日]を表す 28 ~ 31 進 BCD カウンターで、[MONTH] レジスタは、12 進の[月]を表す BCD カウンターです。下位レジスタからの桁上げでインクリメントされます。

		1月	2月	3月	4月	5月	6月	7月	8月	9月	10月	11月	12月
日	通常年	31	28	31	30	31	30	31	31	30	31	30	31
	うるう年		29										

## 2) [YEAR] レジスタ

● 00~99 年までの BCD カウンターです。下位レジスタからの桁上げでインクリメントされます。

● 2001 年 ~ 2099 年までを自動でうるう年判定し [DAY] レジスタに反映させます。

13.2. 定周期タイマー割り込み機能

244.14  $\mu$ s ~ 65535 h までの任意の周期で定期的な割り込みイベントを発生させる機能です。

一時停止することが可能で積算タイマーとしても利用できます。

\* 割り込みイベント発生時の /IRQ "L" 出力は、7.813 ms (Max.) で自動解除 されます。

13.2.2. 定周期タイマー割り込み機能 関連レジスター

Address [h]	Function	bit 7	bit 6	bit 5	bit 4	bit 3	bit 2	bit 1	bit 0
0B	Timer Counter 0	128	64	32	16	8	4	2	1
0C	Timer Counter 1	32768	16384	8192	4096	2048	1024	512	256
0D	Extension Register	FSEL1	FSEL0	USEL	TE	WADA	TSEL2	TSEL1	TSEL0
0E	Flag Register	TEST1	TEST2	UF	TF	AF	TEST3	VLF	○
0F	Control Register	○	○	UIE	TIE	AIE	TSTP	STOP	○

\* 動作設定は、TE ビットを "0" クリアしてから始めてください。

\* 機能を使用しないときは、Reg - B, C [h] を RAM ジスターとして使用できます。 その場合は TE, TIE = "0" に設定して機能を停止させてください。

1) 定周期タイマー用ダウンカウンタ ( Reg - 0B[h] ~ 0C[h] )

・ プリセッタブル・ダウンカウンタの初期値 ( プリセット値 ) を設定するレジスターで、カウント値は 1 ~ 65535 までの任意の値を設定できます。

\* プリセット値の書き込みは、必ず TE ビットが "0" の状態で行ってください。

・ 本レジスターを読み出すとき、

TE ビットが "0" のときは カウントダウン初期値(プリセット値)が読み出せます。

TE ビットが "1" のときは カウントダウン中のカウント値が読み出せます。

( 但し、読み出されるデータはホールドされていませんので ( データ変化中の場合がありますので )、正しいデータを得るためには 2 度読み比較などをしてください。 )

2) TSEL2, TSEL1, TSEL0 ビット

カウントダウン周期 ( ソースクロック ) を選択するビットです。

\* ソースクロックの設定は、必ず TE ビットを一旦 "0" にしてから行ってください。

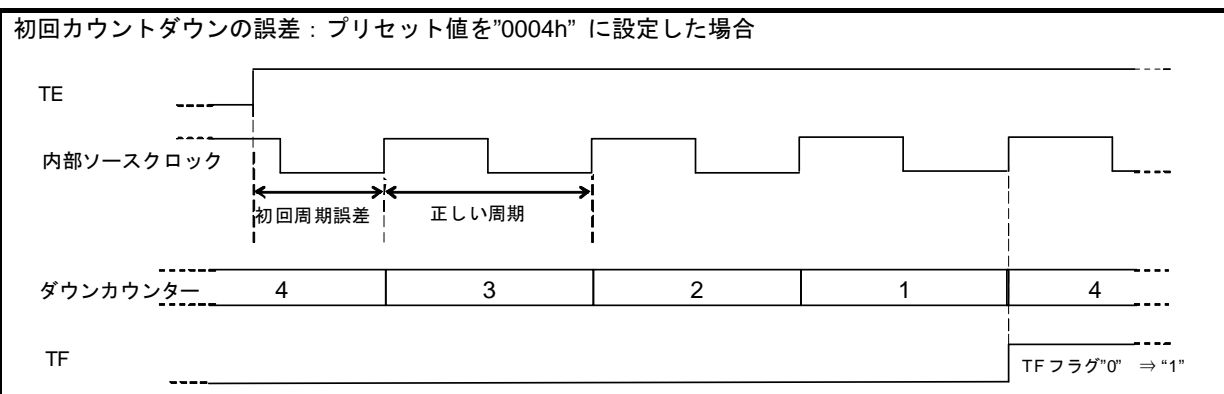
TSEL2 (bit 2)	TSEL1 (bit 1)	TSEL0 (bit 0)	ソース クロック	自動復帰時間 (tRTN)	STOP ビットの影響
0	0	0	4096 Hz / 244.14 $\mu$ s 周期	122 $\mu$ s	—
0	0	1	64 Hz / 15.625 ms 周期	7.813 ms	* STOP ビットが "1" のときは動作しません
0	1	0	1 Hz / 1 秒周期	7.813 ms	
0	1	1	1/60 Hz / 1 分周期	7.813 ms	
1	0	0	1/3600 Hz / 1 時間周期	7.813 ms	

\*1) /IRQ 端子の自動復帰時間 tRTN は、ソースクロックによって上記の様に異なります。

\*2) 初回のカウントダウンは、選択したソースクロックより短い時間になります。

例えば ソースクロック 1 / 3600 Hz を選択した時、内部計時の [時] 更新に 連動しているため、

時計レジスターが 50 分の時点でタイマー動作を開始した場合に、10 分後に 1 回目のカウントダウンが発生します。( 2 回目以降は正しい 1 時間周期で行われます )



3) TE ビット (Timer Enable)

定周期タイマー割り込み機能の動作を開始させるためのビットです。

TE	データ	内容
Write	0	定周期タイマー割り込み機能を停止 * /IRQ 出力は、直ちに解除されます(Hi-z になります)。
	1	定周期タイマー割り込み機能が動作を開始 * カウントダウンのスタート値は、常にプリセット値より開始します。

4) TF ビット (Timer Flag)

定周期タイマー割り込みイベントを検出して、結果を保持するフラグビットです。

TF	データ	内容
Write	0	/IRQ が"L"出力中の場合は解除されます。(Hi-z になります)
	1	"1" は 書き込めません。
Read	0	-
	1	定周期タイマー割り込みイベント発生を検出あり * 結果は、0 クリアするまで保持されます。

5) TIE ビット (Timer Interrupt Enable)

定周期タイマー割り込みイベント発生時 (TF, "0" → "1") の、/IRQ 割り込み信号の動作を設定します。

TIE	データ	内容
Write	0	1) 割り込み信号は出力しない (/IRQ = Hi-z 継続) 2) 割り込み信号を解除 (/IRQ, "L" → Hi-z) する。
	1	割り込み信号を出力する。 (/IRQ = Hi-z → "L")

6) TSTP ビット (Timer Stop)

ダウンカウンタを一時停止させるためのビットです。

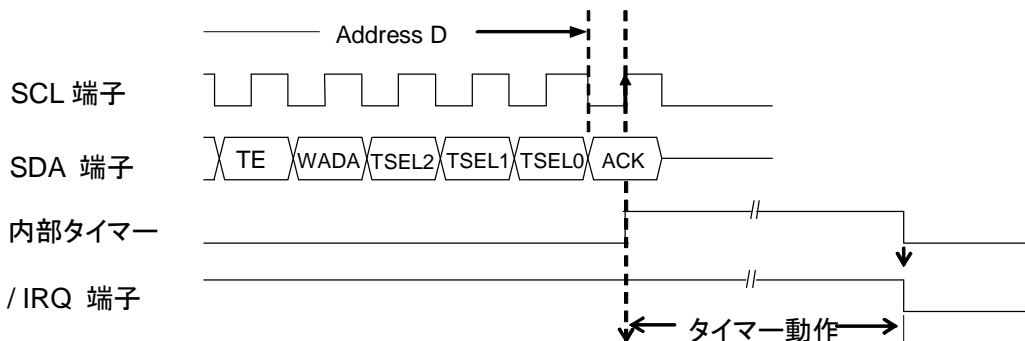
計時カウンタと同期しているため、ソースクロックより短い期間での停止は、反映されない場合があります。

\* 例えば ソースクロック 1 / 3600 Hz 選択し、計時カウンタの 3 時 5 分 ~ 3 時 55 分までカウントダウンを一時停止した場合でも、一時停止を行わなかった場合と同じ 5 分後の 4 時 0 分にカウントダウンが発生します。

TSTP	データ	内容
Write	0	ダウンカウンタを開始 (停止を解除) します。 * カウントダウンの再開値は、停止値から開始します。
	1	ダウンカウンタを停止させます。 * /IRQ 出力は変化しません。 * 割り込み発生中に一時停止しても、規定時間で自動復帰します。

13.2.3. タイマースタートタイミング

カウントダウンが始まるタイミングは、Address 0D の TE bit に "0" → "1" への書き込み終了時 SCL の立ち上がりエッジ (ACK 出力時) から開始します。

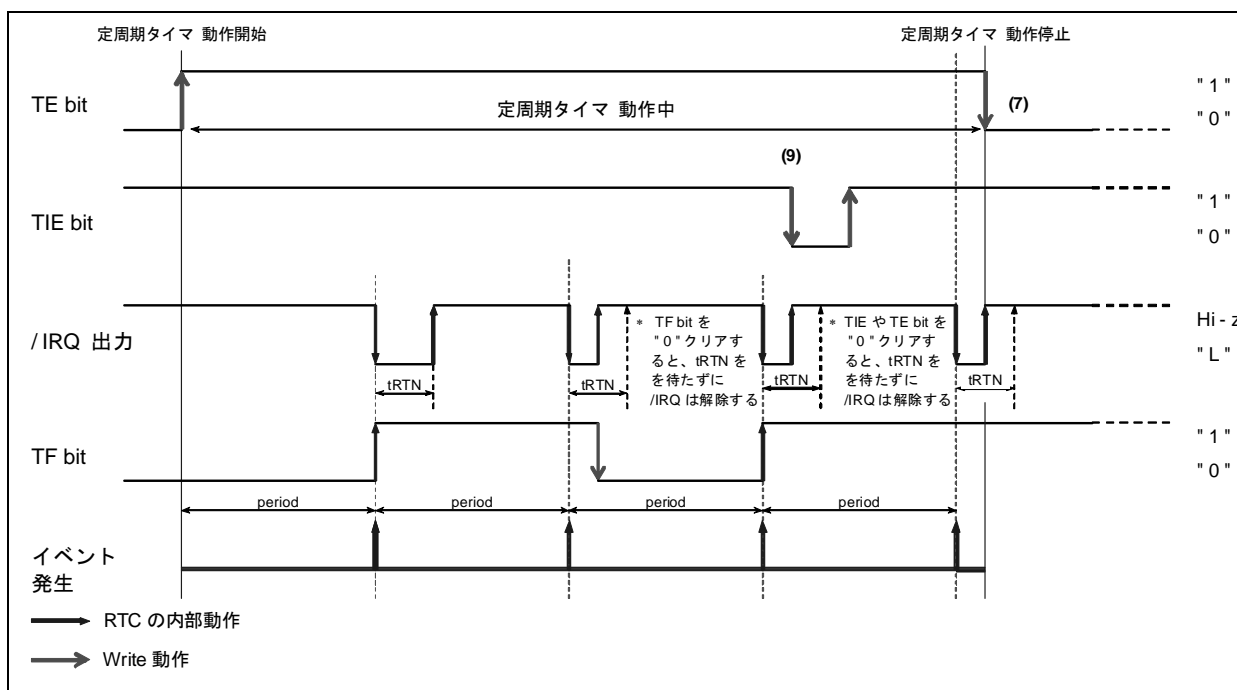


13.2.4. 定周期タイマー割り込み周期

ソースクロック設定 と ダウンカウンター設定 の組み合わせによる割り込み周期の例を示します。

Timer Counter 設定値 1 ~ 65535	ソースクロック				
	4096 Hz TSEL2 = 0 TSEL1, 0 = 0, 0	64 Hz TSEL2 = 0 TSEL1, 0 = 0, 1	1 Hz (1 秒桁 更新時) TSEL2 = 0 TSEL1, 0 = 1, 0	1 / 60 Hz (1 分桁 更新時) TSEL2 = 0 TSEL1, 0 = 1, 1	1 / 3600 Hz (1 時間桁 更新時) TSEL2 = 1 TSEL1, 0 = 0, 0
0	—	—	—	—	—
1	244.14 μs	15.625 ms	1 s	1 min	1 h
2	488.28 μs	31.250 ms	2 s	2 min	2 h
:	:	:	:	:	:
41	10.010 ms	640.63 ms	41 s	41 min	41 h
128	31.250 ms	2.000 s	128 s	128 min	128 h
320	78.125 ms	5.000 s	320 s	320 min	320 h
410	100.10 ms	6.406 s	410 s	410 min	410 h
:	:	:	:	:	:
3840	0.9375 s	60.000 s	3840 s	3840 min	3840 h
:	:	:	:	:	:
4096	1.0000 s	64.000 s	4096 s	4096 min	4096 h
:	:	:	:	:	:
65535	15.9998 s	1023.984 s	65535 s	65535 min	65535 h

13.2.5. 定周期タイマー割り込み機能図



\* ダウンカウンターが 0001h → 0000h になり、割り込みイベントが発生した後は、プリセット値を自動的に再ロードし、再びプリセット値よりカウントダウンを開始します。( 繰り返し動作 )

\* TE, "0" → "1" により、定周期タイマー割り込み機能が動作を開始します。  
カウントダウンは、TE, "0" → "1" に限り必ずカウンタプリセット値から開始します。

## 13.3. アラーム割り込み機能

[日], [曜], [時], [分]などに対する割り込みイベントを発生させる機能です。

割り込みイベント発生時には AF ビット = "1" かつ /IRQ 端子 = "L" になるなど、イベントの発生を知ることができます。

\* 割り込みイベント発生時の /IRQ "L" 出力は、意図的な解除を行わない限り自動解除されず、/IRQ "L" が保持されます。

## 13.3.1. アラーム割り込み機能 関連レジスター

Address [h]	Function	bit 7	bit 6	bit 5	bit 4	bit 3	bit 2	bit 1	bit 0
08	MIN Alarm	AE	40	20	10	8	4	2	1
09	HOUR Alarm	AE	•	20	10	8	4	2	1
0A	WEEK Alarm	AE	6	5	4	3	2	1	0
	DAY Alarm		•	20	10	8	4	2	1
0D	Extension Register	FSEL1	FSEL0	USEL	TE	WADA	TSEL2	TSEL1	TSEL0
0E	Flag Register	TEST1	TEST2	UF	TF	AF	TEST3	VLF	○
0F	Control Register	○	○	UIE	TIE	AIE	TSTP	STOP	○

\* 動作設定は、設定時の不用意なハードウェア割り込みを避けるために、最初に AIE ビットを "0" にすることを推奨します。

\* STOP ビットが "1" のときは、アラーム割り込みイベントは発生しません。

\* アラーム割り込み機能を使用しないときは、アラームレジスター (Reg - 08 ~ 0A) を RAM レジスターとして使用できます。その場合は、AIE ビットを必ず "0" にしてください。

## 1) アラームレジスター (Reg - 08[h] ~ 0A[h])

Reg - 0A は、WADA ビットで選択した状況に応じて [週]データ もしくは [日]データを設定できます。  
[週]を選択したときは、曜日設定を(例えば)月・水・金・土のような複数曜日の同時設定が可能です。

\*1) アラーム発生の対象としない項目については、対象としない項目のレジスターの AE ビットを "1" にしてください。AE = "1" のとき、その項目については データ不問でアラーム比較対象外となります。

例) WEEK Alarm / DAY Alarm レジスター (Reg - 0A) に 80h (AE = "1") を書き込む  
→ [時],[分]のみがアラーム比較対象となる。[週/日]はアラーム比較対象外。

\*2) 3つの AE ビット (Reg - 08,09,0A) の全てを "1" にしたときは、例外的に [1分毎にアラーム割り込みイベントが発生]します。(この結果も、AF ビットに反映されます)

\*3) 現時刻と同じ状況を設定してもアラームは発生しません。 次回の時刻一致時に発生します。

## 2) WADA ビット (Week Alarm / Day Alarm Select)

アラーム割り込み機能の対象を選択指定するビットです。

WADA	データ	内容
Write	0	Reg - 0A が WEEK Alarm(週)で動作します。
	1	Reg - 0A が DAY Alarm(日)で動作します。

## 3) AF ビット (Alarm Flag)

アラーム割り込みイベントを検出して、結果を保持するフラグビットです。

AF	データ	内容
Write	0	/IRQ が"L"出力中の場合は解除されます。(Hi-z になります)
	1	"1" の書き込みは無効です。
Read	0	-
	1	アラーム割り込みイベント発生有り * 結果は、0 クリアするまで保持されます。

4) AIE ビット ( Alarm Interrupt Enable )

アラーム割り込みイベント発生時の、/IRQ 割り込み信号の動作を設定します。

AIE	データ	内容
Write	0	1) 割り込み信号は出力しない ( /IRQ = Hi-z 継続 ) 2) 割り込み信号を解除 ( /IRQ、" L " → Hi-z ) する。
	1	割り込み信号を出力する ( /IRQ = Hi-z → " L " )

\* AIE ビットは /IRQ 端子の出力制御のみです。アラームを解除するには AF フラグを"0"クリアする必要があります。

13.3.2. アラーム設定例

1) [ 曜 ] 指定時の アラーム設定例 / WADA ビット = " 0 "

[ 曜 ] 指定時 WADA ビット " 0 "	Reg - 0A								Reg - 09	Reg - 08
	bit 7 AE	bit 6 土	bit 5 金	bit 4 木	bit 3 水	bit 2 火	bit 1 月	bit 0 日	HOUR Alarm	MIN Alarm
毎週 月 ~ 金, 午前 7 時 * [分]不問	0	0	1	1	1	1	1	0	07 h	AE bit " 1 "
毎週 日, 土, 毎時 30 分 * [時]不問	0	1	0	0	0	0	0	1	AE bit " 1 "	30 h
毎日, 午後 6 時 59 分	0	1	1	1	1	1	1	1	18 h	59 h
	1	X	X	X	X	X	X	X		

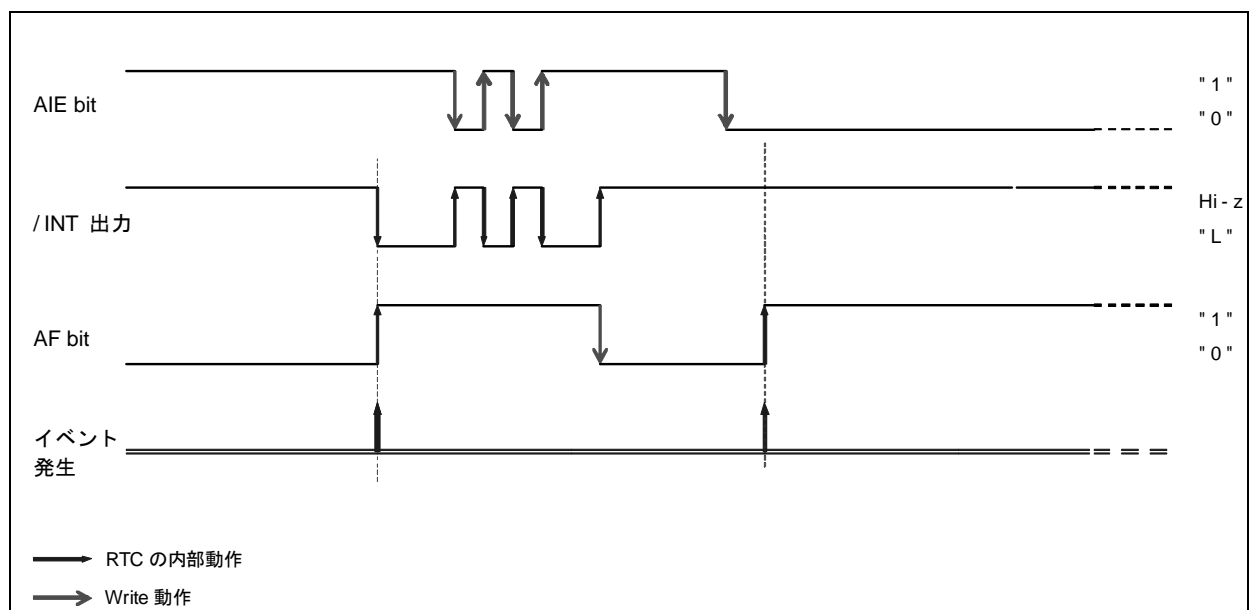
X : don't care

2) [ 日 ] 指定時の アラーム設定例 / WADA ビット = " 1 "

[ 日 ] 指定時 WADA ビット " 1 "	Reg - 0A								Reg - 09	Reg - 08
	bit 7 AE	bit 6 ●	bit 5 20	bit 4 10	bit 3 08	bit 2 04	bit 1 02	bit 0 01	HOUR Alarm	MIN Alarm
毎月 01 日, 午前 7 時 * [分]不問	0	0	0	0	0	0	0	1	07 h	AE bit " 1 "
毎月 15 日, 毎時 30 分 * [時]不問	0	0	0	1	0	1	0	1	AE bit " 1 "	30 h
毎日, 午後 6 時 59 分	1	X	X	X	X	X	X	X	18 h	59 h

X : don't care

13.3.3. アラーム割り込み機能図



13.4. 時刻更新割り込み機能

時刻更新割り込み機能は、1 秒更新または 1 分更新にて内部計時に連動したタイミングで割り込みイベントを発生させる機能です。

通信中に内部桁上げが発生した場合は、通信終了後にイベントが発生しますが、その時の“L”出力時間(trTN)は、7.813ms より短くなる場合があります。/IRQ 割り込み出力を使用する場合は、時刻更新割り込み発生後に通信開始し、割り込み発生後から 0.95 秒以内で通信終了するなど、通信中の内部桁上げを避けることを推奨します。

13.4.1. 時刻更新割り込み機能 関連レジスター

Address	Function	bit 7	bit 6	bit 5	bit 4	bit 3	bit 2	bit 1	bit 0
D	Extension Register	FESL1	FSEL0	<b>USEL</b>	TE	WADA	TSEL2	TSEL1	TSEL0
E	Flag Register	TEST1	TEST2	<b>UF</b>	TF	AF	TEST3	VLF	○
F	Control Register	○	○	<b>UIE</b>	TIE	AIE	TSTP	STOP	○

\* 動作設定を行うときは、設定中の不用意なハードウェア割り込みを避けるために、最初に UIE ビットを "0" にすることを推奨します。

\* STOP ビットが "1" のときは、時刻更新割り込みは発生しません。

\* 時刻更新割り込み機能は停止できません。時刻更新割り込み機能による/IRQ 出力を禁止することは可能です。

1) USEL ビット (Update Interrupt Select)

時刻更新割り込みイベントの発生タイミングを[秒]更新か[分]更新に設定するビットです。

USEL	データ	内容
Write / Read	0	[秒]更新時(1 秒毎に繰り返す) にする。
	1	[分]更新時(1 分毎に繰り返す) にする。

2) UF ビット (Update Flag)

時刻更新割り込みイベントを検出して、結果を保持するフラグビットです。

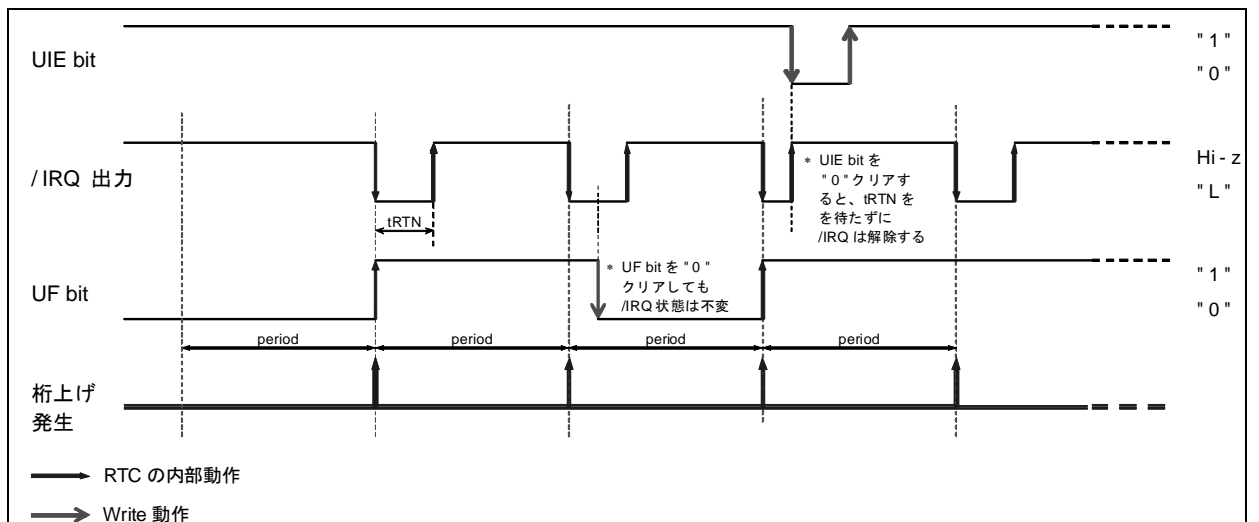
UF	データ	内容
Write	0	0 クリアしても、/IRQ "L" 出力を解除する(Hi-z にする)ことはできません。
	1	"1" の書き込みは無効です。
Read	0	-
	1	時刻更新割り込みイベント発生有り (結果は、0 クリアするまでホールドします)

3) UIE ビット (Update Interrupt Enable)

時刻更新割り込みイベント発生時の、/IRQ 端子への割り込み信号の動作を設定します。

UIE	データ	内容
Write / Read	0	1) 割り込み信号をディセーブルにする。( /IRQ = Hi-z 継続 ) 2) 割り込み信号を解除する。( /IRQ, "L" → Hi-z )する。
	1	割り込み信号をイネーブルにする。( /IRQ = Hi-z → "L" ) * 割り込み出力は 7.813 ms で自動解除( /IRQ = "L" → Hi-z )します。

13.4.2. 時刻更新割り込み機能図



## 13.5. 割り込み機能動作時の /IRQ "L" 割り込み出力に関して

## 1) /IRQ "L" 割り込み出力発生時の 割り込みイベント特定方法

/IRQ 割り込み出力端子は、定周期タイマー割り込み機能, アラーム割り込み機能, 時刻更新割り込みの3種類の割り込みイベントの共通出力端子になっています。

割り込みが発生したときは TF, AF, UF フラグを読み出して、どの種類の割り込みイベントが発生したのかを確認してください。

## 2) /IRQ 出力を使用しない場合の処理方法

- ・ /IRQ 出力を使用しない場合は、端子は OPEN で使用してください。
- ・ TIE, AIE, UIE ビットの全てのビットを "0" にしてください。
- ・ 割り込みイベントの発生を検出したい場合は、TF, AF, UF フラグを監視して、対象となる割り込みイベントが発生を確認してください。

## 13.6. 電圧低下検出機能

本製品の状態を検出して、結果を保持するフラグビットです。

初期電源投入時、電源電圧の低下などによって計時内容が有効でないとき、"0" → "1" に変化します。

読み出し時 "1" のときの本製品の内容は無効ですので、その場合は、必ず全てのレジスターを初期設定してから使用してください。

- \* バックアップ状態からの復帰時などに読み出し、バックアップ動作中の異常の有無について確認することを推奨します。

VLF	データ	内容
Write	0	VLF ビットを 0 クリアし、また、次回検出に備える。
	1	"1" の書き込みは無効です。
Read	0	動作異常の検出なし。
	1	動作異常の検出あり。本製品の内容は無効。 * 結果は、0 クリアするまで保持されます。

13.7. FOUT 機能 (クロック出力機能)

FOUT 出力端子から、32.768 kHz などのクロック出力 (C-MOS 出力) を得ることができます。  
出力を停止させたときは、FOUT 端子はハイインピーダンスになります。

13.7.1. FOUT 機能 (クロック出力機能) 関連レジスター

Address [h]	Function	bit 7	bit 6	bit 5	bit 4	bit 3	bit 2	bit 1	bit 0
0D	Extension Register	<b>FSEL1</b>	<b>FSEL0</b>	USEL	TE	WADA	TSEL2	TSEL1	TSEL0

• FSEL1 ビット、FSEL0 ビットと FOE 入力端子の組み合わせにより、FOUT 出力端子から 32.768 kHz、1024 Hz、1 Hz を選択出力する または 出力を停止させることができます。

13.7.2. FOUT 機能 機能動作表

/BM pin	FOE pin	FSEL1	FSEL0	FOUT pin output
" H "	" H "	0	0	32768 Hz Output (C-MOS output)
		0	1	1024 Hz Output (C-MOS output)
		1	0	1 Hz Output (C-MOS output)
	" L "	X	X	OFF (high impedance) *1
" L "	X	1	1	OFF (high impedance) *2
	X	X	X	OFF (high impedance) *3

X: don't care

- \*1 FOE = " L " の場合は、FSEL1,0 ビットの設定に関わらず出力停止します。
- \*2 FSEL0=1, FSEL1=1 の場合は、FOE の設定に関わらず出力停止します。
- \*3 /BM 端子= " L " の場合は、FOE 端子,FSEL1,0 ビットの設定に関わらず出力停止します。
- \*4 FOUT 出力の ON/OFF 切り替えをソフトのみで制御する ( FSEL1, 0 ビットのみで制御する ) 場合は、FOE 入力端子を " H " にしてください。
- \*5 初期電源投入時 ( 0 V からの電源投入時 ) に FOE 入力端子 = " H " であったときは、パワーオンリセット機能により 32.768 kHz が選択出力されます。

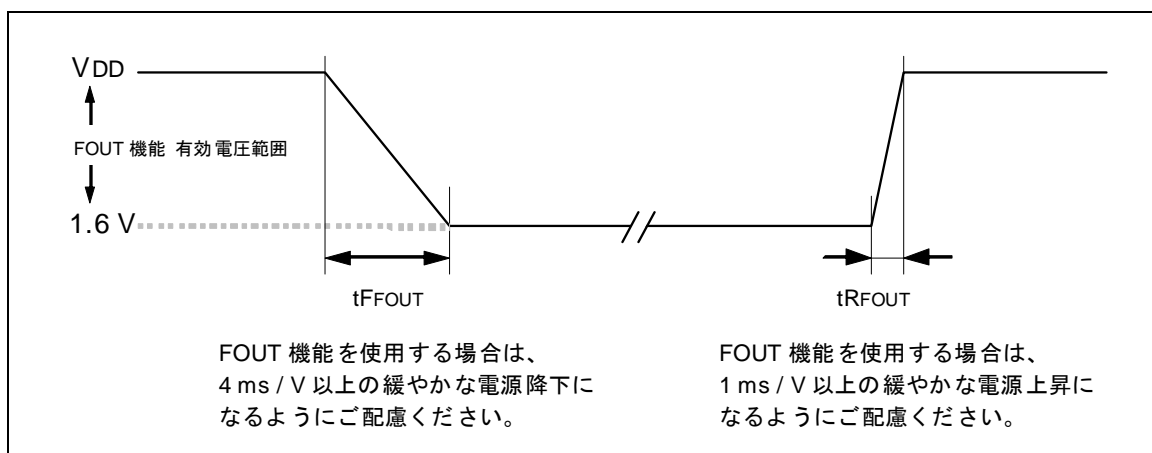
13.7.3. FOUT 機能使用時の注意事項

注 1 ) FOUT 機能が有効な電源電圧範囲

FOUT 機能が有効な電源電圧範囲は 1.6 V ~ 5.5 V です。( 1.6V 以下でも出力は停止しません。)

注 2 ) 電源を急峻に変動させたときの FOUT 出力動作

FOUT 機能は、電源電圧が急峻に変動した直後 (バックアップ移行直後・バックアップからの復帰直後、など) では、その影響により、数 ms の間、出力が停止することがありますのでご注意ください。



注 3 ) STOP ビットが " 1 " のときの FOUT 出力動作

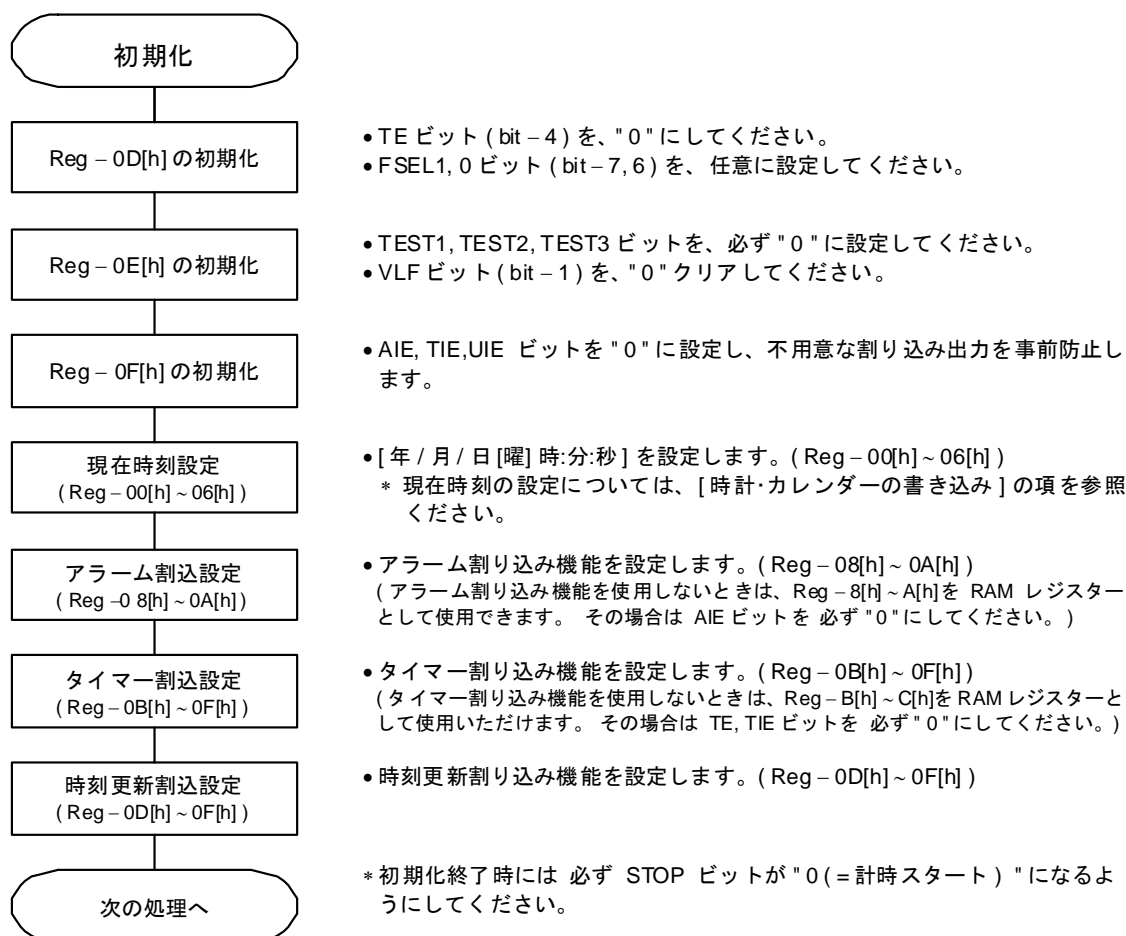
- STOP " 1 " のときの FOUT は、選択周波数によっては 出力が停止します。
- (1) 32.768kHz、1024Hz を選択出力させているときは、継続出力します。
  - (2) 1Hz では、FOUT 出力が停止します。

## 13.8. フローチャート

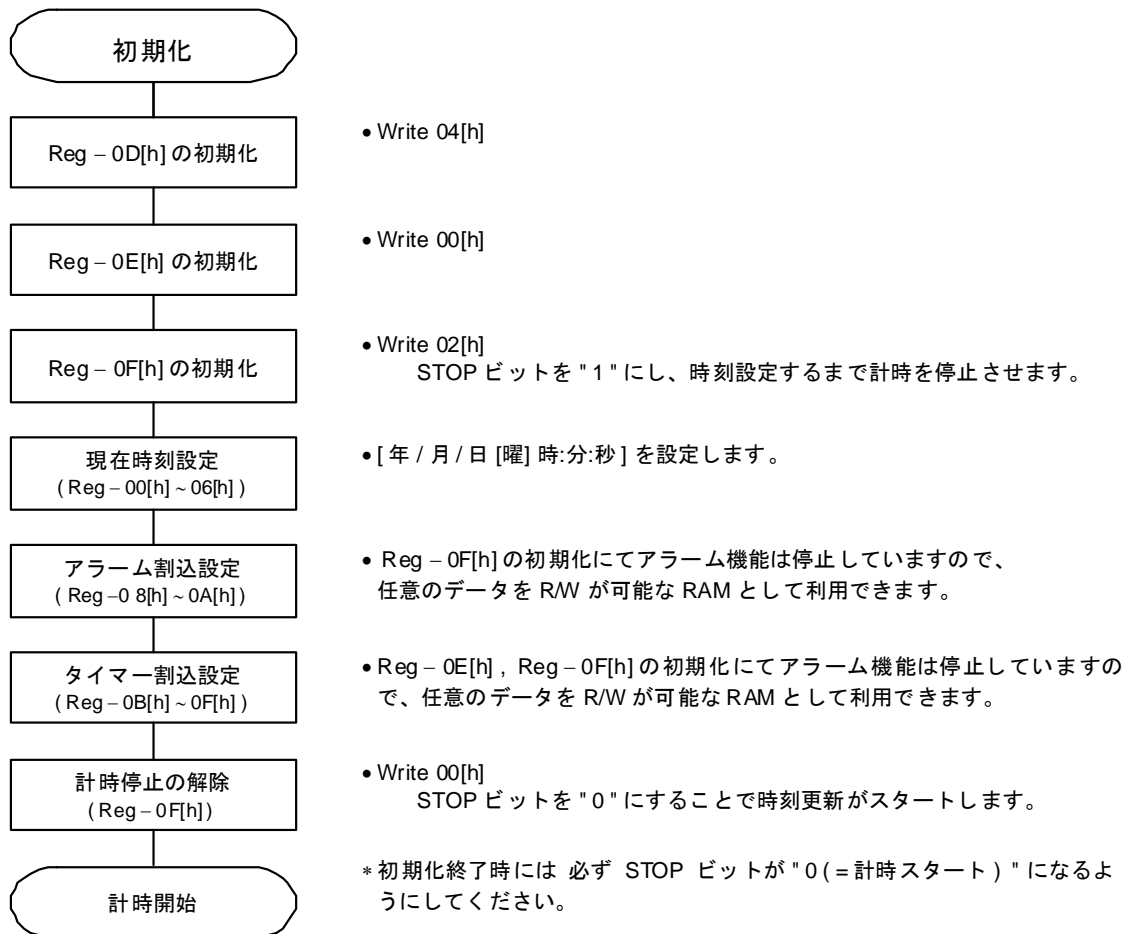
- 以下のフローチャートは 一例です。
- \* わかりやすさを優先した記載にしていますので、実際の処理の際には 非効率な部分があります。
- \* より効率的な処理を行いたいときは、いくつかの処理を同時にしたり、操作手順を入れ替えても問題無い部分などを確認調整ください。(記載内容の中には、使用状況によっては 必要のない処理もあります)
- \* 期待通りの動作を行うためには、必ず 使用条件 (使用環境) に合わせた調整をお願いいたします。

## 1) 初期化例

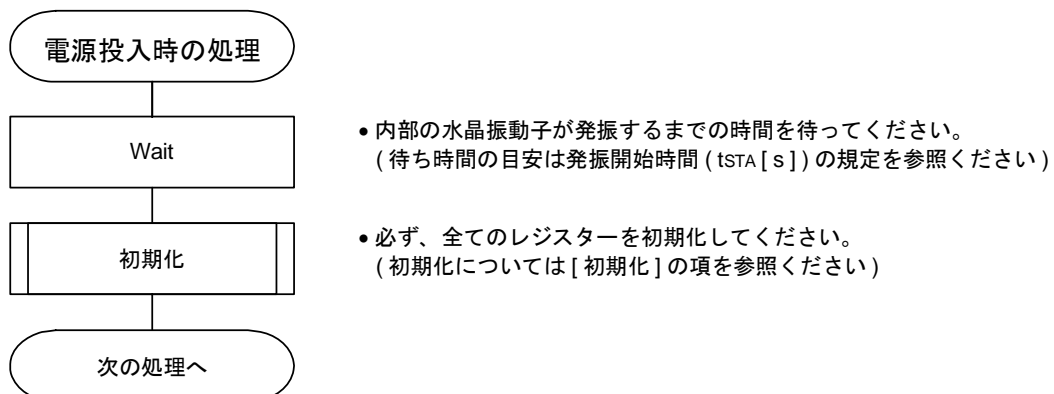
## 例 1



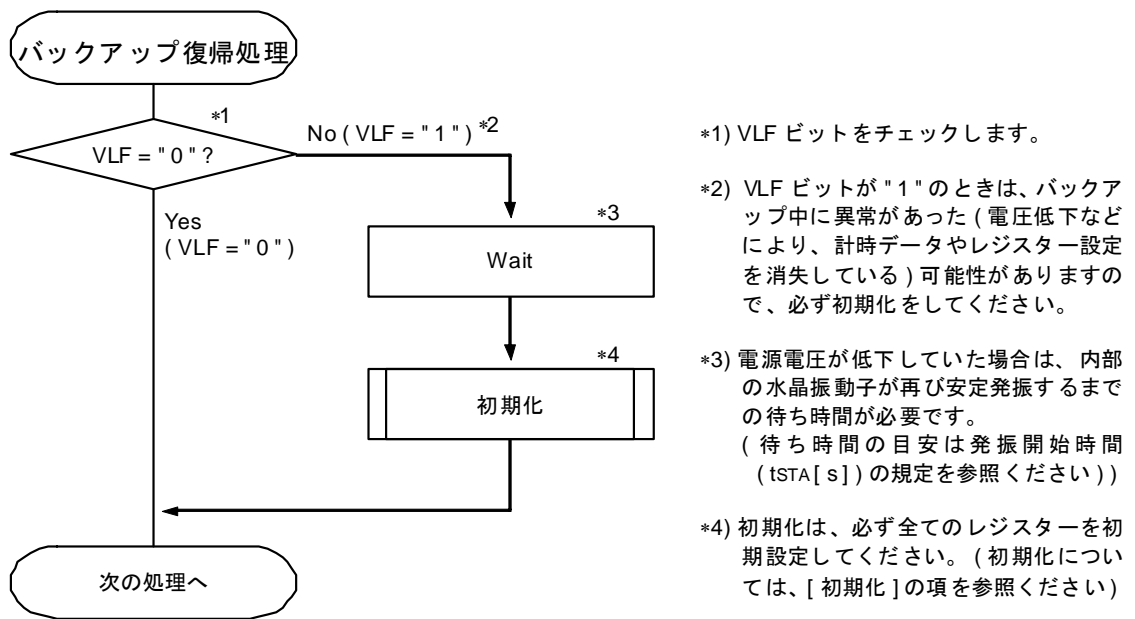
## 例 2 時計機能のみ使用する場合の初期化例



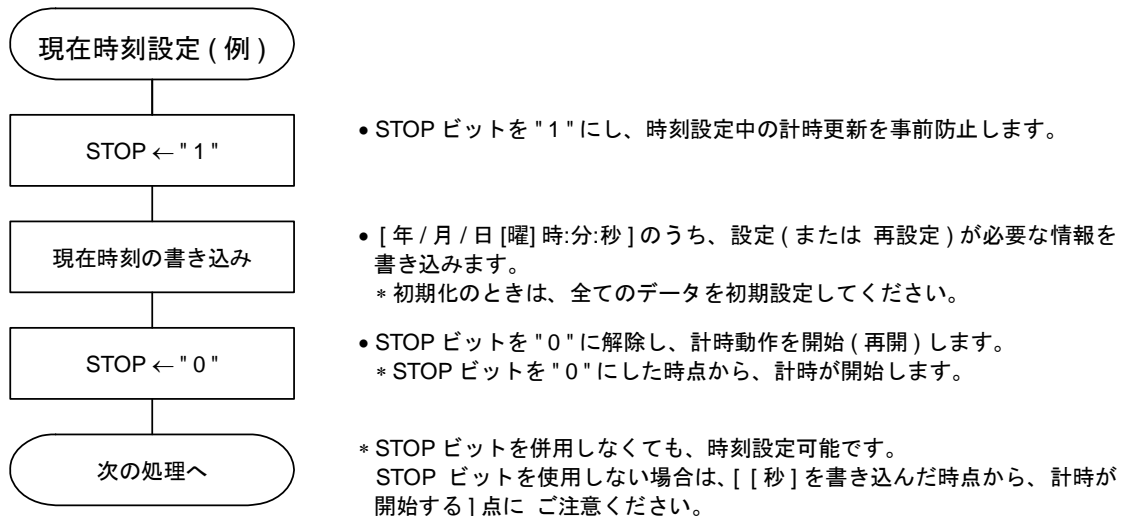
## 2) 電源投入時の処理例



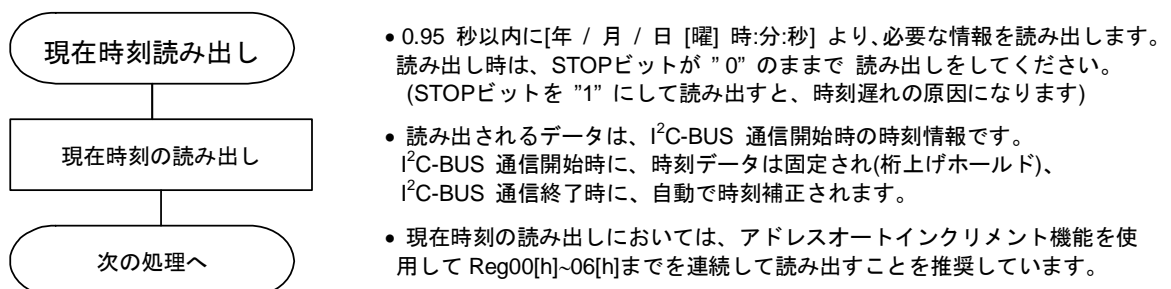
3) バックアップ状態から復帰したときの処理例



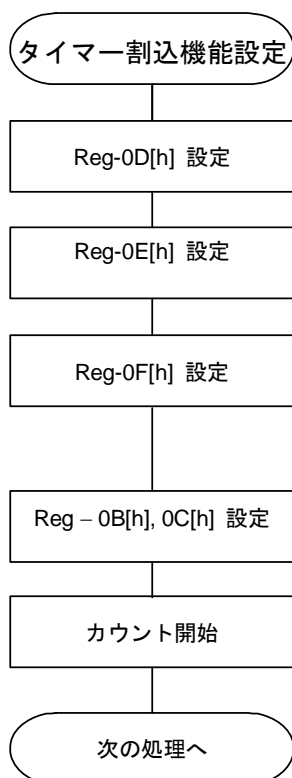
4) 時計・カレンダーの書き込み例



5) 時計・カレンダーの読み出し例



## 6) タイマー割り込み機能の設定例 例 1



- TE ビットを "0" クリアして、タイマー割り込み機能を停止させます。
- TSEL2, TSEL1, TSEL0 ビットの組み合わせでタイマーのカウントダウン周期 (= ソースクロック) を設定します。
- TF ビットを "0" クリアして、前回のタイマー割り込み出力 (/IRQ 出力) を解除します。
- TIE ビット設定の設定でイベント発生時の /IRQ 出力 ("L" レベル割り込み出力を 出力させるか または 出力させないか) を選択設定します。
  - 1) "L" レベル割り込みを出力させる場合は、TIE ビットを "1" に設定
  - 2) "L" レベル割り込みを出力させない場合は、TIE ビットを "0" に設定
- ダウンカウンターの初期値を設定します。
- TE ビットを "1" にして、タイマー割り込み機能をスタートさせます。  
注) タイマ割り込み機能をスタートさせるときは、必ず事前に、  
ダウンカウンターの初期値を設定してください。
- \*1 カウンタを一時停止させるときは、Reg-0F[h] TSOP ビットを "1" にしてください。TSOP ビットを "0" で再スタートします。
- \*2 プリセット値から再開したい場合は、TE ビットを "0" クリアして再度 TE ビットを "1" にしてください。

13.9. データの リード/ライト

13.9.1. I<sup>2</sup>C-BUS の特性

I<sup>2</sup>C -BUS は 2 線式の双方向通信です。信号線は、SDA（データライン）と SCL（クロックライン）とで構成されており、両ラインとも、プルアップ抵抗を介して VDD ラインに接続します。

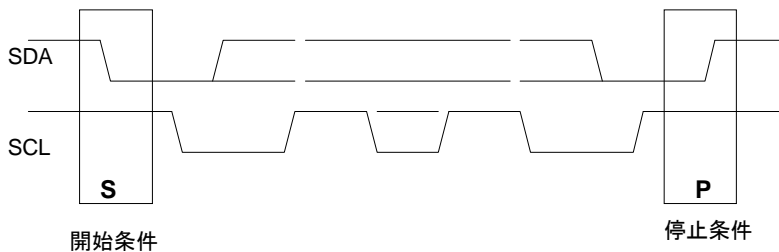
複数のデバイスの AND 接続を実行するために、I<sup>2</sup>C-BUS につながる全てのポートは オープンドレイン あるいはオープンコレクターでなければなりません。

13.9.2. ビット転送

SCL ラインの 1 クロックパルス毎に 1 ビットのデータ転送を行います。送信時、SDA ライン上のデータ変更は SCL ラインが LOW の区間で行います。受信側では、SCL ラインが HIGH の区間でデータを取り込みます。

13.9.3. 開始条件と停止条件

I<sup>2</sup>C-BUS が非通信状態の時、2 本のラインは HIGH を保っています。この時、SDA が HIGH から LOW に変化した状態を、通信の"開始条件"と定義します。この後、実際のデータ転送を行います。さらに、SCL が HIGH の時、SDA が LOW から HIGH に変化した状態を、通信の"停止条件"と定義します。



13.9.4. スレーブアドレス

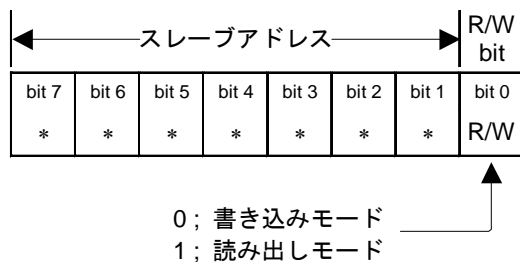
I<sup>2</sup>C-BUS デバイスは、通常のロジックデバイスが有するチップセレクト端子を持ちません。全ての I<sup>2</sup>C-BUS デバイスは、機種ごとにユニークなデバイスナンバーが内部にあらかじめ固定記憶されています。I<sup>2</sup>C -BUS デバイスのチップセレクトは、通信開始時にこのデバイスナンバーを I<sup>2</sup>C-BUS によりスレーブアドレスとして送信することによって行います。受信デバイスは、スレーブアドレスが一致した場合のみ、その後の通信に反応します。

スレーブアドレスは、7 ビットで構成されており、RX-8571 では DAS 端子の論理状態でスレーブアドレスが異なります。

RX-8571 スレーブアドレス

DAS pin	スレーブアドレス						
"H"	0	1	1	0	0	1	0
"L"	1	0	1	0	0	0	1

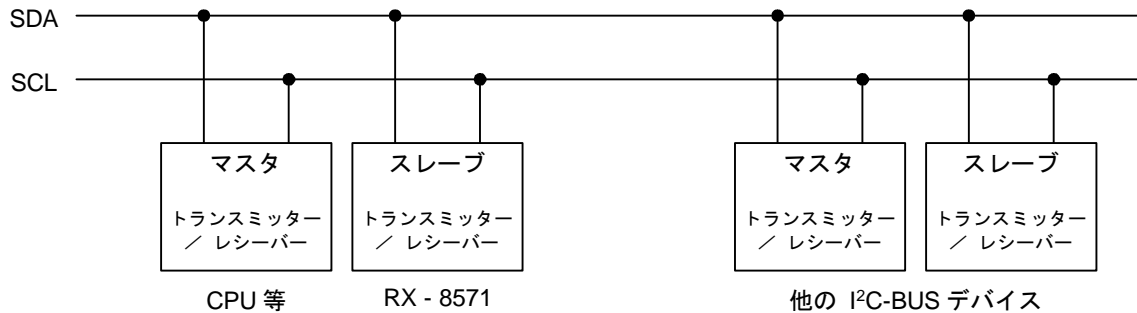
実際の通信時には、スレーブアドレスと共に、R/W（リードライト）ビットを付加した 8 ビットデータを送信します。



## 13.9.5. システム構成

メッセージの送受信を制御するデバイスを"マスター"、マスターによって制御されるデバイスを"スレーブ"と定義します。また、メッセージを送信するデバイスを、"トランスミッター"、メッセージを受信するデバイスを"レシーバー"と定義します。

RX-8571 の場合、CPU 等のコントローラがマスター、RX-8571 がスレーブとなります。トランスミッター、レシーバーには双方とも成り得ます。



## 13.9.6. アクノリッジ

開始条件と停止条件との間で転送するデータのバイト数に制限はありません。

この時、1 バイトの転送毎に、レシーバー(受信側)は、トランスミッター(送信側)に対し、アクノリッジビットというデータの受信確認のビットを生成します。アクノリッジビットは LOW アクティブですから、トランスミッターは SDA ラインを HIGH にし、アクノリッジビット用のクロックを送出します。

レシーバーは、それまでにトランスミッターから送られた 8 ビットのデータを正しく受け取ってれば、最終ビット用のクロックが終了した時点で SDA ラインを LOW にします。I<sup>2</sup>C-BUS ラインはプルアップされているので、トランスミッター側の SDA ラインも LOW になります。ここで、トランスミッターはアクノリッジが返って来たことを確認し、次のデータを送信します。レシーバーは、アクノリッジビット用のクロックが終了した時点で、SDA ラインを HIGH (開放) にして次のデータ受信に備えます。

マスターがトランスミッターの時は、レシーバーからのアクノリッジ確認後、次のデータ送受信をせずに停止条件を生成すれば、通信を正常終了することができます。マスターがレシーバーの時は、アクノリッジビットを"1"として送出した後、停止条件を生成すれば通信を正常終了することができます。

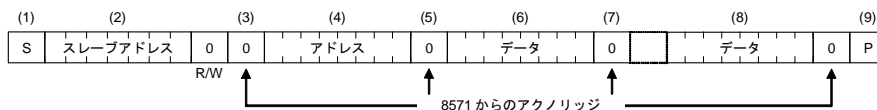
13.9.7. I<sup>2</sup>C-BUS プロトコル

以下に、マスターを CPU、スレーブを RX-8571 と想定して通信手順を記します。

## ① アドレス指定の書き込み手順

RX-8571 はアドレスのオートインクリメント機能がありますので、最初にアドレス指定した後、データだけを送り続ければ、8571 の受け取りアドレスは 1 バイト毎に加算されます。オートインクリメントは、Address 1F[h]まで来ると 00[h]に循環します。

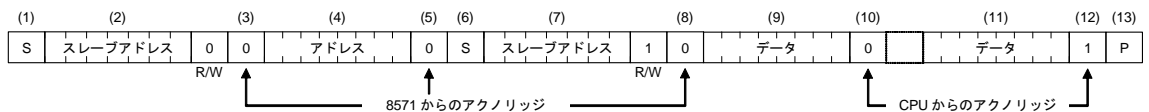
- (1) CPU が開始条件を送信
- (2) CPU が 8571 のスレーブアドレス、及び R/W ビットを書き込みモードで送出
- (3) 8571 からのアクノリッジ確認
- (4) CPU が 8571 へ書き込むアドレスを送出
- (5) 8571 からのアクノリッジ確認
- (6) CPU が(4)で指定したアドレスへ書き込むデータを送出
- (7) 8571 からのアクノリッジ確認
- (8) 必要に応じ(6)(7)のくり返し。アドレスは 8571 内部でオートインクリメント。
- (9) CPU が停止条件を送出



## ② アドレス指定の読みだし手順

書き込みモードによって、リードするアドレスをライトした後、読みだしモードを設定して、実際のデータをリードします。

- (1) CPU が開始条件を送信
- (2) CPU が 8571 のスレーブアドレス、及び R/W ビットを書き込みモードで送出
- (3) 8571 からのアクノリッジ確認
- (4) CPU が 8571 から読み出すアドレスを送出
- (5) 8571 からのアクノリッジ確認
- (6) CPU が開始条件を送信 ( 停止条件は送信しない )
- (7) CPU が 8571 のスレーブアドレス、及び R/W ビットを読み出しモードで送出
- (8) 8571 からのアクノリッジ確認 (ここから、CPU がレシーバー、8571 がトランスミッターとなる)
- (9) 8571 から(4)で指定したアドレスのデータが出る
- (10) CPU が 8571 へアクノリッジ送出
- (11) 必要に応じ、(9)(10)のくり返し。読みだしアドレスは 8571 内部でオートインクリメント。
- (12) CPU が"1"のアクノリッジを出す
- (13) CPU が停止条件を送出。



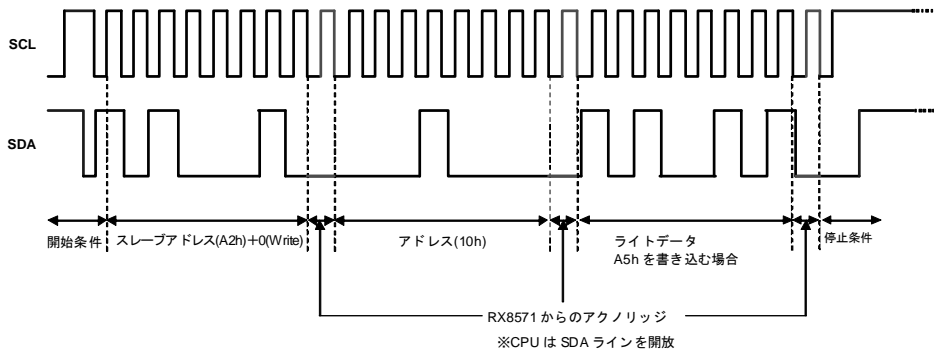
## ③ アドレス指定しない読み出し手順

最初に読みだしモードを設定することで、その後すぐにデータをリードできます。この場合のアドレスは、前回のアクセスで終了したアドレス+1 となります。

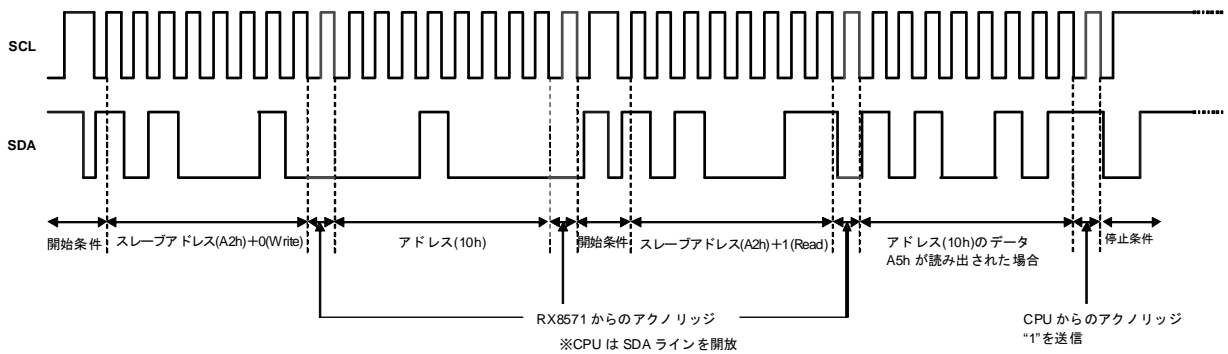
- (1) CPU が開始条件を送信
- (2) CPU が 8571 のスレーブアドレス、及び R/W ビットを読み出しモードで送出
- (3) 8571 からのアクノリッジ確認 (以降、CPU がレシーバー、8571 がトランスミッターとなる)
- (4) 8571 から、前回のアクセスにおける最終アドレス+1 のデータが出る
- (5) CPU が 8571 へアクノリッジ送出
- (6) 必要に応じ、(4)(5)のくり返し。読みだしアドレスは 8571 内部でオートインクリメント。
- (7) CPU が"1"のアクノリッジを出す
- (8) CPU が停止条件を送出。

13.9.8. I<sup>2</sup>C-BUS 通信波形例

① アドレス指定の読みだし波形  
 アドレス 10h に A5h を書き込む場合



② アドレス指定の読みだし波形  
 アドレス 10h から A5h を読み出す場合





# Application Manual

## エプソントヨコム株式会社

〒191-8501 東京都日野市日野 421-8  
TEL (042) 587-5315 ( 直通 ) FAX (042) 587-5014

〒541-0059 大阪市中央区博労町 3-5-1 エプソン大阪ビル 17F  
TEL (06) 6120-6520 ( 直通 ) FAX(06) 6120-6782

〒460-0008 名古屋市中区栄 1-10-21 名古屋御園ビル 6F  
TEL (052) 205-8431 ( 直通 ) FAX (052) 231-2537

インターネットによる情報配信

<http://www.epsontoyocom.co.jp>

代理店

---