EPSON

アプリケーションマニュアル

Real Time Clock Module

RX8010SJ

製品名称	製品型番
RX8010SJ	X1B000242000 100

本マニュアルのご注意事項

●本資料のご使用につきましては、次の点にご留意願います。

1. 本資料の内容については、予告無く変更することがあります。弊社製品のご購入およびご使用にあたりましては、事前に弊社営業窓口で最新の情報をご確認いただきますとともに、弊社ホームページなどを通じて公開される最新情報に常にご注意ください。
2. 本資料の一部または全部を、弊社に無断で転載または複製など他の目的に使用することは堅くお断りします。
3. 本資料に掲載されている応用回路、プログラム、使用方法などはあくまでも参考情報であり、これらに起因する第三者の知的財産権およびその他の権利侵害ならびに損害の発生に対し、弊社はいかなる保証を行うものではありません。また、本資料によって第三者または弊社の知的財産権およびその他の権利の実施権の許諾を行うものではありません。
4. 弊社は、正確さを期すために慎重に本資料を作成しておりますが、本資料に掲載されている情報に誤りがないことを保証するものではありません。万一、本資料に掲載されている情報の誤りによってお客様に損害が生じた場合においても、弊社は一切その責任を負いかねます。
5. 本資料に掲載されている弊社製品および弊社技術を国内外の法令および規制により製造・使用・販売が禁止されている機器・システムに使用することはできません。また、弊社製品および弊社技術を大量破壊兵器等の開発目的、および軍事利用の目的、その他軍事用途等に使用しないでください。弊社製品または弊社技術を輸出または海外に提供する場合は、「外国為替及び外国為替法」、「米国輸出管理規則（EAR）」、その他輸出関連法令を遵守し、係る法令の定めるところにより必要な手続きを行ってください。
6. 弊社は、お客様が本資料に掲載されている諸条件に反したことに起因して生じたいかなる損害（直接・間接を問わず）に関して、一切その責任を負いかねます。また、お客様が弊社製品を第三者に譲渡、貸与などをしたことにより、損害（直接・間接を問わず）が発生した場合、弊社は一切その責任を負いかねます。
7. 本資料についての詳細に関するお問合せ、その他お気付きの点などがありましたら、弊社営業窓口までご連絡ください。
8. 本資料に掲載されている会社名、商品名は、各社の商標または登録商標です。

●免責事項

1. 弊社製品は、極めて高い信頼性、安全性が要求されない一般的な電子機器用途での使用を想定して設計された製品です。

2. 弊社の責に帰すべき欠陥による場合を除き、本製品に一切の不具合が発生しないことを表明または保証しません。
また、本製品に起因する場合であっても、弊社起因の不具合品の返金あるいは交換以外の保証・賠償の責任を負いかねます。

3. 弊社製品を生命・身体や財産に影響を及ぼす機器（原子力、航空宇宙、社会基盤施設、医療機器など）に直接的・間接的にご使用される場合、
お客様は、本製品と当該装置との適合性および装置への影響の確認および判断は、お客様単独の責任でおこなうものとします。
また、お客様は本製品や使用機器への影響を事前に確認し、必要な安全設計（冗長設計、誤動作防止設計などを含む）を行い、
機器の信頼性・安全性を十分確保したうえで本製品を使用するものとします。

4. 弊社製品の分解、解析、リバースエンジニアリング、改造、改変、翻案、複製などは堅くお断りします。
また、これに起因する不具合は保証範囲外とさせていただきます。

©SEIKO EPSON CORPORATION 2025, All rights reserved.

ETM37J 改定履歴

Rev No.	日付	ページ	内容
01	2013/07/14		新規制定
02	2013/09/06	28	フローチャート 例 2 設定データ誤記訂正
03	2013/09/17	1	1 1.概要の内容変更
		4	絶対最大定格の項目名、記号の修正
		4	推奨動作条件の誤記訂正
		5	DC 電気特性(1)fCLK を fSCL に修正、欄外のコメント削除
		28	フローチャート 例 2 設定データ誤記訂正
04	2013/11/06	5	8.1.1.DC 電気的特性(1)の条件訂正
		6	6 8.2.1. AC 電気的特性(1)の注意書き訂正
		12	レジスターテーブルのコメント修正
		34	I^2C-BUS 通信波形例の修正
05	2013/12/24	12	レジスター覧の Reserved アドレスに設定値を併記
		34	I^2C-BUS 通信波形例の修正
06	2014/9/25	7, 26	ソフトウェアリセット手順修正
07	2021/12/10	9	VOL1,VOL2 に SDA を追加 VOL6 SDA を追加 *8.1.1. DC 電気的特性 (1)*
		15, 16, 31	デジタル歩度調整機能を追加 *概要*, *機能概要*, *12.2. レジスタテーブル*, *13.7. デジタル歩度調整機能*
		1	*本マニュアルのご注意事項を追加*
		2	改訂履歴の編集 改訂履歴
		41	連絡先の更新 *Contacts*
		全て	フッタに目次へのリンク追加 ヘッダフッタの最適化
08	2025/06/30	1	･本マニュアルのご使用上に関わるご留意内容の改訂 ･免責事項に関する記載の追加

目次

本マニュアルのご注意事項 1
ETM37J 改定履歴 2
目次 3
1. 概 要 5
2. ブロック図 5
3. 端子説明 (端子配置 / 端子機能) 6
3.1. 端子配置 6
3.2. 端子機能 6
4. 外形寸法図 7
5. 絶対最大定格 8
6. 推奨動作条件 8
7. 周波数特性 8
8. 電気的特性 9
8.1. DC電気的特性 9
8.1.1. DC電気的特性 (1) 9
8.2. AC電気的特性 10
8.2.1. AC電気的特性(1) 10
8.2.2. AC電気的特性(2) 10
9. 使用上の注意事項 11
9.1. 電源投入時の注意事項 11
9.1.1. 電源変動特性（電源投入時特性、バックアップへの移行および復帰） 11
9.2. 電源初期投入時 および バックアップ復帰時における アクセス動作の制限 12
10. 参考資料 13
10.1. 参考データ 13
11. 取り扱い上の注意事項 14
12. 機能概要 および レジスタテーブル 15
12.1. 機能概要 15
12.2. レジスタテーブル 16
12.3. レジスタ概要 17
12.3.1. 計時･カレンダレジスタ Reg-10h-16h 17
12.3.2. RAMレジスタReg 20h-2Fh 17
12.3.3. アラームレジスタReg18h-1Ah 17
12.3.4. ウェイクアップタイマー用ダウンカウンタ Reg 1Bh-1Ch 17
12.3.5. 機能レジスタ1 Reg 1Dh-1Fh 17
12.3.6. 機能レジスタ2 Reg 30h-32h 18
12.3.7. Reservedビット 18
13. 使用方法 19
13.1. 時計カレンダ説明 19
13.1.1. 時計カウンタ 19
13.1.2. 曜日カウンタ 19
13.1.3. カレンダカウンタ 19

13.2. ウェイクアップタイマー割り込み機能 20
13.2.1. ウェイクアップタイマー割り込み機能 関連レジスタ 20
13.2.2. タイマ スタートタイミング 22
13.2.3. ウェイクアップタイマー割り込み周期 22
13.2.4. ウェイクアップタイマー割り込み機能図 23
13.3. アラーム割り込み機能 24
13.3.1. アラーム割り込み機能 関連レジスタ 24
13.3.2. アラーム設定例 25
13.3.3. アラーム割り込み機能図 26
13.4. 時刻更新割り込み機能 27
13.4.1. 時刻更新割り込み機能 関連レジスタ 27
13.4.2. 時刻更新割り込み機能図 28
13.5. 発振停止検出機能 29
13.6. FOUT機能　クロック出力機能 29
13.6.1. FOUT出力機能レジスタ 29
13.6.2. FOUT機能 機能動作表 29
13.7.デジタル歩度調整機能 30
13.7.1.デジタル歩度調整機能 関連レジスタ 30
13.7.2.デジタル歩度調整機能を使用した場合の他機能への影響について 31

14. フローチャート 32

15. I²C-Busの データリード/ライト 37
15.1 I²C-BUSの特性 37
15.2. ビット転送 37
15.3. 開始条件と停止条件 37
15.4. スレーブアドレス 37
15.5. システム構成 38
15.6. アクノリッジ 38
15.7. I²C-BUSプロトコル 39
15.8. I²C-BUS通信波形例 40

I²C インターフェイス　リアルタイムクロックモジュール

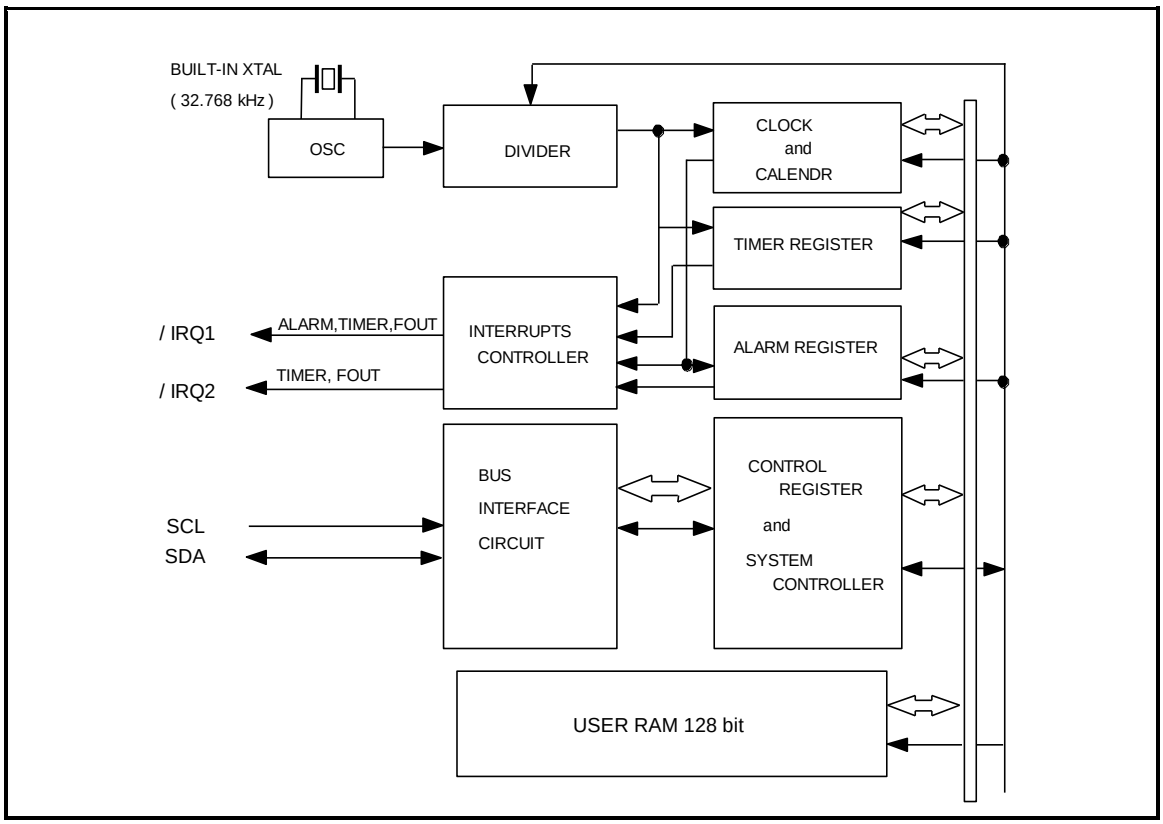
RX8010 SJ

- リアルタイムクロック　：時計･カレンダ，自動うるう年補正，時刻更新割り込み，アラーム割り込み
  デジタル歩度調整等の　豊富な機能
- ユーザレジスタ　：128bit の RAM として利用できるユーザレジスタ内蔵
- タイマ割り込み　：255μs ～65535h までのウェイクアップタイマー搭載
- 周波数出力　：32.768 kHz, 1024 Hz, 1 Hz
- デジタル歩度調整機能　-195.3 ~ +192.3　[10^{-6}]
- インタフェース方式　：I²C-Bus
- インタフェース電圧範囲　：1.6 V ~ 5.5 V
- 計時 (保持) 電圧範囲　：1.1 V ～5.5 V
- バックアップ時消費電流　：160 nA $_{Typ}$ / 3 V

1. 概 要

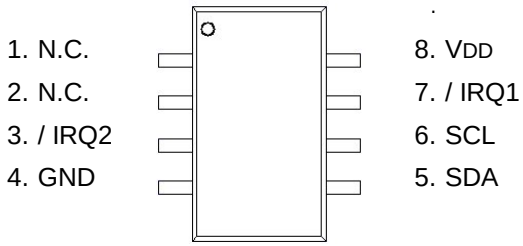
I2C インターフェイスのリアルタイムクロックモジュールです
秒から年までの自動うるう年補正搭載，時刻アラーム,ウエイクアップタイマー，時刻更新割り込み
クロック出力，ユーザ RAM，デジタル歩度調整機能等の豊富な機能を備えています
CMOS プロセスの低消費電流設計となっておりますので、長時間のバッテリーバックアップを提供します

2. ブロック図



3. 端子説明 (端子配置 / 端子機能)

3.1. 端子配置



SOP – 8pin

3.2. 端子機能

端子名	入出力	機能
SCL	入力	シリアルデータ転送のシフトクロック入力端子
SDA	入出力	シリアルデータ転送のデータ入出力端子
/ IRQ1	Open-Drain 出力	アラーム／ウェイクアップタイマー／時刻更新の割り込出力およびクロック出力
/ IRQ2	CMOS 出力	ウェイクアップタイマー割込み出力およびクロック出力
V^{DD}	–	電源
GND	–	グランド

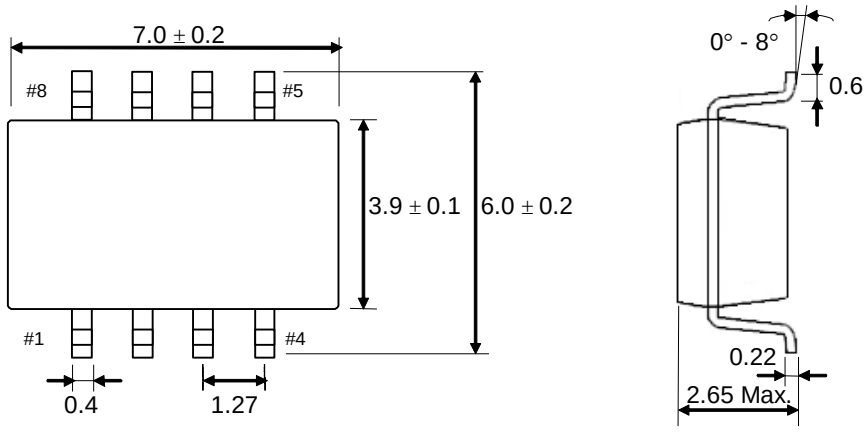
注) VDD と GND 間に 0.1 μF 以上のパスコンを接続してください。
* 入力端子は VDD の V^{DD} 電圧に関係無く 5.5V まで入力することが可能です。
* Open-Drain 端子は V^{DD} 電圧に関係無く 5.5V まで pull-up することが可能です。

4. 外形寸法図

4.1. 外形寸法図

RX8010 SJ （SOP – 8 pin）

- 外形寸法図



Unit : mm

5. 絶対最大定格

GND=0V

項 目	記 号	条 件	定格値	単 位
電源電圧	V_{DD}	V_{DD} – GND 間	–0.3 ~ +6.5	V
入力電圧	V_{IN}	SCL, SDA 端子	–0.3 ~ +6.5	V
出力電圧 1	V_{OUT1}	/IRQ2 端子	–0.3 ~ V_{DD}+0.3	V
出力電圧 2	V_{OUT2}	SDA, /IRQ1 端子	–0.3 ~ +6.5	V
保存温度	T_{STG}	梱包状態を除く単品での保存	–55 ~ +125	℃

6. 推奨動作条件

※特記無き場合、GND = 0 V , Ta = –40 °C ~ +85 °C

項 目	記 号	条 件	Min.	Typ.	Max.	単位
動作電源電圧	V_{ACC}	V_{DD}	1.6	3.0	5.5	V
計時電源電圧	V_{CLK}	V_{DD}	1.1	3.0	5.5	V
電圧低下検出電圧	V_{LOW}	V_{DD} 端子			1.10	V
オフ時印加電圧	V_{PUP}	SDA, /IRQ1 端子			5.5	V
動作温度範囲	T_{OPR}	結露無きこと	–40	+25	+85	°C

＊ 計時電源電圧の Min.値は、動作電源電圧 VACC にて初期設定した後での計時保持下限値を示す。

7. 周波数特性

※特記無き場合、GND = 0 V ， Ta = +25 °C , V_{DD} = 3.0 V

項 目	記 号	条 件	Min.	Typ.	Max.	単位
出力周波数	fo			32.768 (Typ.)		kHz
周波数偏差	Δ f / f	Ta = +25 °C V_{DD} = 3.0 V		5 ± 23 (*1)		× 10^{-6}
周波数電圧特性	f / V	Ta = +25 °C V_{DD} = 1.1 V ~ 5.5 V	–2		+2	× 10^{-6} / V
周波数温度特性	Top	Ta = –20 °C ~ +70 °C V_{DD} = 3.0 V ； +25 °C 基準	–120		+10	× 10^{-6}
発振開始時間	tSTA	Ta = ±0 °C ~ +50 °C V_{DD} = 1.6 V ~ 5.5 V			1.0	s
		Ta = –40 °C ~ +85 °C V_{DD} = 1.6 V ~ 5.5 V			3.0	s
エージング	fa	Ta = +25 °C , V_{DD} = 3.0 V ; 初年度	–5		+5	× 10^{-6} / year

*1) 月差 1 分相当。(オフセット値を除く)

8. 電気的特性

8.1. DC 電気的特性

8.1.1. DC 電気的特性 (1)

※特記無き場合、GND = 0 V , V_{DD}= 1.6 V ~ 5.5 V , Ta = –40℃ ~ +85℃

項 目	記 号	条 件		Min.	Typ.	Max.	単位
消費電流(1)	I_{DD1}	入力端子= "L" f_{SCL} = 0 Hz, /IRQ1,2 = OFF TSEL2="1"	V_{DD} = 5 V			350	nA
消費電流(2)	I_{DD2}		V_{DD} = 3 V		160	320	nA
消費電流(3)	I_{DD3}	f_{SCL} = 0 Hz, /IRQ2 = OFF, /IRQ1 : 32.768 kHz ON	V_{DD} = 5 V		0.60	1.10	µA
消費電流(4)	I_{DD4}		V_{DD} = 3 V		0.52	0.90	
消費電流(5)	I_{DD5}	f_{SCL} = 0 Hz, /IRQ1 = OFF, /IRQ2 : 1024 Hz ON , C_L = 15 pF	V_{DD} = 5 V		0.45	1.10	µA
消費電流(6)	I_{DD6}		V_{DD} = 3 V		0.40	0.90	
"H" 入力電圧	V_{IH}	SCL,SDA 端子		0.8 × V_{DD}		5.5	V
"L" 入力電圧	V_{IL}	SCL,SDA 端子		GND – 0.3		0.2 × V_{DD}	V
"H" 出力電圧	V_{OH1}	/IRQ2 端子	V_{DD} =5 V, I_{OH}=–1 mA	4.5		5.0	V
	V_{OH2}		V_{DD} =3 V, I_{OH}=–0.5 mA	2.7		3.0	
"L" 出力電圧	V_{OL1}	SDA,/IRQ2 端子	V_{DD} =5 V, I_{OL}=1 mA	GND		GND +0.5	V
	V_{OL2}		V_{DD} =3 V, I_{OL}=0.5 mA	GND		GND +0.3	
	V_{OL4}	/IRQ1 端子	V_{DD} =5 V, I_{OL}=1 mA	GND		GND +0.25	V
	V_{OL5}		V_{DD} =3 V, I_{OL}=1 mA	GND		GND +0.4	
	V_{OL6}	SDA 端子	V_{DD} ≥ 2 V, I_{OL}=3.0 mA	GND		GND +0.4	V
入力 リーク電流	I_{LK}	入力端子, V_{IN} = V_{DD} or GND		–0.1		0.1	µA
出力 リーク電流	I_{OZ}	出力端子, V_{OUT} = V_{DD} or GND		–0.1		0.1	µA

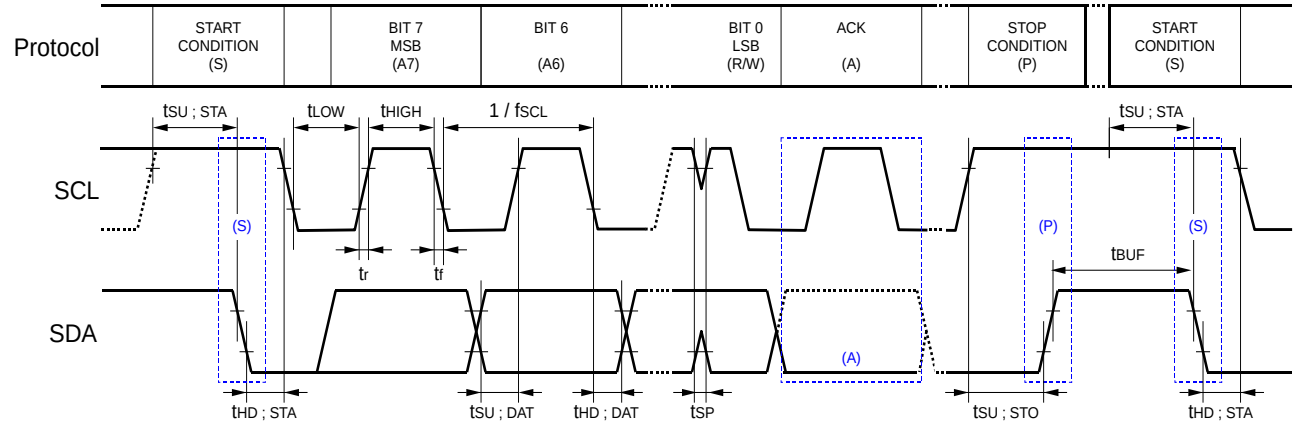
8.2. AC 電気的特性

8.2.1. AC 電気的特性(1)

※特記無き場合、GND = 0 V , V_{DD} = 1.6 V ~ 5.5 V , Ta = –40 °C ~ +85 °C

項目	記号	100 kHz アクセス (Standard-Mode)		400 kHz アクセス (Fast-Mode)		単位
		Min.	Max.	Min.	Max.	
SCL クロック周波数	f_{SCL}		100		400	kHz
開始条件 セットアップ時間	$t_{SU;STA}$	4.7		0.6		µs
開始条件 ホールド時間	$t_{HD;STA}$	4.0		0.6		µs
データ セットアップ時間	$t_{SU;DAT}$	250		100		ns
データ ホールド時間	$t_{HD;DAT}$	0		0		ns
停止条件 セットアップ時間	$t_{SU;STO}$	4.0		0.6		µs
開始条件と停止条件の間のバスフリー時間	t_{BUF}	4.7		1.3		µs
SCL "L" 時間	t_{LOW}	4.7		1.3		µs
SCL "H" 時間	t_{HIGH}	4.0		0.6		µs
SCL, SDA 立ち上がり時間	t_r		1.0		0.3	µs
SCL, SDA 立ち下がり時間	t_f		0.3		0.3	µs
バス上の許容スパイク時間	t_{SP}		50		50	ns

• タイミングチャート



注意： I^2C-bus の通信が開始されると消費電流が増加します。
本デバイスへのアクセスは、START コンディションの送信からアクセス終了後の STOP コンディション送信までの一連の通信を 0.95 秒以内に終了してください。
誤動作防止のためアクセスが 1 秒以上の時間がかかった場合は、内部の監視タイマにより I^2C バスインタフェースは自動的にリセットされます。

8.2.2. AC 電気的特性(2)

※特記無き場合、GND=0 V , V_{DD}=1.6 V ~ 5.5 V , Ta= –40 °C ~ +85 °C

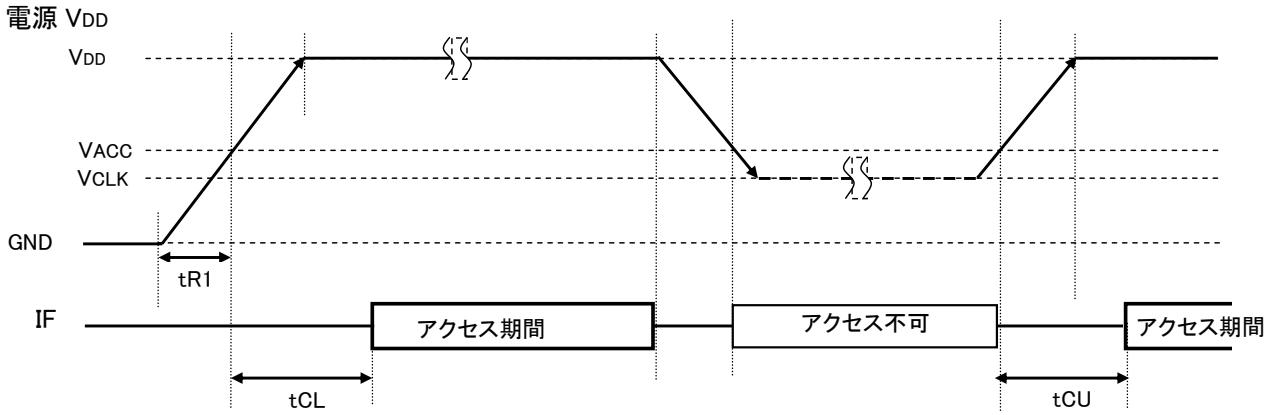
項目	記号	条件	Min.	Typ.	Max.	単位
FOUT 波形シンメトリ	SYM	50% V_{DD} レベル	40	50	60	%

9. 使用上の注意事項

9.1. 電源投入時の注意事項

9.1.1. 電源変動特性（電源投入時特性、バックアップへの移行および復帰）

※ tR1 はパワーオンリセットを有効とするための制限事項です。本規格を満足できない場合には、
パワーオンリセットが正常に動作しない可能性があるので、必ず、ソフトウェアで初期設定を行ってください。
パワーオンリセットは CR 回路で構成されているため連続的な電源 ON/OFF では動作不十分となることがあります。
確実にパワーオンリセットを有効とするためには、電源 OFF 後、VDD=GND の状態を 10 秒以上確保してください。
それが不可能な場合はコマンドによるソフト的な初期設定を行ってください。



項目	記号	条　件	Min.	Typ.	Max.	単位
電源立上時間	tR1	GND – VDD	1	-	100	μs / V
電源投入時 アクセス待機時間	tCL	-	40	-	-	ms
電源復帰後 アクセス待機時間	tCU	-	40	-	-	ms

ソフトウェアコマンドによるパワーオンリセット方法

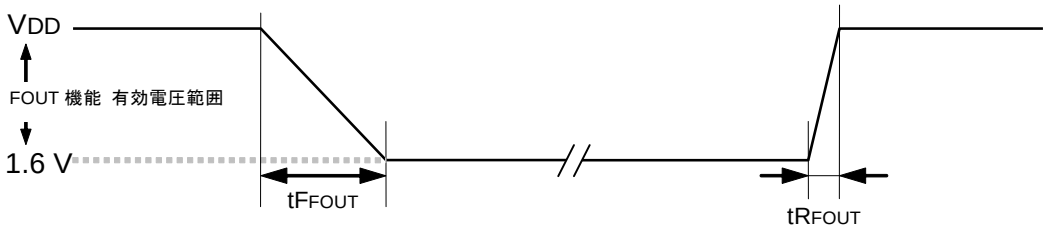
1) Power- on
2) Wait: 40ms.以上
3) ダミー読出し　　*1
4) VLF bit = “1”のチェック
5) 書込み 00h　Address:Reg-1Fh
6) 書込み 80h　Address:Reg-1Fh
7) 書込み D3h　Address:Reg-60h
8) 書込み 03h　Address:Reg-66h
9) 書込み 02h　Address:Reg-6Bh
10) 書込み 01h　Address:Reg-6Bh
11) Wait 2ms　以上　　*2
END

*1 ダミー読出し
アドレスは任意です。
RX8010 からの ACK/NACK は無視してください。

*2 Wait 2ms 以上
ソフトウェアコマンド送信後から VLF bit を”0”クリアするコマンドを送信するまでに必要な時間。

電源を急峻に変動させたときの FOUT 出力動作

FOUT 出力は、電源電圧が急峻に変動した直後（バックアップ移行直後・バックアップからの復帰直後、など）では、その影響により、数 ms の間、出力が停止することがありますのでご注意ください。



FOUT 機能を使用する場合は、
4 ms / V 以上の緩やかな電源降下に
なるようにご配慮ください。

FOUT 機能を使用する場合は、
4 ms / V 以上の緩やかな電源上昇に
なるようにご配慮ください。

9.2. 電源初期投入時 および バックアップ復帰時における アクセス動作の制限

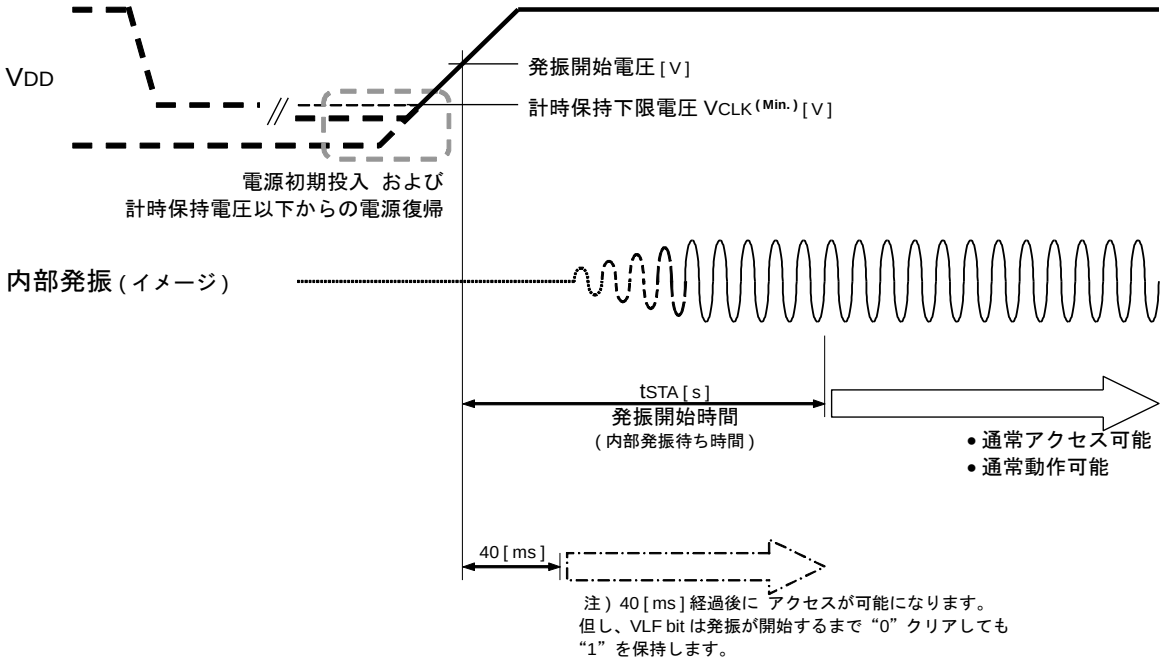
- RTC レジスタ の動作の多くは内蔵水晶振動子の発振クロックに連動していますので、
  [内部発振が無い状態 = 発振停止状態] では、正しい動作ができません。
  そのため、電源初期投入時 および バックアップ復帰異常時 (電圧低下などが原因で、発振が停止していた状態からの電源電圧復帰時) の初期設定は、[内部発振が開始してから → 発振開始時間 (tSTA 規定参照) 経過以降] に行うことを推奨しています。

- 電源初期投入時 および バックアップ状態からの電源電圧復帰時 (以降、[動作電圧移行時] とする) の アクセス動作は、次の点に注意してください。

  1) 動作電圧移行時は、最初に VLF-bit (レジスタの異常状態を示すビット) を読み出してください。
  2) VLF-bit の読み出し結果が VLF = " 1 (異常状態) " のときは、初期設定が必要です。
  VLF = " 1 " のときの初期設定は、内部発振が安定してから (= 発振開始時間 (tSTA 規定参照) 経過以降に) 行うことを推奨しています。VLF-bit は発振開始するまで“0”クリアしても“1”を保持します。

VLF-bit を " 1 " として読み出したときの状態は次のとおりで、いずれの場合も初期設定が必要です。 状態 1) 電源初期投入時 状態 2) バックアップ中の電圧低下等により、計時内容が有効ではないとき

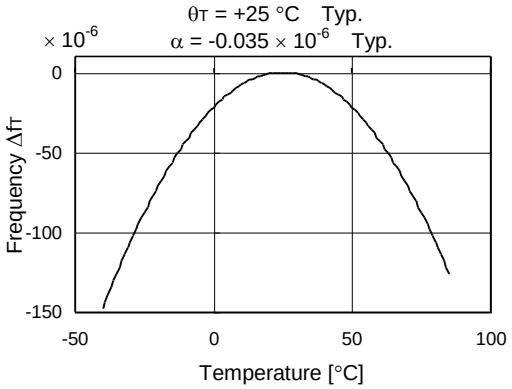
＊ 電源初期投入時 および 計時保持電圧以下から電源電圧復帰したときのアクセス可能タイミング



10. 参考資料

10.1. 参考データ

周波数温度特性例



[周波数安定度の求め方]

1. 周波数温度特性は、以下の式で近似できます。

   $\Delta f_T = \alpha (\theta_T - \theta_X)^2$

   - Δf_T : 任意の温度における周波数偏差
   - α [1 / °C^2] : 2 次温度係数 (-0.035 ± 0.005) $\times 10^{-6}$ / °C^2
   - θ_T [°C] : 頂点温度 ($+25 \pm 5$ °C)
   - θ_X [°C] : 任意の温度

2. 時計精度を求めるためには、
   更に周波数精度と電圧特性を加えます。

   $\Delta f/f = \Delta f/fo + \Delta f_T + \Delta f_V$

   - $\Delta f/f$: 任意の温度,電圧における時計精度 (周波数安定度)
   - $\Delta f/fo$: 周波数精度
   - Δf_T : 任意の温度における周波数偏差
   - Δf_V : 任意の電圧における周波数偏差

3. 日差の求め方

   日差 = $\Delta f/f \times 86400$[秒]

   * たとえば、$\Delta f/f = 11.574 \times 10^{-6}$ で
   約 1 秒/日 の誤差になります。

11. 取り扱い上の注意事項

1) 取り扱い上の注意事項

□ 本モジュールは 水晶振動子を内蔵していますので、過大な衝撃･振動を与えないようにしてください。
また、低消費電力実現のために CMOS IC を用いておりますので、以下に注意して 使用してください。

(1) 静電気

耐静電気破壊保護回路は内蔵しておりますが、過大な静電気が加わると IC が破壊されるおそれがありますので、梱包 および運搬容器には 導電性の物を使用してください。
はんだごてや測定回路などは 高電圧リークの無いものを使用し、また、実装時･作業時にも 静電気対策をお願いいたします。

(2) ノイズ

電源 および 入出力端子に過大な外来ノイズが印加されますと、誤動作やラッチアップ現象等による 破壊の原因となることがあります。
安定動作のため、本モジュールの電源端子 の 極力近い場所に、0.1 μF 以上のパスコン(セラミックを推奨)を使用してください。
また、本モジュールの近くには、 高ノイズを発生するデバイスを 配置しないようにしてください。

(3) 入力端子の電位

入力端子が中間レベルや Hi-Z にされますと消費電力の増加, ノイズマージンの減少, 素子の破壊等の原因になりますので VIL/VIH 仕様の電圧範囲でご使用ください。

(4) 保管条件

本製品は JEDEC J-STD-020D.1 Moisture Sensitivity Level 1 相当品です。 梱包開封後は 温度+30 °C 以下, 湿度 85 % 以下の環境にて保管し、また 6 ヶ月以内に実装してください。

2) 実装上の注意事項

(1) はんだ付け温度

パッケージ内部が +260 °C を越えますと、水晶振動子の特性劣化 および 破壊を招く場合がありますので、弊社はんだ耐熱性評価プロファイルを越えない領域でのご使用を推奨します。 ご実装前に 必ず実装条件 (温度・時間) を ご確認ください。 また、条件変更時も同様の確認をしていただいた後に ご使用ください。
※ 図 1 に、弊社 はんだ耐熱性評価プロファイルを 参考掲載します。

(2) 実装機

汎用実装機の使用が可能ですが、使用機器, 条件等によっては 実装時の衝撃力により内蔵の水晶振動子の破壊を招く場合がありますので、ご使用の前には 必ず貴社にてご確認ください。 条件変更時も同様の確認をしていただいた後に ご使用ください。
実装時･作業時には、静電気対策をお願いいたします。

(3) 超音波洗浄

超音波洗浄は、使用条件によっては 内蔵の水晶振動子が共振破壊される場合があります。 貴社での使用条件 (洗浄機の種類, パワー, 時間, 槽内の状態等) を弊社にて特定できませんので、超音波洗浄の保証は いたしかねます。

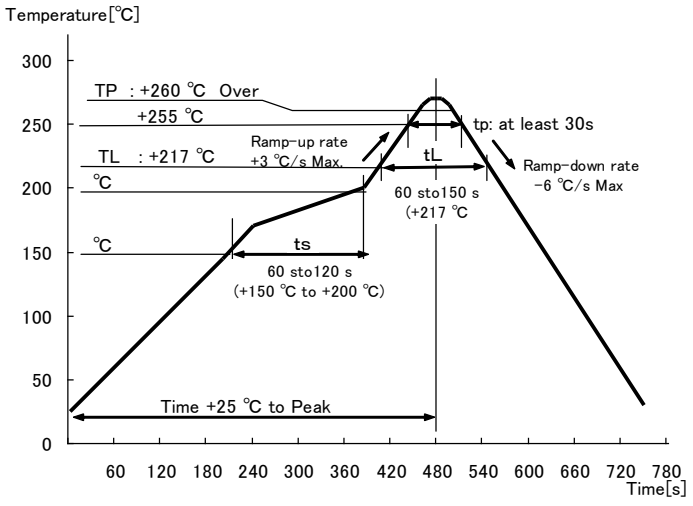
(4) 実装方向

逆向きに実装しますと破壊の原因となります。 方向を確認した上で実装を行なってください。

(5) 端子間リーク

製品が汚れていたり結露している状態などで電源投入しますと 端子間リークを招く場合がありますので、洗浄し さらに 乾燥させた後に電源投入を行なってください。

図 1：弊社 はんだ耐熱性評価プロファイル (参考)



12. 機能概要 および レジスタテーブル

注意事項

使用しない機能や Reserved ビットにおいても、必ず初期化を行ってください。

12.1. 機能概要

1) 時計機能
西暦の下二桁の年･月･日，曜，時･分･秒までのデータの設定 / 計時 / 読み出しが可能です。
西暦の下二桁が 4 の倍数のときは自動的にうるう年と認識し、2099 年までを自動判別します。
通信開始時に、時刻データは固定され(桁上げホールド)、通信終了時に自動で時刻補正されます。

2) ウェイクアップタイマー割り込み機能
244.14 μs ~ 65535 h までの任意の周期にて定期的な割り込みイベントを発生させる機能です。
割り込みイベント発生時には TF ビット = " 1 " かつ /IRQ1 または/IRQ2 端子 = " L " によって
タイマーイベントの発生を知ることができます。

3) 長時間タイマ機能
ウェイクアップタイマー割り込み機能を、積算タイマとしても利用することができます。

4) アラーム割り込み機能
[日], [曜], [時], [分]などに対する割り込みイベントを発生させる機能です。
割り込みイベント発生時には AF ビット = " 1 " かつ /IRQ1 端子 = " L " によって アラームイベントの発生を知ることができます。

5) 時刻更新割り込み機能
1 秒毎または 1 分毎に内部計時に連動したタイミングで割り込みイベントを発生させる機能です。
割り込みイベント発生時には UF ビット = " 1 " かつ /IRQ1 端子 = " L " によって
時刻が更新されたことを知ることができます。

6) 発振停止検出機能
電源電圧の低下を検出する機能です。
初期電源投入時、電源電圧の低下などによって計時内容が有効かを判定することができます。

7) FOUT 機能 (クロック出力機能)
/IRQ1 または/IRQ2 端子から、32.768 kHz などのクロック出力を得ることができます。

8) ユーザ RAM
任意データの Read/Writ が可能な RAM レジスタを内蔵しております。

9) デジタル歩度調整機能
時計精度の進み・遅れを調整することができます。

12.2. レジスタテーブル

Address h	Function	bit 7	bit 6	bit 5	bit 4	bit 3	bit 2	bit 1	bit 0
10	SEC	○	40	20	10	8	4	2	1
11	MIN	○	40	20	10	8	4	2	1
12	HOUR	○	○	20	10	8	4	2	1
13	WEEK	○	6	5	4	3	2	1	0
14	DAY	○	○	20	10	8	4	2	1
15	MONTH	○	○	○	10	8	4	2	1
16	YEAR	80	40	20	10	8	4	2	1
17	Reserved	-	-	-	-	-	-	-	-
	設定値	**1**	**1**	**0**	**1**	**1**	**0**	**0**	**0**
18	MIN Alarm	AE	40	20	10	8	4	2	1
19	HOUR Alarm	AE	•	20	10	8	4	2	1
1A	WEEK Alarm	AE	6	5	4	3	2	1	0
	DAY Alarm		•	20	10	8	4	2	1
1B	Timer Counter 0	128	64	32	16	8	4	2	1
1C	Timer Counter 1	32768	16384	8192	4096	2048	1024	512	256
1D	Extension Register	FSEL1	FSEL0	USEL	TE	WADA	TSEL2	TSEL1	TSEL0
1E	Flag Register	○	○	UF	TF	AF	○	VLF	○
1F	Control Register	***TEST***	STOP	UIE	TIE	AIE	TSTP	-	-

Address h	Function	bit 7	bit 6	bit 5	bit 4	bit 3	bit 2	bit 1	bit 0
20 | 2F	RAM	User Register 128 bit (16 word x 8 bit)							

Address h	Function	bit 7	bit 6	bit 5	bit 4	bit 3	bit 2	bit 1	bit 0
30	デジタル歩度調整機能	DTE	L7	L6	L5	L4	L3	L2	L1
31	Reserved	○	○	○	-	-	-	-	-
	設定値	**0**	**0**	**0**	**0**	**1**	**0**	**0**	**0**
32	IRQ Control	○	-	-	-	○	TMPIN	FOPIN1	FOPIN0
	設定値	**0**	**0**	**0**	**0**	**0**	TMPIN	FOPIN1	FOPIN0

注) 0V からの初期電源投入時、および VLF ビット読み出し時の結果が VLF="1"のときは、必ずレジスタの初期化を行ってから使用してください。
その際、日付･時間として正しくないデータの設定はしないでください。 その場合の計時動作は保証できません。

∗1. TEST ビットは弊社テスト用ビットです。初期化の際に必ず" 0 "に設定し、以降、必ず " 0 " にて使用してください。

∗2. '○' マークは、" 1 "を書き込むことはできません。 読み出し時は常時 " 0 " が 読み出せます。

∗3. '●' マークは、任意データを Write / Read することができる RAM bit です。

∗4. '-' マークは、Reserved ビットです。初期化の際に必ず弊社指定の***設定値***を書き込んでください。

∗5. User Register は 0V からの初期電源投入時 V_{DD} 電圧が動作電圧範囲に到達後 40ms 以降 Read / Write が可能になります。

∗6. User Register は、任意データを Write / Read することができます。

12.3. レジスタ概要

12.3.1. 計時･カレンダレジスタ Reg-10h-16h

秒~ 年までを計時するカウンタレジスタです。

＊ 詳細は [項 13.1. 時計カレンダ説明] を参照してください。

12.3.2. RAM レジスタ Reg 20h-2Fh

00 h ~ FF h までの任意データを Write / Read することができる RAM レジスタです。

0 V からの初期電源投入時 V_{DD} 電圧が動作電圧範囲に到達後 40ms 以降 R/W が可能です。

12.3.3. アラームレジスタ Reg18h-1Ah

アラーム割り込み機能を使用して [日], [曜], [時], [分] などに対する割り込みイベントを得たいときに、
AIE, AF ビット および WADA ビットと共に設定し使用します。
当機能を使用しない場合は、AIE = ”0”とすることでデータの内容は任意です。

＊ 詳細は [項13.3. アラーム割り込み機能] を参照してください。

12.3.4. ウェイクアップタイマー用ダウンカウンタ Reg 1Bh-1Ch

ウェイクアップタイマー割り込み機能の、カウントダウン初期値 (プリセット値) を設定するレジスタです。
当機能を使用するには、TE, TF, TIE, TSEL2,TSEL1, TSEL0,TMPIN ビットと共に使用します。
当機能を使用しない場合は、TIE = TE= ”0”とすることでデータの内容は任意です。

＊ 詳細は 項13.2. ウェイクアップタイマー割り込み機能 を参照してください。

12.3.5. 機能レジスタ 1 Reg 1Dh-1Fh

1) FSEL1, FSEL0 ビット

FOUT 機能を使用するときに、FOUT 出力端子の出力周波数、ON/OFF を設定するビットです。

＊ 詳細は [項13.7. FOUT機能 クロック出力機能 を参照してください。

2) USEL , UF, UIE ビット

時刻更新割り込み機能の動作を制御するビットです。
当機能を使用しない場合の設定例 (USEL , UIE は “0”, UF は不問)

＊ 詳細は [項13.4. 時刻更新割り込み機能] を参照してください。

3) TE, TF, TIE, TSEL2, TSEL1, TSEL0, TSTP ビット

ウェイクアップタイマー割り込み機能の動作を制御するビットです。
当機能を使用しない場合の設定例 (TE,TIE,TSTP, TSEL1,TSEL0 は=“0”, TSEL2 は”1”, TF は不問)

4) WADA, AF, AIE ビット

アラーム割り込み機能の動作を制御するビットです。
当機能を使用しない場合の設定例 (WADA,AIE は=“0”, AF は不問)

5) ***TEST*** ビット

弊社テスト用のビットです。初期化の際に必ず” 0 ”に設定し、以降、 " 0 " にて使用してください。

6) VLF ビット

本製品の状態を検出して、結果を保持するフラグビットです。
初期電源投入時、電源電圧の低下などによって計時内容が有効でないとき、" 0 " → " 1 " に変化します。

＊ 詳細は [項13.6. 発振停止検出機能] を参照してください。

7) STOP ビット

計時動作を停止させるためのビットです。STOP ビットが " 1 " の場合は機能動作が以下のようになります。

＊ 停止 1) 年,月,日,曜,時,分,秒 の更新が停止

- 計時,カレンダ動作の更新が全て停止します。
  それに伴い、アラーム割り込み, 時刻更新割り込みイベントが発生しなくなります。

＊ 停止 2) ウェイクアップタイマー割り込み機能の一部が停止

- ウェイクアップタイマーのソースクロック設定が 64 Hz, 1 Hz, 1min, 1h のときは、
  カウントが停止します。(ソースクロック設定が 4096 Hz 時のみ、動作可能)

＊ 停止 3) FOUT は、選択周波数によっては 出力が停止します。

- 32.768kHz、1024Hz を選択出力しているときは、継続出力します。
- 1Hz を選択出力しているときは、FOUT 出力が停止します。

12.3.6. 機能レジスタ 2　Reg 30h-32h

2)FOPIN1,FOPIN0 ビット

FOUT を/IRQ1,2 のいずれから出力するか、選択します。

3)TMPIN ビット

ウェイクアップタイマーの割り込み出力を/IRQ1,2 のいずれから出力するか、選択します。

12.3.7. Reserved ビット

'-' マークは、初期化の際に必ず弊社指定の固定値を書き込む必要があります。
書き込み内容は下記の通りです。

Address h	Function	bit 7	bit 6	bit 5	bit 4	bit 3	bit 2	bit 1	bit 0
17	Reserved	-	-	-	-	-	-	-	-
	Setting data	**1**	**1**	**0**	**1**	**1**	**0**	**0**	**0**
1F	Control Register	***TEST***	STOP	**UIE**	TIE	AIE	TSTP	-	-
	Setting data	**0**	STOP	**UIE**	TIE	AIE	TSTP	**0**	**0**

Address h	Function	bit 7	bit 6	bit 5	bit 4	bit 3	bit 2	bit 1	bit 0
31	Reserved	○	○	○	-	-	-	-	-
	Setting data	**0**	**0**	**0**	**0**	**1**	**0**	**0**	**0**
32	IRQ Control	○	-	-	-	○	TMPIN	FOPIN1	FOPIN0
	Setting data	**0**	**0**	**0**	**0**	**0**	TMPIN	FOPIN1	FOPIN0

'○' マークは、”1”を書き込むことはできません。 読み出し時は常時 "0" が 読み出せます。

13. 使用方法

13.1. 時計カレンダ説明

通信開始時に、時刻データは固定され(桁上げホールド)、通信終了時に自動で時刻補正されますので
時計カレンダにアクセスする場合は、オートインクリメント機能を利用した連続アクセスを行うことを
推奨します。現在時刻を読み出す時は、STOP ビットは使用しない(STOP="0")でください。

設定／表示例：88 年 2 月 29 日(日曜日)17 時 39 分 45 秒(うるう年)

Address h	Function	bit 7	bit 6	bit 5	bit 4	bit 3	bit 2	bit 1	bit 0
10	SEC	0	1	0	0	0	1	0	1
11	MIN	0	0	1	1	1	0	0	1
12	HOUR	0	0	0	1	0	1	1	1
13	WEEK	0	0	0	0	0	0	0	1
14	DAY	0	0	1	0	1	0	0	1
15	MONTH	0	0	0	0	0	0	1	0
16	YEAR	1	0	0	0	1	0	0	0

＊存在しない時刻データが書き込まれた場合は 正常な動作ができない原因になります。
＊時刻設定時に STOP ビットを併用すると任意のタイミングで計時スタートできます。

13.1.1. 時計カウンタ

1) [SEC] [MIN] レジスタ
00~59 までの 60 進 BCD カウンタです。下位レジスタからの桁上げタイミングでインクリメントされ、
59→00 のタイミングで上位レジスタに桁上げが発生します。
＊[SEC]レジスタに書き込みを行うと、1 秒未満の内部カウンタ (512Hz ~ 1 Hz) が 0 リセットされます。

2) [HOUR] レジスタ
24 進 BCD カウンタ(24 時間制)です。下位レジスタからの桁上げでインクリメントされます。

13.1.2. 曜日カウンタ

• [曜 (曜日)] を bit 0 ~ bit 6 までの 7 ビットにて示します。
01h 曜 → 02h 曜 → 04h 曜 → 08h 曜 → 10h 曜 → 20h 曜 → 40h 曜 (→ 01h 曜 → 02h 曜 ~) の順に更新します。
このレジスタは上位のレジスタへ桁上げ動作はしません。 また、年･月･日と連動していませんので、
これらのレジスタを変更した場合は、対応した曜データをセットする必要があります。
曜日カウンタを使用しない場合は、初期化時に 01h~ 40h までの任意のデータを書き込んで、
以降は無視してください。

• 曜日の値の設定例

曜日	bit 7	bit 6	bit 5	bit 4	bit 3	bit 2	bit 1	bit 0	Data h
日	0	0	0	0	0	0	0	**1**	01 h
月	0	0	0	0	0	0	**1**	0	02 h
火	0	0	0	0	0	**1**	0	0	04 h
水	0	0	0	0	**1**	0	0	0	08 h
木	0	0	0	**1**	0	0	0	0	10 h
金	0	0	**1**	0	0	0	0	0	20 h
土	0	**1**	0	0	0	0	0	0	40 h

＊ 複数の曜日を " 1 " に設定するなど上記以外の設定はしないでください。

13.1.3. カレンダカウンタ

1) [DAY], [MONTH] レジスタ
[DAY] レジスタは、月･うるう年に連動した可変型の[日]を表す 28 ~ 31 進 BCD カウンタで、[MONTH]レジスタは、
12 進の[月]を表す BCD カウンタです。下位レジスタからの桁上げでインクリメントされます。

		1 月	2 月	3 月	4 月	5 月	6 月	7 月	8 月	9 月	10 月	11 月	12 月
日	通常年	31	28	31	30	31	30	31	31	30	31	30	31
	うるう年		29										

2) [YEAR] レジスタ
• 00~99 年までの BCD カウンタです。下位レジスタからの桁上げでインクリメントされます。

• 2001 年 ~ 2099 年までを自動でうるう年判定し[DAY[レジスタに反映させます。

13.2. ウェイクアップタイマー割り込み機能

244.14 μs ~ 65535 h までの任意の周期で定期的な割り込みイベントを発生させる機能です。
一時停止することが可能で積算タイマとしても利用できます。
＊ 割り込みイベント発生時の /IRQ2 または/IRQ1 からの" L " 出力は、7.813 ms で自動解除 されます。

13.2.1. ウェイクアップタイマー割り込み機能 関連レジスタ

Address h	Function	bit 7	bit 6	bit 5	bit 4	bit 3	bit 2	bit 1	bit 0
1B	Timer Counter 0	**128**	**64**	**32**	**16**	**8**	**4**	**2**	**1**
1C	Timer Counter 1	**32768**	**16384**	**8192**	**4096**	**2048**	**1024**	**512**	**256**
1D	Extension Register	FSEL1	FSEL0	USEL	**TE**	WADA	**TSEL2**	**TSEL1**	**TSEL0**
1E	Flag Register	○	○	UF	**TF**	AF	○	VLF	○
1F	Control Register	***TEST***	STOP	UIE	**TIE**	AIE	**TSTP**	**-**	**-**

Address h	Function	bit 7	bit 6	bit 5	bit 4	bit 3	bit 2	bit 1	bit 0
32	IRQ Control	○	**-**	**-**	-	○	**TMPIN**	FOPIN1	FOPIN0

＊ 動作設定は、TE ビットを " 0 " クリアしてから始めてください。
＊ 機能を使用しないときは、Reg - 1B, 1C [h] を RAM レジスタとして使用できます。 その場合は TE, TIE = " 0 " に設定して機能を停止させてください。

1) ウェイクアップタイマー用ダウンカウンタ
・プリセッタブル･ダウンカウンタの初期値 (プリセット値) を設定するレジスタで、カウント値は 1 ~ 65535 までの任意の値を設定できます。
＊ プリセット値の書き込みは、必ず TE ビットが " 0 " の状態で行ってください。

・本レジスタを読み出すとき、TE ビットが " 0 " のときは カウントダウン初期値(プリセット値)が読み出せます。
TE ビットが " 1 " のときは カウントダウン中のカウント値が読み出せます。
但し、読み出されるデータはホールドされていないため データ変化中の不定値が読み出される場合がありますので、正しいデータを得るためには 2 度読みして一致したデータを採用するなどを行ってください。

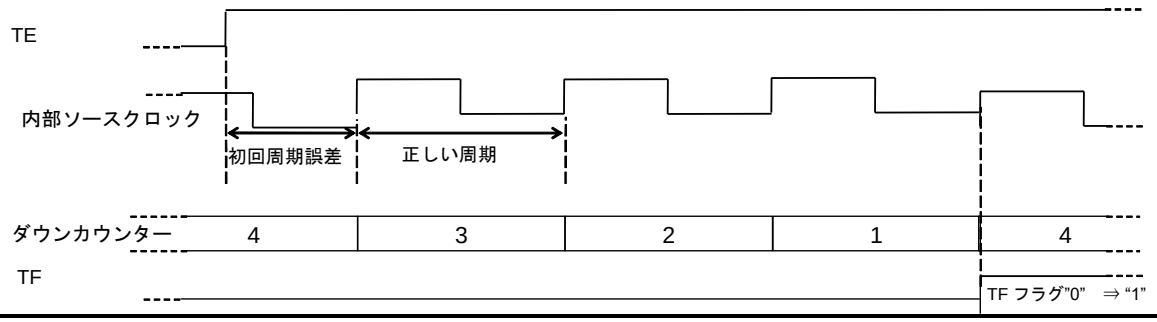
2) TSEL2, TSEL1, TESL0 ビット
カウントダウン周期 (ソースクロック) を選択するビットです。
＊ ソースクロックの設定は、必ず TE ビットを一旦 " 0 " にしてから行ってください。

TSEL2 (bit 2)	TSEL1 (bit 1)	TSEL0 (bit 0)	ソース クロック	自動復帰時間 (tRTN)
0	0	0	4096 Hz ／ 244.14 μs 周期	122 μs
0	0	1	64 Hz ／ 15.625 ms 周期	7.813 ms
0	1	0	1 Hz ／ 1 秒周期	7.813 ms
0	1	1	1/60 Hz ／ 1 分周期	7.813 ms
1	0	0	1/3600 Hz ／ 1 時間周期	7.813 ms

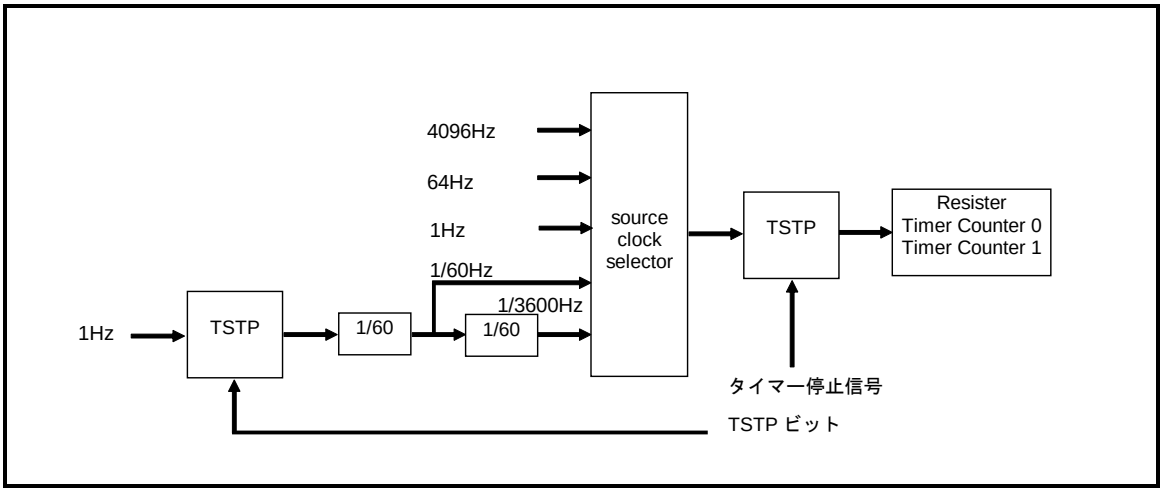
＊1) /IRQ 端子の自動復帰時間 tRTN は、ソースクロックによって上記の様に異なります。

＊2) 初回のカウントダウンまたは、カウント再開した初回は、選択したソースクロックより短い時間になります。
ソースクロックを 4096Hz, 64Hz, 1Hz を選択したときは、1 周期分の誤差が発生します。

ソースクロックを 1/60Hz, 1/360064Hz を選択したときは、1Hz の誤差が発生します。
初回カウントダウンの誤差：プリセット値を"0004h" に設定した場合のチャート



内部カウンタブロック図



*選択したソースクロックより下位のカウント値を読み出すことはできません。

3) TE ビット (Timer Enable)

ウェイクアップタイマー割り込み機能の動作を 開始させるためのビットです。

TE	データ	内 容
Write	0	ウェイクアップタイマー割り込み機能を停止 * /IRQ 出力は、直ちに解除されます(Hi-z になります)。
	1	ウェイクアップタイマー割り込み機能が動作を開始 * カウントダウンのスタート値は、常にプリセット値より開始します。

4) TF ビット (Timer Flag)

ウェイクアップタイマー割り込みイベントを検出して、結果を保持するフラグビットです。

TF	データ	内 容
Write	0	/IRQ が"L"出力中の場合は解除されます。(Hi-z になります)
	1	" 1 " は 書き込めません。
Read	0	–
	1	ウェイクアップタイマー割り込みイベント発生の検出あり * 結果は、0 クリアするまで保持されます。

5) TIE ビット (Timer Interrupt Enable)

ウェイクアップタイマー割り込みイベント発生時 (TF, " 0 " → " 1 ") の、/IRQ 割り込み信号の動作を設定します。

TIE	データ	内 容
Write	0	1) 割り込み信号は出力しない (/IRQ = Hi-z 継続) 2) 割り込み信号を解除 (/IRQ、" L " → Hi-z) する。
	1	割り込み信号を出力する。 (/IRQ = Hi-z → " L ")

6) TSTP ビット (Timer Stop)

ダウンカウンタを一時停止させるためのビットです。

動作	STOP	TSTP	内 容
Write	0	0	カウントを開始 (停止を解除) します。 ＊ カウントダウンの再開値は、停止値から開始します。
		1	カウントを停止します。
	1	X	64Hz, 1Hz,1/60Hz,1/3600Hz 設定時は停止します。

7) TMPIN ビット

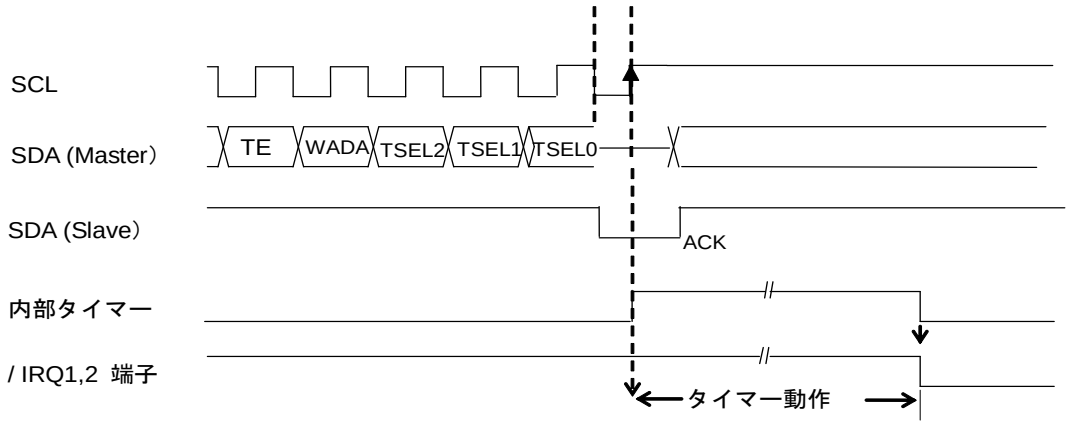
タイマ割り込み出力信号を「/IRQ1 端子」と「/IRQ2 端子」のどちらから出力するか選択します。

TMPIN	データ	内 容
Write	0	/IRQ2 端子
	1	/IRQ1 端子

13.2.2. タイマ スタートタイミング

ウェイクアップタイマー割り込み機能のタイマカウントダウンは、TE = "0" → "1" への書き込み終了時の ACK 送信時の立ち上がりエッジ（ACK 送信終了時）から開始します。

*タイマソースクロック選択ビット（TSEL2、TSEL1、TSEL0）も CLK の立ち上がりエッジで取り込みます。

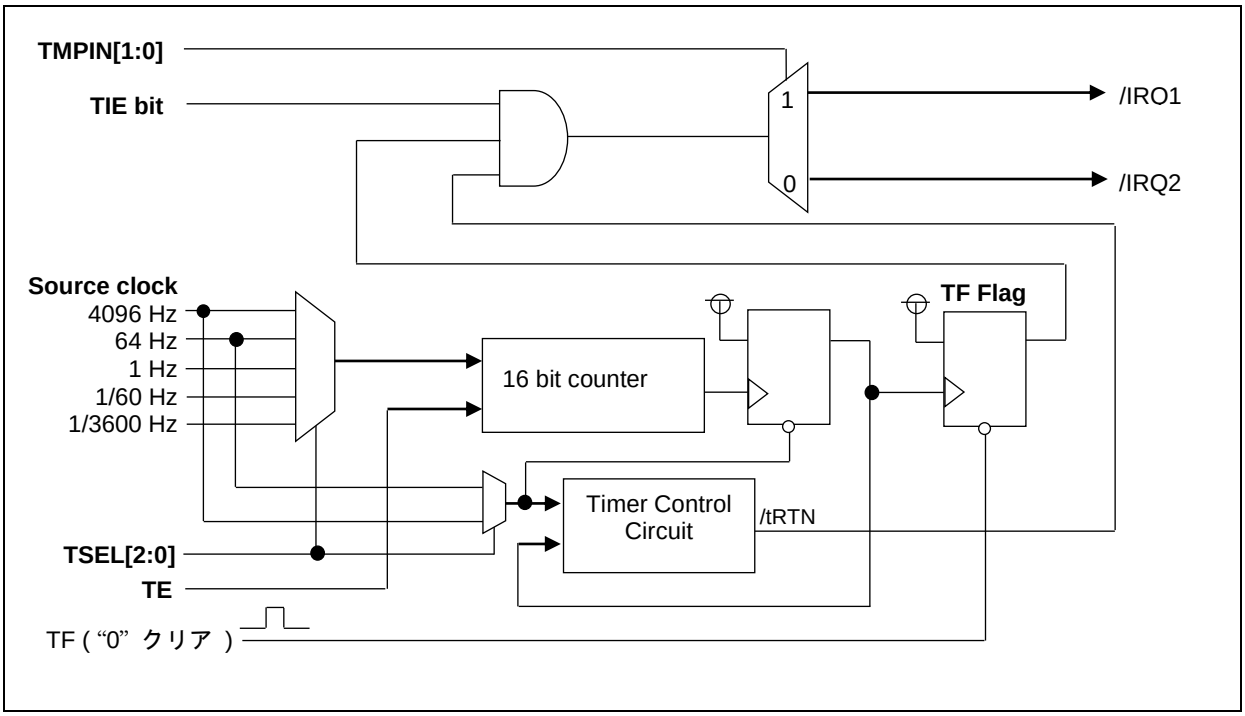


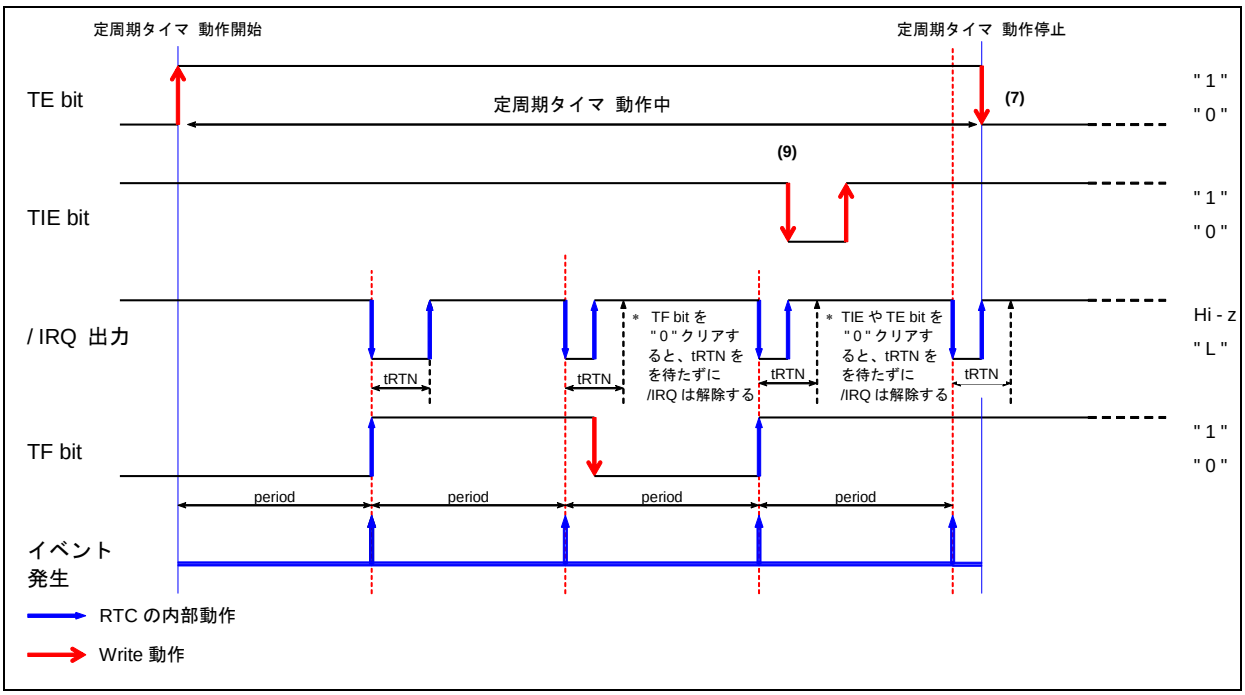
13.2.3. ウェイクアップタイマー割り込み周期

ソースクロック設定 と ダウンカウンタ設定 の組み合わせによる割り込み周期の例を示します。

Timer Counter 設定値 1 ~ 65535	ソースクロック				
	4096 Hz TSEL2 = 0 TSEL1, 0 = 0, 0	64 Hz TSEL2 = 0 TSEL1, 0 = 0, 1	1 Hz (1 秒桁 更新時) TSEL2 = 0 TSEL1, 0 = 1, 0	1 / 60 Hz (1 分桁 更新時) TSEL2 = 0 TSEL1, 0 = 1, 1	1 / 3600 Hz (1 時間桁 更新時) TSEL2 = 1 TSEL1, 0 = 0, 0
0	–	–	–	–	–
1	244.14 μs	15.625 ms	1 s	1 min	1 h
:	:	:	:	:	:
410	100.10 ms	6.406 s	410 s	410 min	410 h
:	:	:	:	:	:
3840	0.9375 s	60.000 s	3840 s	3840 min	3840 h
:	:	:	:	:	:
4096	1.0000 s	64.000 s	4096 s	4096 min	4096 h
:	:	:	:	:	:
65535	15.9998 s	1023.984 s	65535 s	65535 min	65535 h

13.2.4. ウェイクアップタイマー割り込み機能図





＊ ダウンカウンタが 0001h → 0000h になり、割り込みイベントが発生した後は、プリセット値を自動的に再ロードし、再びプリセット値よりカウントダウンを開始します。(繰り返し動作)

＊ TE, " 0 " → " 1 " により、ウェイクアップタイマー割り込み機能が動作を開始します。
カウントダウンは、TE, " 0 " → " 1 " に限り必ずカウンタプリセット値から開始します。

13.3. アラーム割り込み機能

[日], [曜], [時], [分]などに対する割り込みイベントを発生させる機能です。

割り込みイベント発生時には AF ビット = " 1 " かつ /IRQ 端子 = " L " になるなど、イベントの発生を知ることができます。

＊ 割り込みイベント発生時の /IRQ1 " L " 出力は、意図的な解除を行わない限り自動解除されず、 /IRQ1 " L " が保持されます。

13.3.1. アラーム割り込み機能 関連レジスタ

Address h	Function	bit 7	bit 6	bit 5	bit 4	bit 3	bit 2	bit 1	bit 0
18	MIN Alarm	**AE**	40	20	10	8	4	2	1
19	HOUR Alarm	**AE**	•	20	10	8	4	2	1
1A	WEEK Alarm	**AE**	6	5	4	3	2	1	0
	DAY Alarm		•	20	10	8	4	2	1
1D	Extension Register	FSEL1	FSEL0	USEL	TE	**WADA**	TSEL2	TSEL1	TSEL0
1E	Flag Register	○	○	UF	TF	**AF**	○	VLF	○
1F	Control Register	***TEST***	STOP	UIE	TIE	**AIE**	TSTP	-	-

動作設定は、設定時の不用意なハードウェア割り込みを避けるために、最初に AIE ビットを " 0 " にすることを推奨します。

STOP ビットが " 1 " のときは、アラーム割り込みイベントは発生しません。

アラーム割り込み機能を使用しないときは、アラームレジスタ を RAM レジスタとして使用できます。その場合は、AIE ビットを必ず " 0 " にして不用意な割り込み出力を防止してください。

1) アラームレジスタ

WEEK/DAY は、WADA ビットの設定に状況に応じて [週]データ もしくは [日]データを設定できます。
[週]を選択したときは、曜日設定を(例えば)月･水･金･土のような複数曜日の同時設定が可能です。

1) アラーム発生の対象としたくない項目については、対象としたくない項目のレジスタの AE ビットを " 1 " にしてください。 AE = " 1 " のとき、その項目については データ不問でアラーム一致とされます。
例) WEEK Alarm / DAY Alarm レジスタに 80h (AE = " 1 ") を書き込む
→ [時],[分]のみがアラーム比較対象となる。 [週/日]は常にアラーム一致となります。

2) 3 つの AE ビットの全てを " 1 " にしたときは､毎分更新時にアラーム一致となります。

3) 現在時刻と同じアラーム時刻を設定しても直ちにアラームは発生しません。 次回の分析更新時にアラーム一致していればアラーム発生します。

2) WADA ビット (Week Alarm / Day Alarm Select)

アラーム割り込み機能の対象を選択指定するビットです。

WADA	データ	内 容
Write	0	WEEK Alarm(週)で動作します。
	1	DAY Alarm(日)で動作します。

3) AF ビット (Alarm Flag)

アラーム割り込みイベントを検出して、結果を保持するフラグビットです。

AF	データ	内 容
Write	0	/IRQ が"L"出力中の場合は解除されます。(Hi-z になります)
	1	" 1 " の書き込みは無効です。
Read	0	-
	1	アラーム割り込みイベント発生有り ＊ 結果は、0 クリアするまで保持されます。

4) AIE ビット (Alarm Interrupt Enable)

アラーム割り込みイベント発生時の、/IRQ 割り込み信号の動作を設定します。

AIE	データ	内 容
Write	0	1) 割り込み信号は出力しない (/IRQ = Hi-z 継続) 2) 割り込み信号を解除 (/IRQ1 " L " → Hi-z) する。
	1	割り込み信号を出力する(/IRQ1 = Hi-z → " L ")

∗ AIE ビットは /IRQ 端子の出力制御のみです。アラームを解除するには AF フラグを”0”クリアする必要があります。

13.3.2. アラーム設定例

1) [曜] 指定時 の アラーム設定例 ／ WADA ビット = " 0 "

[曜] 指定時 WADA ビット" 0 "	bit 7 AE	bit 6 土	bit 5 金	bit 4 木	bit 3 水	bit 2 火	bit 1 月	bit 0 日	HOUR Alarm	MIN Alarm
毎週 月 ~ 金, 午前 7 時 ∗ [分]不問	0	0	1	1	1	1	1	0	07 h	AE bit " 1 "
毎週 日, 土, 毎時 30 分 ∗ [時]不問	0	1	0	0	0	0	0	1	AE bit " 1 "	30 h
毎日, 午後 6 時 59 分	0	1	1	1	1	1	1	1	18 h	59 h
	1	X	X	X	X	X	X	X		

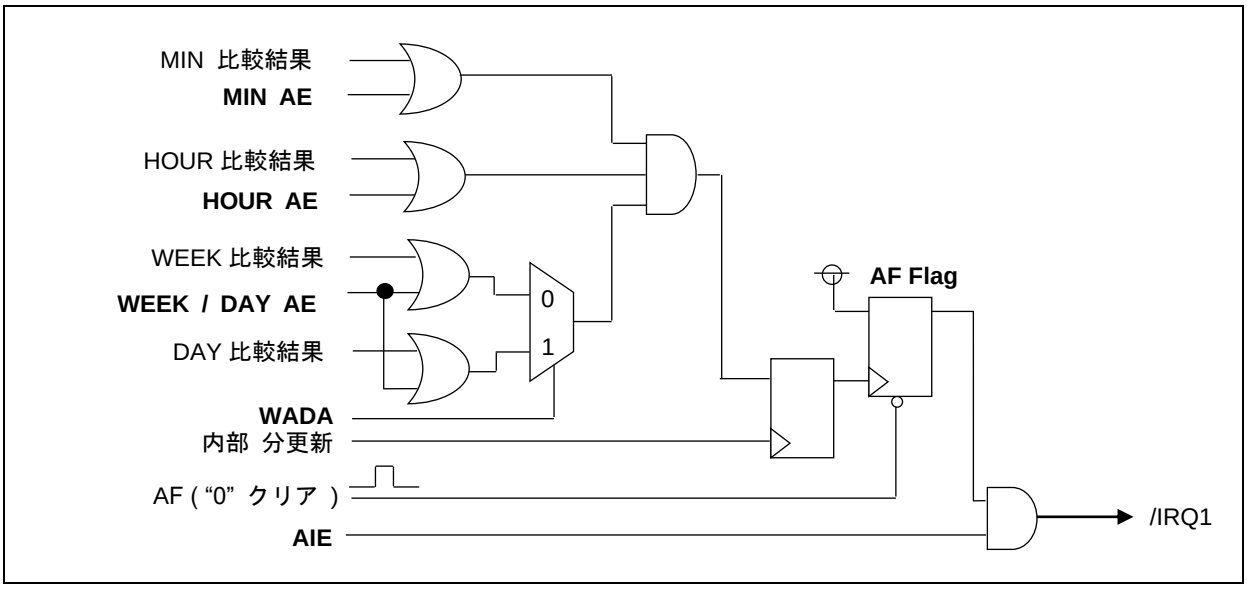
X : don't care

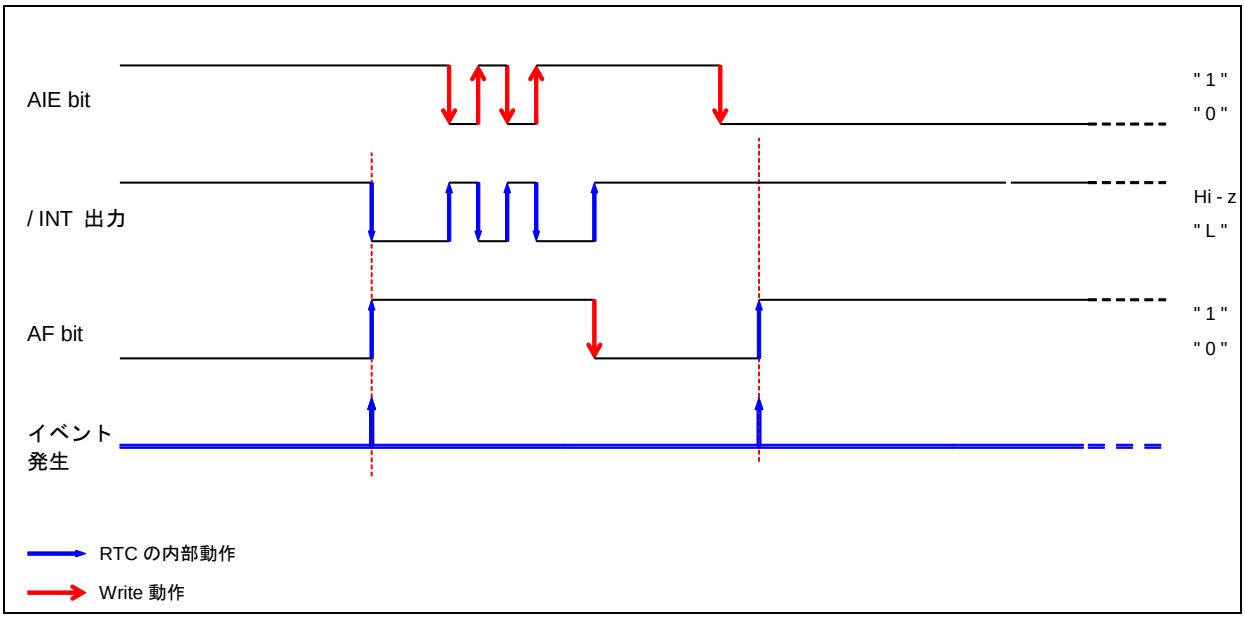
2) [日] 指定時 の アラーム設定例 ／ WADA ビット = " 1 "

[日] 指定時 WADA ビット" 1 "	bit 7 AE	bit 6 ●	bit 5 20	bit 4 10	bit 3 08	bit 2 04	bit 1 02	bit 0 01	HOUR Alarm	MIN Alarm
毎月 01 日, 午前 7 時 ∗ [分]不問	0	0	0	0	0	0	0	1	07 h	AE bit " 1 "
毎月 15 日, 毎時 30 分 ∗ [時]不問	0	0	0	1	0	1	0	1	AE bit " 1 "	30 h
毎日, 午後 6 時 59 分	1	X	X	X	X	X	X	X	18 h	59 h

X : don't care

13.3.3. アラーム割り込み機能図





13.4. 時刻更新割り込み機能

時刻更新割り込み機能は､1 秒更新または 1 分更新にて内部計時に連動したタイミングで割り込みイベントを発生させる機能です。割り込み発生後 7.568 ms ~ 15.625 ms で自動解除(/IRQ1 = " L " → Hi-z)します。

13.4.1. 時刻更新割り込み機能 関連レジスタ

Address h	Function	bit 7	bit 6	bit 5	bit 4	bit 3	bit 2	bit 1	bit 0
1D	Extension Register	FSEL1	FSEL0	**USEL**	TE	WADA	TSEL2	TSEL1	TSEL0
1E	Flag Register	○	○	**UF**	TF	AF	○	VLF	○
1F	Control Register	***TEST***	STOP	**UIE**	TIE	AIE	TSTP	-	-

＊ 動作設定を行うときは、設定中の不用意なハードウェア割り込みを避けるために、最初に UIE ビットを " 0 " にすることを推奨します。
＊ STOP ビットが " 1 " のときは、時刻更新割り込みは発生しません。
＊ 時刻更新割り込み機能は停止できません。時刻更新割り込み機能による/IRQ1 出力を禁止することは可能です。

1) USEL ビット (Update Interrupt Select)

時刻更新割り込みイベントの発生タイミングを[秒]更新か[分]更新に設定するビットです。

USEL	データ	内 容
Write / Read	0	[秒]更新時(1 秒毎に繰り返し) にする。
	1	[分]更新時(1 分毎に繰り返し) にする。

2) UF ビット (Update Flag)

時刻更新割り込みイベントを検出して、結果を保持するフラグビットです。

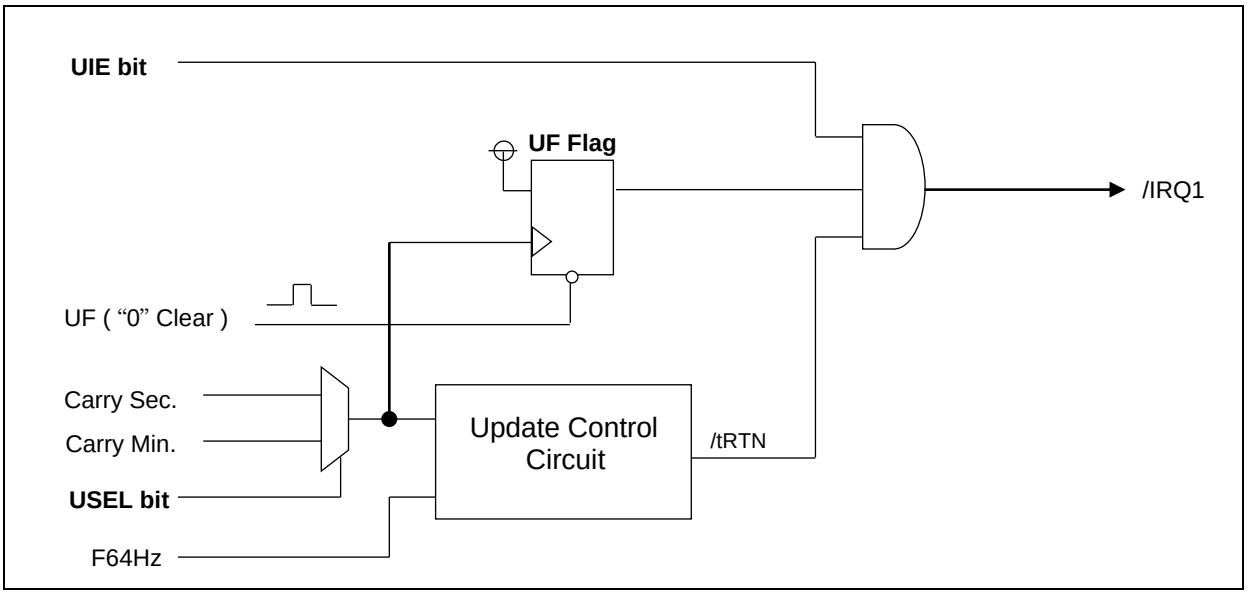
UF	データ	内 容
Write	0	1) 割り込み信号は出力しない 2) 割り込み信号を解除 (/IRQ1 " L " → Hi-z) する。
	1	" 1 " の書き込みは無効です。
Read	0	-
	1	時刻更新割り込みイベント発生有り (結果は、0 クリアするまでホールドします)

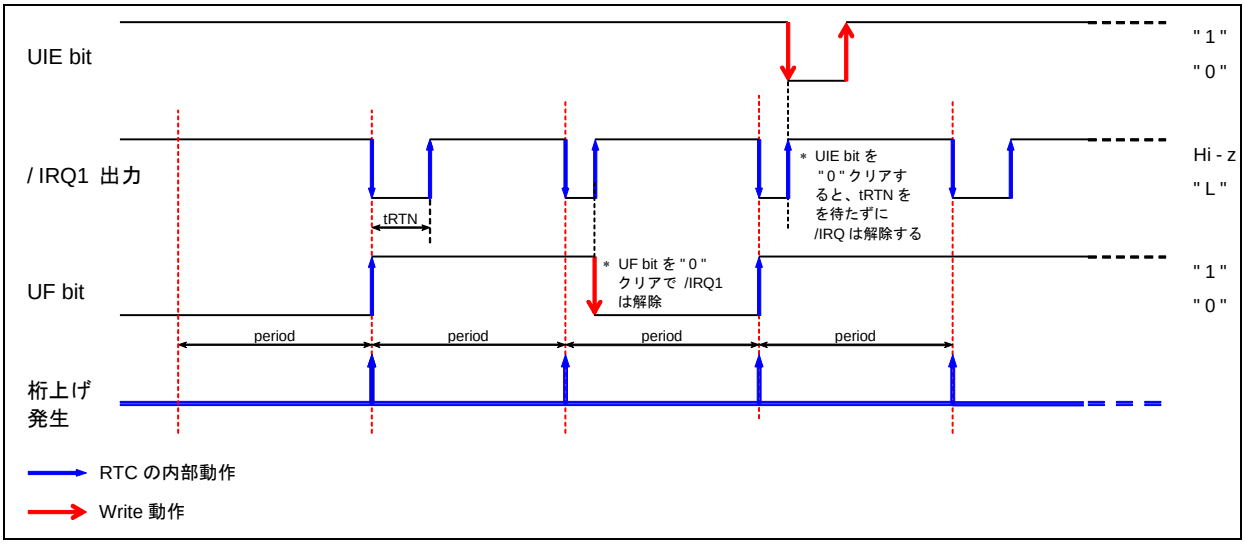
3) UIE ビット (Update Interrupt Enable)

時刻更新割り込みイベント発生時の、/IRQ1 端子への割り込み信号の動作を設定します。

UIE	データ	内 容
Write / Read	0	1) 割り込み信号をディセーブルにする。(/IRQ1 = Hi-z 継続) 2) 割り込み信号を解除する。(/IRQ1、" L " → Hi-z)する。
	1	割り込み信号をイネーブルにする。(/IRQ1 = Hi-z → " L ") ＊ 割り込み出力は 7.568 ms ~ 15.625 ms で自動解除(/IRQ1 = " L " → Hi-z)します。

13.4.2. 時刻更新割り込み機能図





13.5. 発振停止検出機能

本製品の状態を検出して、結果を保持するフラグビットです。
初期電源投入時、電源電圧の低下(VLOW)などによって計時内容が有効でないとき、"0"→"1"に変化します。
読み出し時"1"のときの本製品の内容は無効ですので、その場合は、必ず全てのレジスタを初期設定してから使用してください。本機能は瞬間的な電圧低下を検出することはできません。

＊ バックアップ状態からの復帰時などに読み出し、バックアップ動作中の異常の有無について確認することを推奨します。

VLF	データ	内 容
Write	0	VLF ビットを 0 クリアし、また、次回検出に備える。
	1	"1"の書き込みは無効です。
Read	0	動作異常の検出なし。
	1	動作異常の検出あり。 本製品の内容は無効。 ＊ 結果は、0 クリアするまで保持されます。

13.6. FOUT 機能　クロック出力機能

/IRQ1, /IRQ2 端子から、32.768 kHz などのクロック出力を得ることができます。
/IRQ2 端子出力を停止させたときは､端子は ハイインピーダンスになります。

13.6.1. FOUT 出力機能レジスタ

Address h	Function	bit 7	bit 6	bit 5	bit 4	bit 3	bit 2	bit 1	bit 0
1D	Extension Register	**FSEL1**	**FSEL0**	USEL	TE	WADA	TSEL2	TSEL1	TSEL0

Address h	Function	bit 7	bit 6	bit 5	bit 4	bit 3	bit 2	bit 1	bit 0
32	IRQ Control	○	**-**	**-**	**-**	○	TMPIN	**FOPIN1**	**FOPIN0**

• FSEL1 ビット, FSEL0 ビットの組み合わせにより、32.768 kHz, 1024 Hz, 1 Hz を選択出力する または 出力を停止させることができます。

13.6.2. FOUT 機能 機能動作表

1) FOUT 出力端子割付けおよび周波数の選択

FOPIN1	FOPIN0	出力端子	FSEL1	FSEL0	output
0	0	/IRQ2 (CMOS)	0	0	OFF
			0	1	1 Hz Output
			1	0	1024 Hz Output
			1	1	設定しないでください
0	1	/IRQ1 (Open-Drain)	0	0	OFF
			0	1	1 Hz Output
			1	0	1024 Hz Output
			1	1	32768 Hz Output32768 Hz Output

＊パワーオンリセットによって、FSEL1、FSEL0 共に "0" が設定されます。

注 3) STOP ビットが"1"のときの FOUT 出力動作

STOP"1"のときの FOUT は、選択周波数によっては 出力が停止します。
(1) 32.768kHz、1024Hz を選択出力させているときは、継続出力します。
(2) 1Hz では、FOUT 出力が停止します。

13.7.デジタル歩度調整機能

時刻の進み・遅れを高精度に調整することができ、最小分解能は 3.05×10^{-6} で-195.3×10^{-6} ~ $+192.3\times10^{-6}$ の範囲で補正が可能です。周波数精度または時計のズレ量から補正値を算出する際は、必ずレジスタの初期化を行った後の周波数精度または時計のズレ量を参照してください。

13.7.1.デジタル歩度調整機能 関連レジスタ

Address h	Function	bit 7	bit 6	bit 5	bit 4	bit 3	bit 2	bit 1	bit 0
30	Digital Tuning	DTE	L7	L6	L5	L4	L3	L2	L1

1) DTE ビット

デジタル歩度調整機能の ON/OFF を制御するビットです。

DTE="1"とするとデジタル歩度調整機能が有効になります。

歩度調整が有効になると、デジタル補正レジスタに設定した値により、10 秒に一回 1 秒の長さをデジタル的に補正します。

内蔵水晶振動子の発振周波数は変化しませんので、32.768kHz の周波数は変わりません。

デジタル歩度調整を無効にするときは DTE="0"とします。その時 L7~L1 の設定値は任意です。

2) L7 ~ L1 ビット

調整量を設定するビットです。

- L7~L1 ビットとデジタル補正値との関係

L7 ビット="0"でプラス補正､L7 ビット="1"でマイナス補正になります。

デジタル補正ビット							補正値
L7	L6	L5	L4	L3	L2	L1	(× 10^{-6})
0	1	1	1	1	1	1	+192.26
0	1	1	1	1	1	0	+189.21
			・ ・ ・				・ ・ ・
0	0	0	0	0	1	0	+6.10
0	0	0	0	0	0	1	+3.05
0	0	0	0	0	0	0	±0.00
1	1	1	1	1	1	1	−3.05
1	1	1	1	1	1	0	−6.10
			・ ・ ・				・ ・ ・
1	0	0	0	0	0	1	−192.26
1	0	0	0	0	0	0	−195.31

補正値は周波数で規定しています。

- 補正値の計算方法

1）補正値がプラスの時

L [7 ~ 1] =［補正値］/ 3.05 ･･･ ただし、小数点以下 四捨五入

計算例) 補正値が +192 × 10^{-6} 時

L[7 ~ 1] = 192.26 / 3.05 = 63 (10 進)

= 0111111(2 進)をセットします。

2）補正値がマイナスの時

L[7 ~ 1] = 128 -［補正値］/ 3.05 ･･･ ただし、小数点以下 四捨五入

計算例) 補正値が −158 × 10^{-6} 時

DT[6 ~ 0] = 128 - (158 / 3.05) = 76(10 進)

= 1001100(2 進)をセットします。

3）時計のズレ量から計算する時

30 日間で 30 秒を補正する場合
計算例)　30 秒 / 2592000 秒(30 日) = 11.57 × 10^{-6}
進ませたい場合
L[7 ~ 1] = 11.57 / 3.05 = 4 (10 進) ･･･ 小数点以下 四捨五入
= 0000100(2 進)をセットします。
遅らせたい場合
L[7 ~ 1] = 128 – (11.57 / 3.05) = 124 (10 進) ･･･ 小数点以下 四捨五入
= 1111100(2 進)をセットします。

13.7.2.デジタル歩度調整機能を使用した場合の他機能への影響について

この機能は内部の分周クロックを調整するため、ウェイクアップタイマー機能、FOUT 機能に影響します。

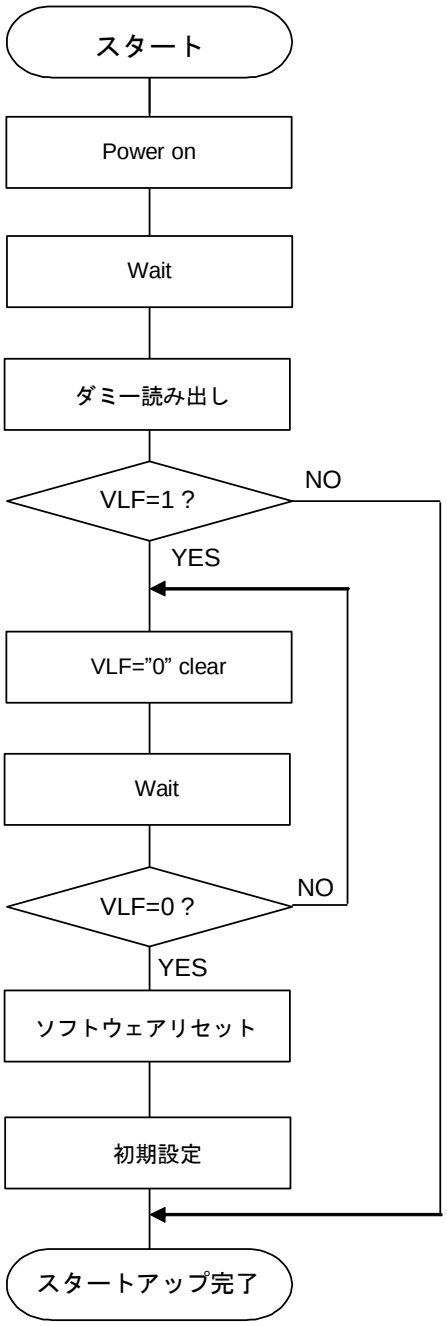
1)FOUT 機能
・1Hz を選択した場合…10 秒に一回、1Hz 周期が変動します。
・1024Hz を選択した場合…10 秒に一回、1024Hz 周期が変動します。
※ [L7 ~ L1]の設定によって変動しない場合があります。
・32.768kHz は影響されません。

2)ウェイクアップタイマー機能
・ソースクロック 64Hz,1Hz を選択した場合　…10 秒に一回、1 周期が変動します。
ダウンカウンタの設定値が大きいほど、相対的に影響が小さく見えます。
・ソースクロック 4kHz を選択した場合は影響を受けません。

14. フローチャート

- 以下のフローチャートは 一例です。
  - ＊わかりやすさを優先した記載にしていますので、実際の処理の際には 非効率な部分があります。
  - ＊より効率的な処理を行いたいときは、いくつかの処理を同時にしたり､操作手順を入れ替えても問題無い部分などを確認調整ください。(記載内容の中には、使用状況によっては 必要のない処理もあります)
  - ＊期待通りの動作を行うためには、必ず 使用条件 (使用環境) に合わせた調整をお願いいたします。

1) 電源投入時の処理例



- 40ms 以上の待ち時間が必要です。

- パワーオンリセットが有効となる電源条件を満足できない場合はダミー読み出しを実行してください。

- バックアップからの復帰かどうかを確認します。

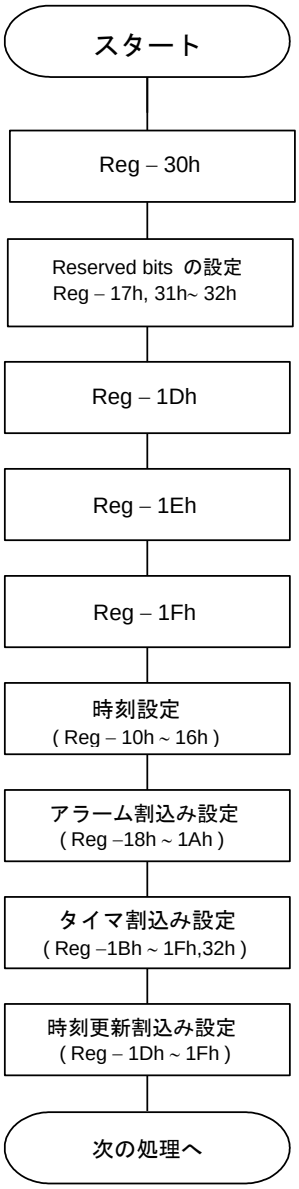
- 内部発振が開始するまで、VLF は“0”クリアすることができません。

- 任意の待ち時間を設定してください。

- パワーオンリセットが有効となる電源条件を満足できない場合はソフトウェアリセットを実行してください。
  ソフトウェアリセット後 VLF bit は再度”1”がセットされます。

2) 初期設定

例 1.



- デジタル歩度調整機能の設定
- DTE bit, L1 ~ L7bit を設定します。 未使用時は 00h で良いです

- Reserved bit は、必ず仕様通りの固定値を書き込んでください。

- TE bit に “0”を設定.
- FSEL1, 0 bit を任意の設定にします。

- VLF bit を“0” クリアする。
  ※発振が開始するまで”0”クリアしても”1”の状態を保持しますので、
  発振開始を待たずに初期化する場合は、VLF bit は、発振開始後に”0”
  クリアしてください。
- TEST bit は必ず " 0 "にしてください。
- AIE, TIE, UIE bit を “0 " 不要な割込み出力を事前防止します。

- 現在時刻を設定します。
  * 現在時刻の設定については、[時計･カレンダの書き込み] の項を参照ください。

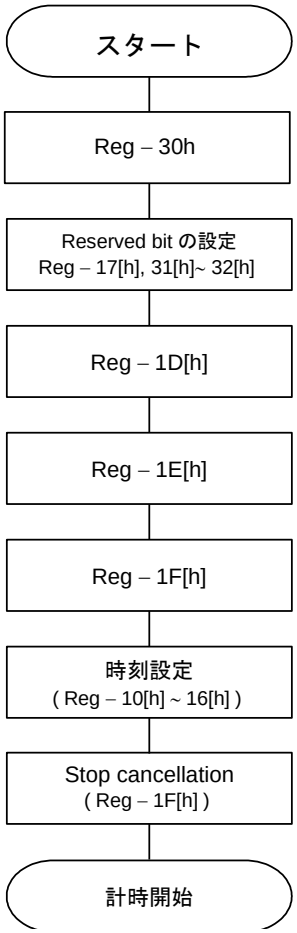
- アラーム割り込み機能を設定します。(Reg – 18h ~ 1Ah)
  (アラーム割り込み機能を使用しないときは、Reg – 18h ~ 1Ah を RAM レジスタとして使用できます。 その場合は AIE ビットを 必ず " 0 " にしてください。)

- タイマ割り込み機能を設定します。(Reg – 1Bh ~ 1Fh)
  (タイマ割り込み機能を使用しないときは、Reg – 1Bh ~ 1Ch を RAM レジスタとして使用いただけます。 その場合は TE, TIE ビットを 必ず " 0 " にしてください。)

- 時刻更新割込み機能の設定をします。

* 初期化終了時には 必ず STOP ビットが " 0 (= 計時スタート) " になるようにしてください。

例 2. 時計機能のみ使用する場合の初期設定例



- デジタル歩度調整機能の設定
- DTE bit, L1 ~ L7bit を設定します。 未使用時は 00h で良いです

- Reserved bit は、必ず仕様通りの固定値を書き込んでください。

- 書込み値 04[h]

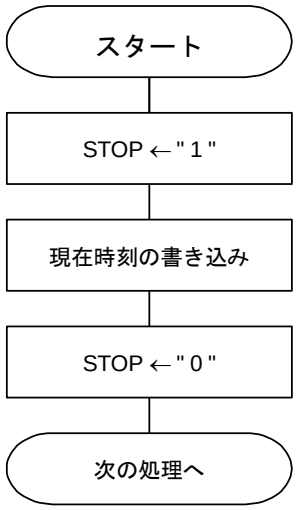
- 書込み値 00[h]
  ※VLF bit は発振が開始するまで”0”クリアしても”1”の状態を保持しますので、発振開始を待たずに初期化する場合は、VLF bit は、発振開始後に”0”クリアしてください。
- 書込み値 40[h]
  STOP ビットを " 1 " にし、時刻設定するまで計時を停止させます。

- 現在時刻の設定

- Write 00[h]
  STOP ビットを " 0 " にすることで時刻更新がスタートします。

＊初期化終了時には 必ず STOP ビットが " 0 (= 計時スタート) " になるようにしてください。

3) 時計・カレンダの 書き込み例



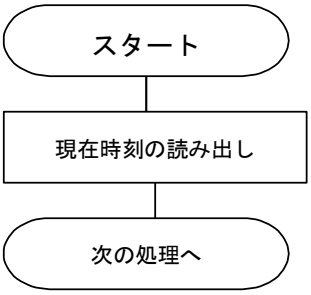
- STOP ビットを " 1 " にし、時刻設定中の計時更新を事前防止します。

- [年 / 月 / 日 [曜] 時:分:秒] のうち、設定 (または 再設定) が必要な情報を書き込みます。
  ＊初期化のときは、全てのデータを初期設定してください。

- STOP ビットを " 0 " に解除し、計時動作を開始 (再開) します。
  ＊STOP ビットを " 0 " にした時点から、計時が開始します。

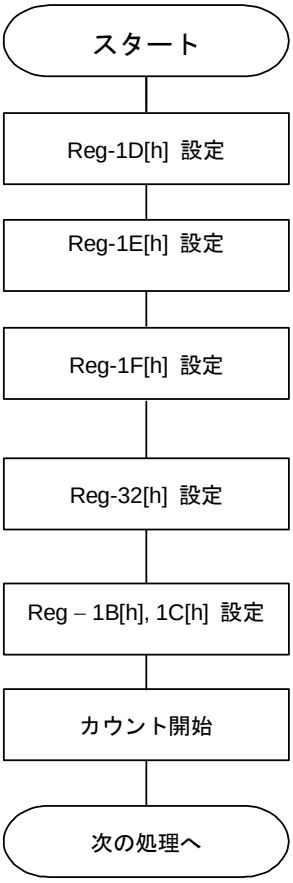
＊STOP ビットを併用しなくても、時刻設定可能です。
STOPビットを使用しない場合は、[[秒] を書き込んだ時点から、計時が開始する点に ご注意ください。
[秒]～[年]まで一括書き込みをした場合においても、[秒]に続くアクノリッジによって、秒以下のカウンタがリセットされ、その時点から計時がスタートします。

4) 時計・カレンダの 読み出し例



- 0.95 秒以内に[年 / 月 / 日 [曜] 時:分:秒] より、必要な情報を読み出します。
  読み出し時は、STOPビットが ”0” のままで 読み出しをしてください。
  (STOPビットを ”1” にして読み出すと、時刻遅れの原因になります)
- 読み出されるデータは、I^2C-BUS 通信開始時の時刻情報です。
  I^2C-BUS 通信開始時に、時刻データは固定され(桁上げホールド)、
  I^2C-BUS 通信終了時に、自動で時刻補正されます。
- 現在時刻の読み出しにおいては、アドレスオートインクリメント機能を使用して Reg10[h]~16[h]までを連続して読み出すことを推奨しています。

5) タイマ割り込み機能の設定例

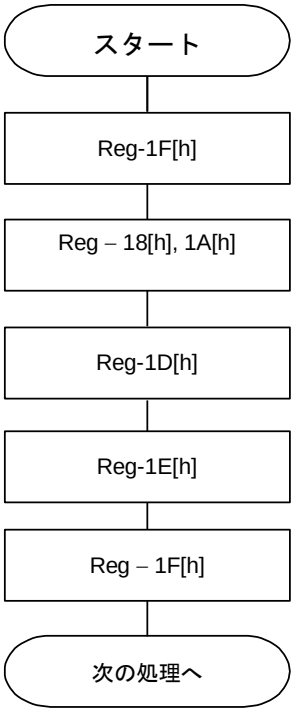


- TE ビットを " 0 " クリアして、タイマ割り込み機能を停止させます。
- TSEL2, TSEL1, TSEL0 ビットの組み合わせでタイマのカウントダウン周期 (= ソースクロック) を設定します。
- TF ビットを " 0 " クリアして、前回のタイマ割り込み出力 (/IRQ 出力) を解除します。
- TIE ビット設定の設定でイベント発生時の /IRQ 出力 (" L " レベル割り込み出力を 出力させるか または 出力させないか) を選択設定します。
  1) " L " レベル割り込みを出力させる場合は、TIE ビットを " 1 " に設定
  2) " L " レベル割り込みを出力させない場合は、TIE ビットを " 0 " に設定
- 出力端子を設定します。(/IRQ1 または /IRQ2)
- ダウンカウンタの初期値を設定します。
- TE ビットを " 1 " にして、タイマ割り込み機能をスタートさせます。
  注) タイマ割り込み機能をスタートさせるときは、必ず事前に、
  ダウンカウンタの初期値を設定してください。

∗1 カウンタを一時停止させるときは、Reg-1F[h] TSOP ビットを” 1 " にしてください。TSOP ビットを” 0 "で再スタートします。

∗2 プリセット値から再開したい場合は、TE ビットを " 0 " クリアして再度 TE ビットを”1”にしてください。

6) アラーム割込み機能の設定



- AIE bit を “0” にしてアラーム割込み機能を停止します。
- アラーム時刻を設定します
- week または day を WADA bit で選択します。
- AF bit を”0”クリアします。
- AIE bit で割込み出力を設定します。

15. I²C-Bus の データリード/ライト

15.1 I²C-BUS の特性

I²C-BUS は 2 線式の双方向通信です。信号線は、SDA（データライン）と SCL（クロックライン）とで構成されており、両ラインとも、プルアップ抵抗を介して V_{DD} ラインに接続します。

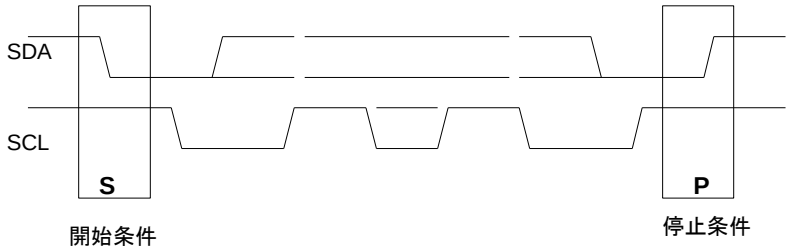
複数のデバイスの AND 接続を実行するために、I²C-BUS につながる全てのポートは オープンドレイン あるいは オープンコレクターでなければなりません。

15.2. ビット転送

SCL ラインの 1 クロックパルス毎に 1 ビットのデータ転送を行います。送信時、SDA ライン上のデータ変更は SCL ラインが LOW の区間で行います。受信側では、SCL ラインが HIGH の区間でデータを取り込みます。

15.3. 開始条件と停止条件

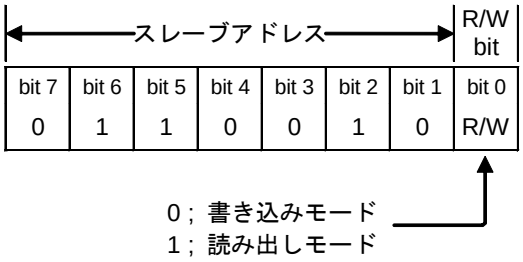
I²C-BUS が非通信状態の時、2 本のラインは HIGH を保っています。この時、SDA が HIGH から LOW に変化した状態を、通信の"開始条件"と定義します。この後、実際のデータ転送を行います。さらに、SCL が HIGH の時、SDA が LOW から HIGH に変化した状態を、通信の"停止条件"と定義します。



15.4. スレーブアドレス

I²C-BUS デバイスは、通常のロジックデバイスが有するチップセレクト端子を持ちません。全ての I²C-BUS デバイスは、機種ごとにユニークなデバイスナンバーが内部にあらかじめ固定記憶されています。 I²C -BUS デバイスのチップセレクトは、通信開始時にこのデバイスナンバーを I²C-BUS によりスレーブアドレスとして送信することによって行います。受信デバイスは、スレーブアドレスが一致した場合のみ、その後の通信に反応します。

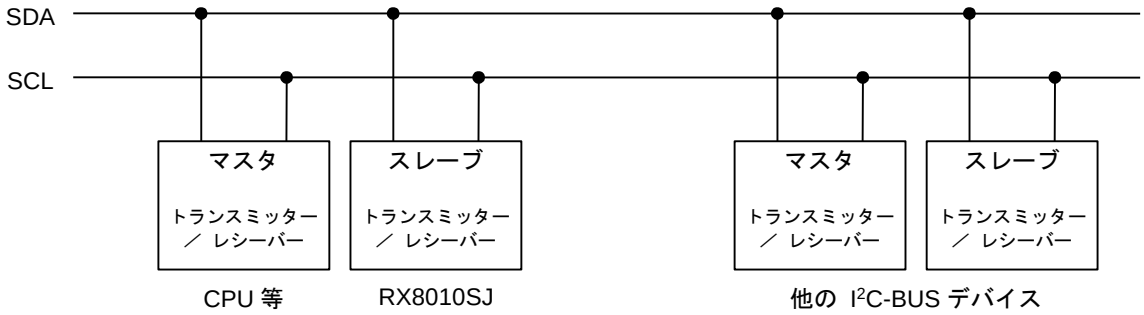
実際の通信時には、スレーブアドレスと共に、R/W（リードライト）ビットを付加した 8 ビットデータを送信します。



15.5. システム構成

メッセージの送受信を制御するデバイスを"マスター"、マスターによって制御されるデバイスを"スレーブ"と定義します。また、メッセージを送信するデバイスを、"トランスミッター"、メッセージを受信するデバイスを"レシーバー"と定義します。

RX8010SJ の場合、CPU 等のコントローラがマスター、RX8010SJ がスレーブとなります。トランスミッター、レシーバーには双方とも成り得ます。



15.6. アクノリッジ

開始条件と停止条件との間で転送するデータのバイト数に制限は有りません。

この時、1 バイトの転送毎に、レシーバー(受信側)は、トランスミッター(送信側)に対し、アクノリッジビットというデータの受信確認のビットを生成します。 アクノリッジビットは LOW アクティブですから、トランスミッターは SDA ラインを HIGH にし、アクノリッジビット用のクロックを送出します。

レシーバーは、それまでにトランスミッターから送られた 8 ビットのデータを正しく受け取っていれば、最終ビット用のクロックが終了した時点で SDA ラインを LOW にします。 I2C -BUS ラインはプルアップされているので、トランスミッター側の SDA ラインも LOW になります。ここで、トランスミッターはアクノリッジが返って来たことを確認し、次のデータを送信します。 レシーバーは、アクノリッジビット用のクロックが終了した時点で、SDA ラインを HIGH（開放）にして次のデータ受信に備えます。

マスターがトランスミッターの時は、レシーバーからのアクノリッジ確認後、次のデータ送受信をせずに停止条件を生成すれば、通信を正常終了することができます。 マスターがレシーバーの時は、アクノリッジビットを"1"として送出した後、停止条件を生成すれば通信を正常終了することができます。

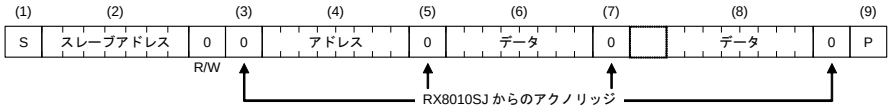
15.7. I²C-BUS プロトコル

以下に、マスターを CPU、スレーブを RX8010SJ と想定して通信手順を記します。

① アドレス指定の書き込み手順

RX8010SJ はアドレスのオートインクリメント機能がありますので、最初にアドレス指定した後、データだけを送り続ければ、RX8010SJ の受け取りアドレスは 1 バイト毎に加算されます。
オートインクリメントは、Address 1Fh まで来ると 10h に循環します。

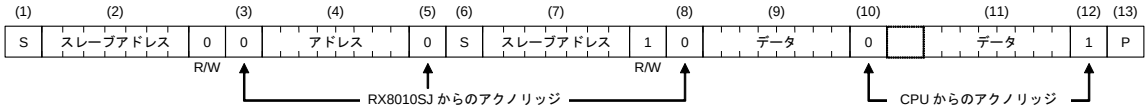
(1) CPU が開始条件を送信
(2) CPU が RX8010SJ のスレーブアドレス、及び R/W ビットを書き込みモードで送出
(3) 8010 からのアクノリッジ確認
(4) CPU が RX8010SJ へ書き込むアドレスを送出
(5) 8010 からのアクノリッジ確認
(6) CPU が(4)で指定したアドレスへ書き込むデータを送出
(7) RX8010SJ からのアクノリッジ確認
(8) 必要に応じ(6)(7)のくり返し。アドレスは RX8010SJ 内部でオートインクリメント。
(9) CPU が停止条件を送出



② アドレス指定の読みだし手順

書き込みモードによって、リードするアドレスをライトした後、読みだしモードを設定して、実際のデータをリードします。

(1) CPU が開始条件を送出
(2) CPU が RX8010SJ のスレーブアドレス、及び R/W ビットを書き込みモードで送出
(3) RX8010SJ からのアクノリッジ確認
(4) CPU が RX8010SJ から読みだすアドレスを送出
(5) 8010 からのアクノリッジ確認
(6) CPU が開始条件を送信（ 停止条件は送信しない ）
(7) CPU が RX8010SJ のスレーブアドレス、及び R/W ビットを読み出しモードで送出
(8) 8010 からのアクノリッジ確認（ここから、CPU がレシーバー、RX8010SJ がトランスミッターとなる）
(9) 8010 から(4)で指定したアドレスのデータが出る
(10) CPU が RX8010SJ へアクノリッジ送出
(11) 必要に応じ、(9)(10)のくり返し。読みだしアドレスは RX8010SJ 内部でオートインクリメント。
(12) CPU が"1"のアクノリッジを出す
(13) CPU が停止条件を送出。



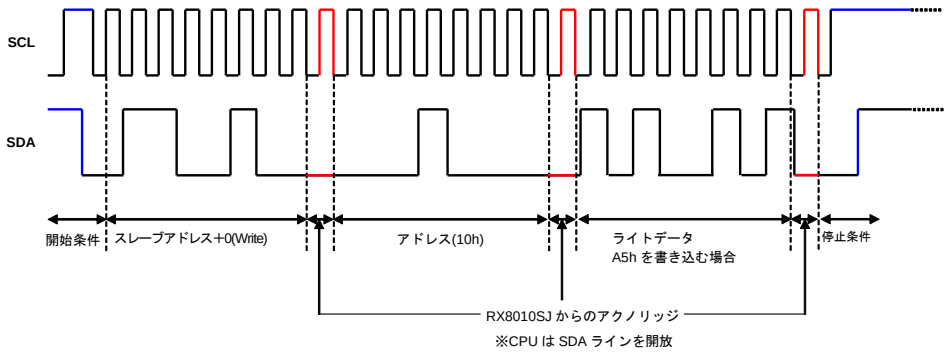
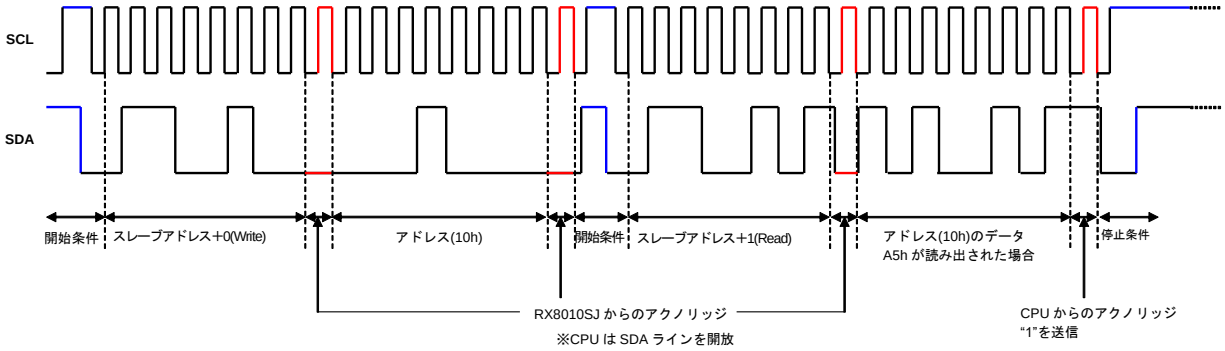
② アドレス指定しない読み出し手順

最初に読みだしモードを設定することで、その後すぐにデータのリードが可能
この場合のアドレスは、前回のアクセスで終了したアドレス+1 となる

(1) CPU が開始条件を送出
(2) CPU が RX8010SJ のスレーブアドレス、及び R/W ビットを読み出しモードで送出する
(3) RX8010SJ からのアクノリッジを確認する
以降、CPU がレシーバー、RX8010SJ がトランスミッターとなる
(4) 8010 から、前回のアクセスにおける最終アドレス+1 のデータが出力される
(5) CPU が RX8010SJ へアクノリッジ送出
(6) 必要に応じ、(4)(5)のくり返し
読み出しアドレスは RX8010SJ 内部でオートインクリメントされる
(7) CPU が"1"のアクノリッジを出す
(8) CPU が停止条件を送出。

15.8. I²C-BUS 通信波形例

① アドレス指定の書き込み波形例
アドレス 10h に A5h を書き込む場合



② アドレス指定の読みだし波形
アドレス 10h から A5h を読み出す場合