

アプリケーションマニュアル

Real Time Clock Module

RX8111CE

Rev 02 ---- 10 October 2023

製品名称	製品型番
RX8111CE A	X1B000421000115
RX8111CE B	X1B000421000215

EPSON

本マニュアルのご使用につきましては次の点にご留意願います。

1. 本資料の内容については、予告無く変更することがあります。弊社製品のご購入およびご使用にあたりましては事前に弊社営業窓口で最新の情報をご確認いただきますとともに、弊社ホームページなどを通じて公開される最新情報に常にご注意ください。
2. 本資料の一部または全部を、弊社に無断で転載または複製など他の目的に使用することは堅くお断りします。
3. 本資料に掲載されている応用回路、プログラム、使用方法などはあくまでも参考情報でありこれらに起因する第三者の知的財産およびその他の権利侵害ならびに損害の発生に対し、弊社はいかなる保証を行うものではありません。また本資料によって第三者または弊社の知的財産権およびその他の権利の実施権の許諾を行うものではありません。
4. 弊社製品のご使用にあたりましては、弊社製品の誤動作や故障により生命・身体に危害を及ぼすこと又は財産が侵害されることのないように、お客様の責任において、お客様のハードウェア、ソフトウェア、システムに必要な安全設計を行うようお願いします。
なお、設計および使用に際しては、弊社製品に関する最新の情報（本資料、仕様書、データシート、マニュアル、弊社ホームページなど）をご確認いただき、それに従ってください。また、上記資料などに掲載されている製品データ、図、表などに示す技術的な内容、プログラム、アルゴリズムその他応用回路例などの情報を使用する場合は、お客様の製品単独およびシステム全体で十分に評価を行い、お客様の責任において適用可否の判断をお願いします。
5. 弊社は正確さを期すために慎重に本資料を作成しておりますが、本資料に掲載されている情報に誤りがないことを保証するものではありません。万一、本資料に掲載されている情報の誤りによってお客様に損害が生じた場合においても弊社は一切その責任を負いかねます。
6. 弊社製品の分解、解析、リバースエンジニアリング、改造、改変、翻案、複製などは堅くお断りします。
7. 弊社製品は、一般電子機器製品用途および弊社指定用途に使用されることを意図して設計、開発、製造しています（指定用途）。この指定用途の範囲を超えて、特別または高度な品質、信頼性が要求され、その誤動作や故障により生命・身体に危害を及ぼす恐れ、膨大な財物損害を引き起こす恐れ、もしくは社会に深刻な影響を及ぼす恐れのある以下を含む用途（特定用途）に使用されることを意図していません。
【特定用途】
宇宙機器（人工衛星・ロケットなど）/ 輸送車両並びにその制御機器（自動車・航空機・列車・船舶など）
医療機器 / 海底中継機器 / 発電所制御機器/防災・防犯装置 / 交通用機器 / 金融関連機器
上記と同等の信頼性を必要とする用途
お客様に置かれましては、製品を指定用途に限定して使用されることを強く推奨いたします。もし指定用途以外の用途で製品のご使用およびご購入を希望される場合、弊社はおお客様の特定用途に弊社製品を使用されることへの商品性、適合性、安全性について明示的・黙示的に関わらず、いかなる保証をおこなうものではありません。お客様が特定用途での弊社製品の使用を希望される場合は、弊社営業窓口まで事前にご連絡ください。
8. 本資料に掲載されている弊社製品および弊社技術を国内外の法令および規制により製造・使用・販売が禁止されている機器・システムに使用することはできません。また、弊社製品および弊社技術を大量破壊兵器等の開発目的、および軍事利用の目的、その他軍事情途等に使用しないでください。弊社製品または弊社技術を輸出または海外に提供する場合は、「外国為替及び外国為替法」、「米国輸出管理規則（EAR）」、その他輸出関連法令を遵守し、係る法令の定めるところにより必要な手続きを行ってください。
9. 弊社は、お客様が本資料に掲載されている諸条件に反したことに起因して生じたいかなる損害（直接・間接を問わず）に関して、一切その責任を負いかねます。また、お客様が弊社製品を第三者に譲渡、貸与などをしたことにより、損害（直接・間接を問わず）が発生した場合、弊社は一切その責任を負いかねます。
10. 本資料についての詳細に関するお問合せ、その他お気付きの点などがありましたら弊社営業窓口までご連絡ください。
11. 本資料に掲載されている会社名、商品名は各社の商標または登録商標です。

ETM61J 改訂履歴

Rev No.	日付	ページ	改定内容
-01	2020/01/29		新規制定
-02	2023/10/11	6	電源接続例にコメントを追加しました。 4. 電源接続例
		8	パッケージ外形図に注意事項*1を追加しました 5.1. 外形寸法図
		9	動作温度範囲の Max. を 85°C から 105°C に拡大しました。 電気的特性全体
		10	消費電流特性を 85°C Max. と 105°C Max. それぞれ定義しました。 9.1.1. DC 電気的特性
		全て	ページフッタに、巻頭目次および巻末目次へのリンクを追加しました。

目次

ETM61J 改訂履歴	1
1. 概要	4
2. ブロック図	4
3. 端子説明 端子配置 端子機能	5
3.1. 端子配置	5
3.2. 端子機能	5
4. 電源接続例	6
4.1. 電源接続例	6
(1) I ² C インターフェイス電圧と充電電圧が異なる場合	6
(2) I ² C インターフェイス電圧と充電電圧が同じ場合	6
(3) 一次電池を使用する場合	6
(4) 電源切替機能を使わず単一電源で使用する場合	6
(5) 電源切替機能を OFF して外部電源と一次電池を使用する場合	7
5. 外形寸法図 マーキングレイアウト	8
5.1. 外形寸法図	8
5.2. マーキングレイアウト	8
7. 推奨動作条件	9
8. 周波数特性	9
9. 電気的特性	10
9.1. DC 電気的特性	10
9.1.1. DC 電気的特性	10
9.1.3. 電源切替素子参考特性	11
9.2. AC 電気的特性	12
9.2.1. AC 電気的特性 (1)	12
9.2.2. AC 電気的特性 (2)	12
10. 電源投入シーケンス	13
10.1. 電源投入シーケンス	13
10.2. 電源初期投入時およびバックアップ復帰時におけるアクセス動作の制限	14
10.3. ソフトウェアによるリセット	15
11. 周波数温度特性と時計精度	15
11.1. 周波数温度特性から時刻精度の求め方	15
12. 取り扱い上の注意事項	16
13. 機能概要およびレジスターテーブル	17
13.1. 機能概要	17
13.2. レジスターテーブル	18
13.2.1. レジスターテーブル	18
13.2.2. リセット後のレジスター初期値	20
13.3. レジスター概要	22
13.3.1. 時計・カレンダーレジスター (10h - 16h)	22
13.3.2. ウェイクアップタイマー用ダウンカウンター (1Ah - 1Ch, 2Dh)	22
13.3.3. アラームレジスター (17h - 19h)	22
13.3.4. 機能関連レジスター (1Dh - 1Fh)	22
13.3.5. 電源切替関連レジスター (32h)	23

13.3.6. タイムスタンプ関連レジスター	23
13.3.7. 動作状態検出レジスター (33h)	23
13.3.8. ユーザーレジスター (40h - 7Fh).....	23
14. 使用方法.....	24
14.1. 時計カレンダー説明.....	24
14.1.1. 時計カウンター	25
14.1.2. 曜日カウンター	25
14.1.3. カレンダーカウンター	25
14.2. ウェイクアップタイマー割り込み機能.....	26
14.2.1. ウェイクアップタイマー割り込み機能関連レジスター	26
14.2.2. タイマー スタートタイミング	28
14.2.3. ウェイクアップタイマー割り込み周期	29
14.2.4. ウェイクアップタイマー割り込み機能図	30
14.3. アラーム割り込み機能.....	31
14.3.1. アラーム割り込み機能 関連レジスター	31
14.3.2. アラーム設定例.....	32
14.3.3. アラーム割り込み機能図	33
14.4. 時刻更新割り込み機能	34
14.4.1. 時刻更新割り込み機能 関連レジスター	34
14.4.2. 時刻更新割り込み機能図	35
14.5. 自己監視機能.....	36
14.5.1. 自己監視機能 関連レジスター	36
14.6. FOUT 機能 (クロック出力機能)	37
14.6.1. FOUT 機能関連レジスター.....	37
14.6.2. FOUT 機能動作表.....	37
14.7.1. バックアップ電源切替機能の概要.....	38
14.7.2. バックアップ電源切替機能の関連レジスター	38
14.8. タイムスタンプ機能.....	44
14.8.1. タイムスタンプ機能概要	44
14.8.2. タイムスタンプ機能の設定関連レジスター	44
14.8.3. EVIN 端子と連動したタイムスタンプ機能.....	45
14.8.4. I ² C アクセスによるタイムスタンプ機能.....	47
14.8.6. RTC 内部動作連動機能および複数回タイムスタンプ記録機能概要	49
14.9. フローチャート.....	53
14.10. I ² C-Bus のリード/ライト.....	62
14.10.1. I ² C-Bus の特性.....	62
14.10.2. ビット転送.....	62
14.10.3. 開始条件と停止条件.....	62
14.10.4. スレーブアドレス.....	62
14.10.5. システム構成	63
14.10.6. アクノリッジ.....	63
16. Tables.....	66

リアルタイムクロックモジュール
 タイムスタンプ機能 電源切替機能
RX8111CE

- 32.768 kHz 水晶振動子内蔵 (周波数精度調整済み)
- インターフェイス方式: I²C-Bus
- 低消費電流 : 100 nA Typ. / 3 V
- 動作温度範囲 : -40 °C ~ +105 °C
- 自動電源切替 : メイン電源を監視しバックアップ電源に自動切替
- タイムスタンプ : タイムスタンプ 8 回記録 (年 ~ 1/256 秒)
- 時刻更新割り込み : 毎分、毎秒
- アラーム 割り込み : 曜、日、時、分、秒
- 定周期ウェイクアップタイマー 割り込み
- 自己監視検出割り込み : 水晶発振停止、V_{BAT} 電圧低下、V_{DD} 電圧低下

1. 概要

- 本モジュールは、I²C-Bus インターフェイス方式のリアルタイムクロックです
- リアルタイムクロック部は、秒から年まで自動うるう年補正の時刻カレンダー回路、時刻アラーム、ウェイクアップタイマー、時刻更新割り込み、クロック出力、ユーザーRAM 等の豊富な機能を備えています
- 主電源への逆流防止 MOS スイッチを内蔵した電源切り替え回路とインターフェイス専用電源端子の採用によりさまざまな電源回路構成に対応することが可能です
- 1/256 秒から年までを最大 8 回記録可能なタイムスタンプ機能を搭載しています
- 独自の低消費電流設計によってあらゆるシステムの時計カレンダー情報の長期バックアップに貢献いたします

2. ブロック図

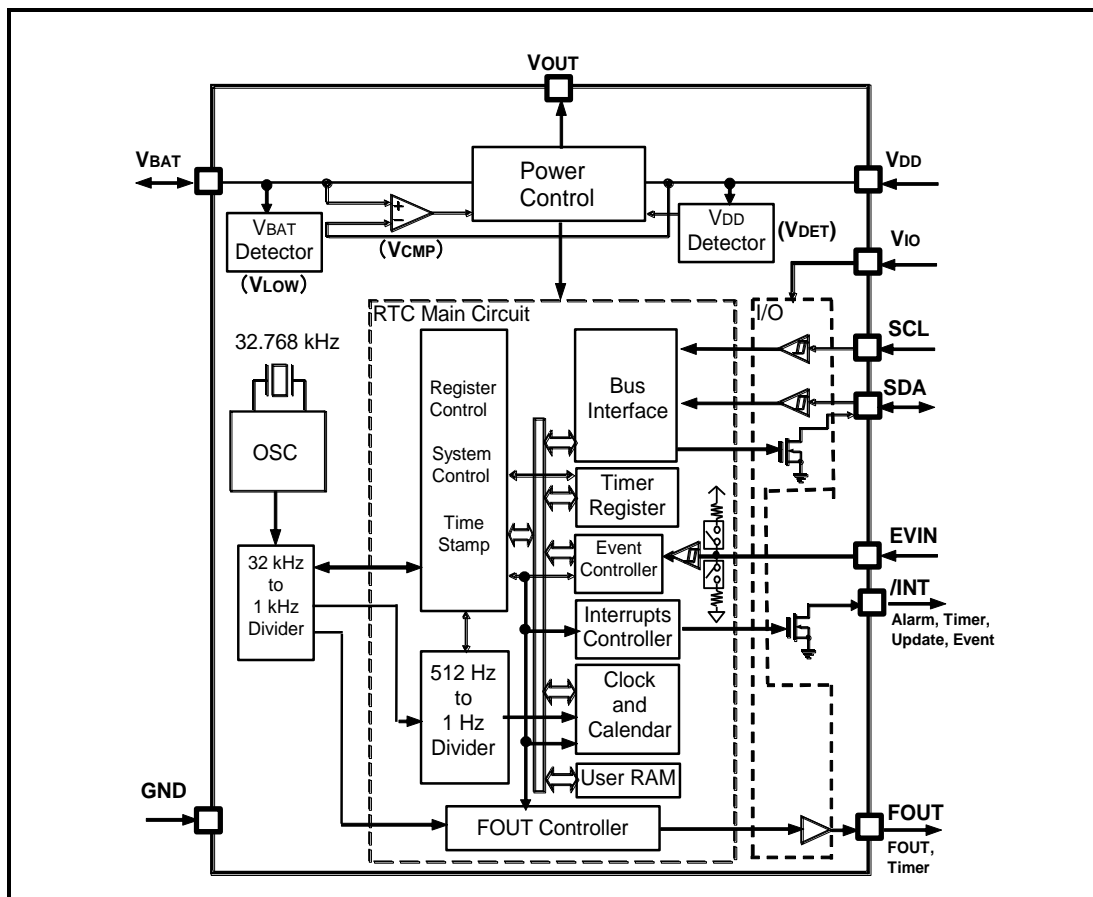


Figure 1 ブロック図

3. 端子説明 端子配置 端子機能

3.1. 端子配置

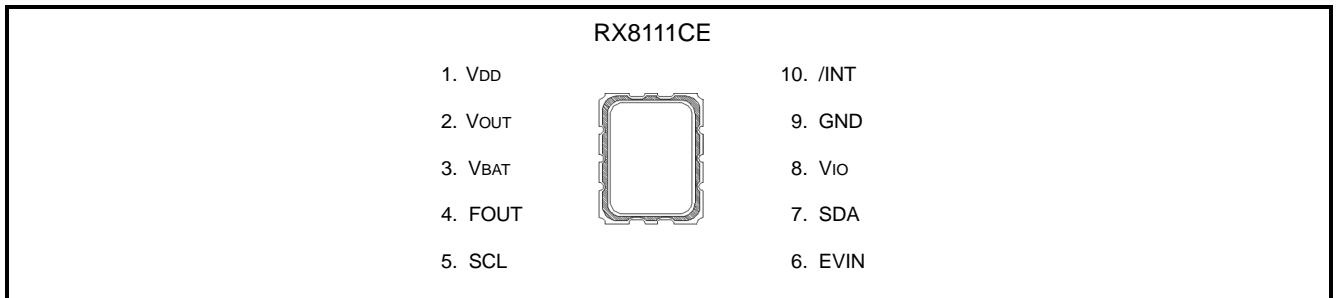


Figure 2 端子配置図

3.2. 端子機能

Table 1 端子機能

端子名	入出力	機能
EVIN	Input	外部イベント入力端子 本端子の入力信号をトリガとしたタイムスタンプが可能です プログラマブルなプルアップ/プルダウン抵抗を内蔵しています。 デフォルトは接続無しです バックアップ時でも検出可能です。入力レベルは V_{OUT} 基準です V_{IO} 基準ではないので入力定格にご注意ください 入力チャタリングフィルターレートを選択できます 未使用時はオープンや中間電位にならないようにご配慮ください
SCL	Input	シリアルクロック入力端子
SDA	Input / Output	シリアルデータ入出力端子
FOUT	Output	クロック出力端子 (CMOS) デフォルトで 32.768 kHz が出力されます 32.768 kHz, 1024 Hz, 1 Hz 出力が選択可能です。未使用時は OPEN にしてください ウェイクアップタイマー割込み出力に切り替え可能です。 出力は CMOS のまま変わりません
/INT	Output	割り込み出力端子 (N-ch. open drain) バックアップ時でも出力可能です ウェイクアップタイマー/時刻更新/アラーム/イベント検出の各割り込みの出力が可能です。選 択された各割り込みは OR で出力されます。未使用時は OPEN にしてください
V_{DD}	-	メイン電源入力端子 メイン電源駆動範囲では、この端子から内部に電源が供給されます V_{IO} と異なる電圧を印加することが可能です
V_{IO}	-	I ² C インターフェイス用電源入力端子 HOST のインターフェイス電源と同じ電源を供給してください
V_{OUT}	-	内部動作電源出力端子 1.0 μ F の安定化容量を接続してください
V_{BAT}	-	バックアップ電源接続端子 大容量キャパシタ、二次電池、一次電池等のバックアップ用電源を接続してください バックアップ電源駆動範囲では、この端子から電源が供給されます
GND	-	グラウンド端子

* EVIN 端子以外の入力端子は V_{IO} 電圧に関わらず 5.5 V まで入力することが可能です。

* /INT 端子は V_{IO} 電圧に関わらず 5.5 V までプルアップ接続することが可能です。

4. 電源接続例

4.1. 電源接続例

回路設計におかれましては、各バイパスコンデンサーは可能な限り各端子の直近に設置してください。

V_{BAT} 端子に外部電源デバイスや大型電池を利用される場合は必要に応じて V_{BAT} 端子に

0.1μF 以上のバイパスコンデンサーを設置してください。

電源切替機能動作時の V_{OUT} 端子に設置するのは 0.1 μF ではなく 1.0 μF です。ご注意ください。

V_{BAT}-バッテリー間に保護抵抗を設置される際は、少なくとも 1μA の電流が V_{BAT} に供給可能な抵抗値を設定してください。ただし、電池メーカーの推奨抵抗値および UL 等の公的規格に適合させる場合はそれらの仕様を優先してください。

保護抵抗無し 0Ω でも RTC が規定以上の電流を消費することは有りません。

(1) I²C インターフェイス電圧と充電電圧が異なる場合

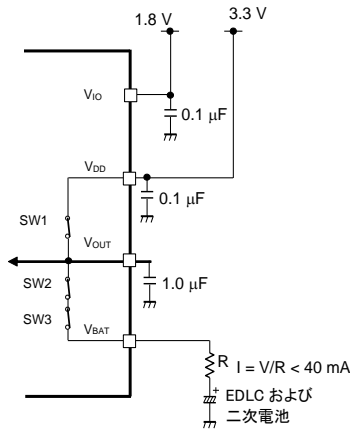


Figure 3 電源接続例 1

(2) I²C インターフェイス電圧と充電電圧が同じ場合

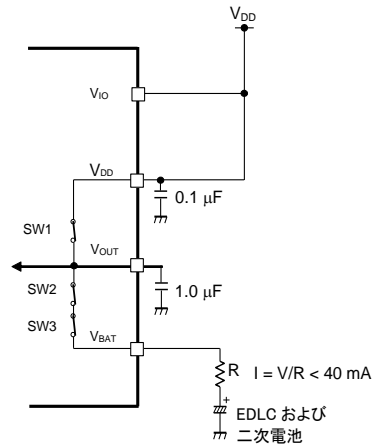


Figure 4 電源接続例 2

(3) 一次電池を使用する場合

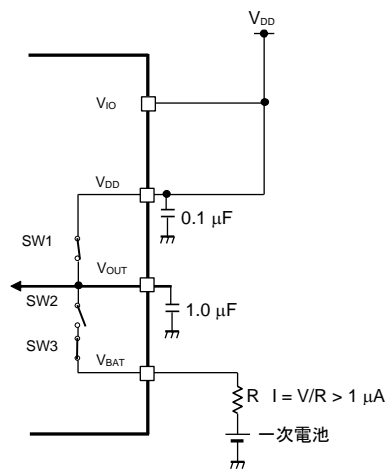
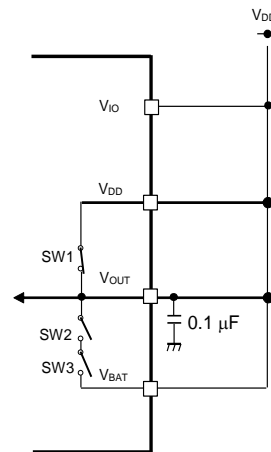


Figure 5 電源接続例 3

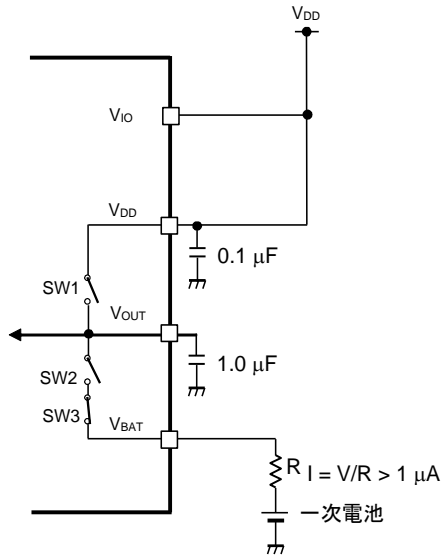
(4) 電源切替機能を使わず単一電源で使用する場合



V_{DD}, V_{BAT}, V_{IO}, V_{OUT} を全てショートしてください。
INIEN = 0, CHGEN = 0, SWSEL1,0 = 10b

Figure 6 電源接続例 4

(5) 電源切替機能を OFF して外部電源と一次電池を使用する場合



外部電源と一次電池を RTC のダイオードで OR 接続する場合。
 INIEN = 0, CHGEN = 0, SWSEL1, 0 = 01b

Figure 7 電源接続例 5

5. 外形寸法図 マーキングレイアウト

5.1. 外形寸法図

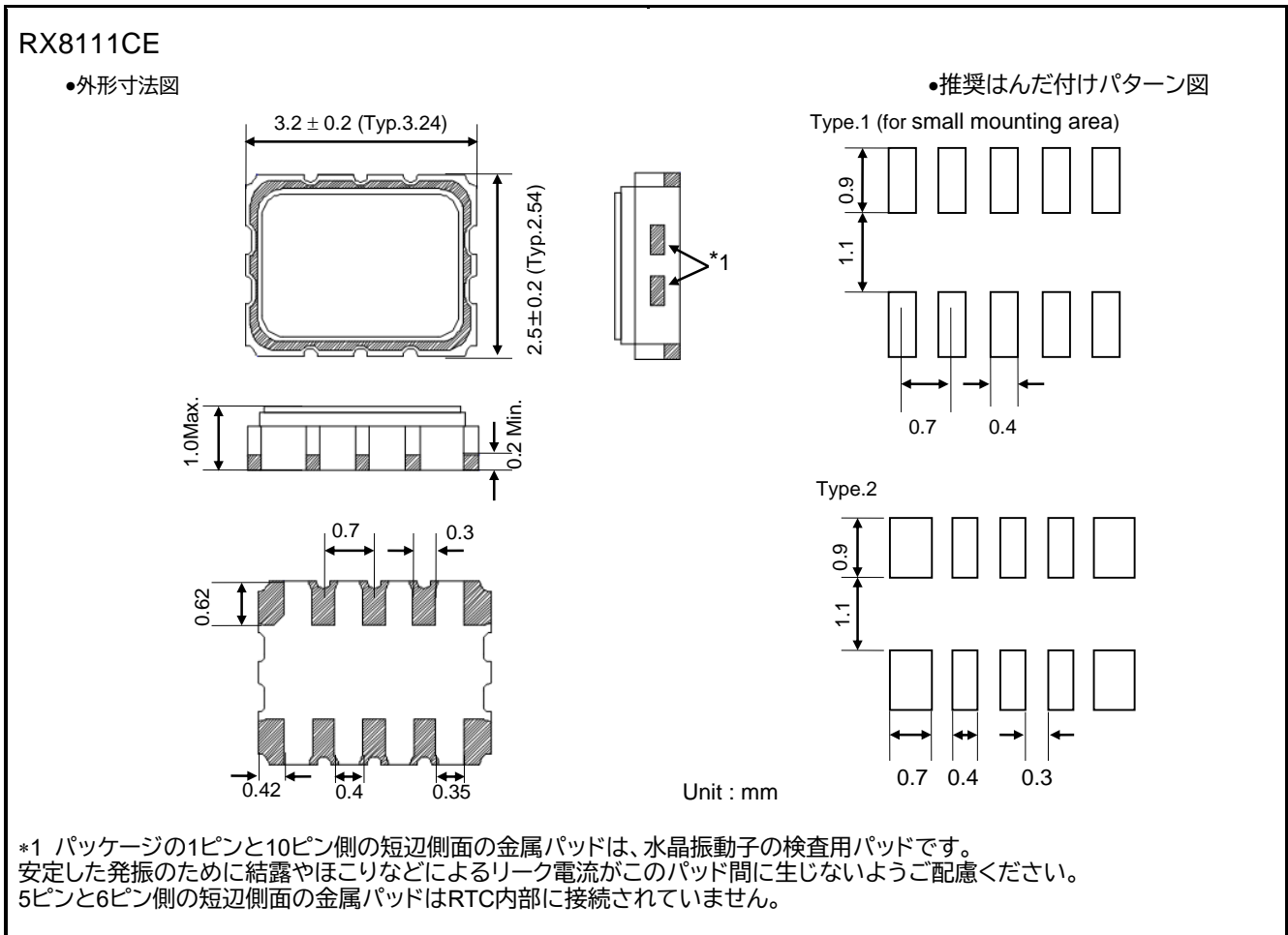


Figure 8 外形寸法図

5.2. マーキングレイアウト

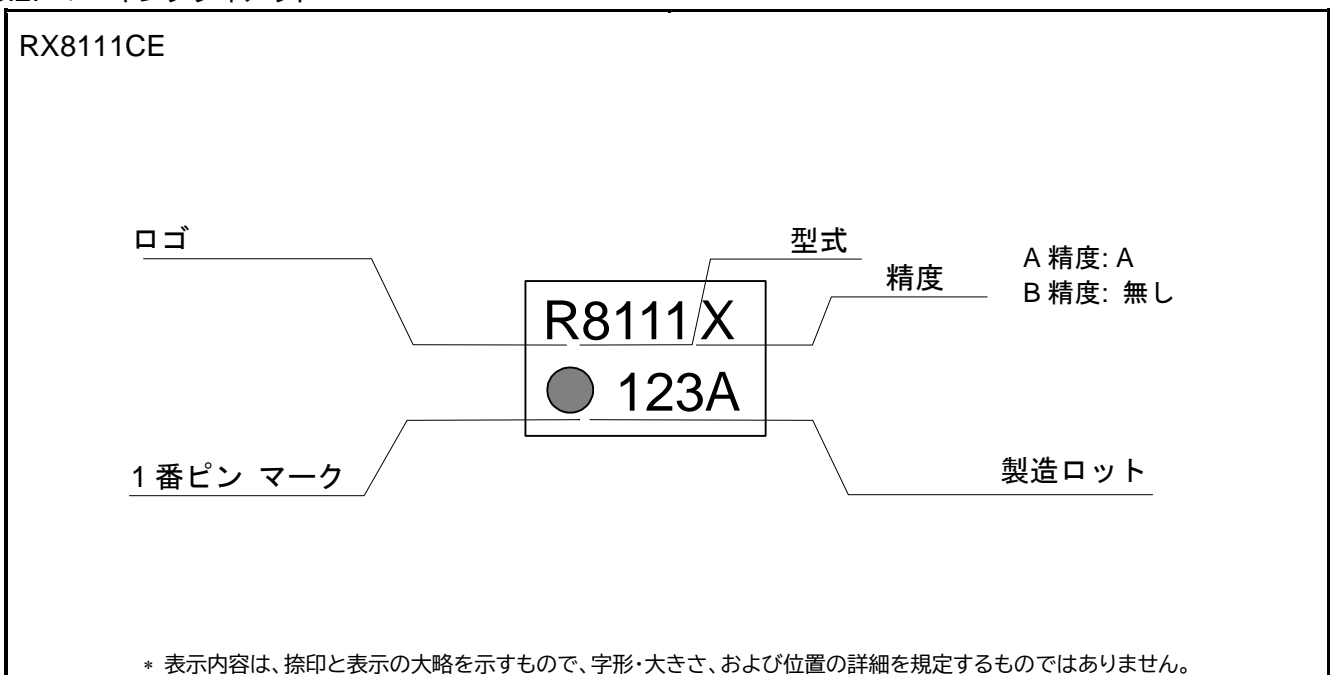


Figure 9 マーキングレイアウト

6. 絶対最大定格

Table 2 絶対最大定格

GND = 0 V

項目	記号	条件	定格値	単位
主電源電圧	V _{DD}	-	-0.3 ~ +6.5	V
内部動作電源電圧	V _{OUT}	-	-0.3 ~ +6.5	V
バックアップ電源電圧	V _{BAT}	-	-0.3 ~ +6.5	V
I ² C インターフェイス電源電圧	V _{IO}	-	-0.3 ~ +6.5	V
入力電圧 1	V _{IN1}	SCL, SDA	-0.3 ~ +6.5	V
入力電圧 2	V _{IN2}	EVIN	-0.3 ~ V _{OUT} +0.3	V
出力電圧 1	V _{OUT1}	/INT, SDA	-0.3 ~ +6.5	V
出力電圧 2	V _{OUT2}	FOUT	-0.3 ~ V _{IO} +0.3	V
保存温度	T _{STG}	梱包状態を除く 単品での保存	-55 ~ +125	°C

7. 推奨動作条件

Table 3 推奨動作条件

*特記無き場合 GND = 0 V, Ta = -40 °C ~ +105 °C

項目	記号	条件	Min.	Typ.	Max.	単位
動作電源電圧	V _{DD}	主電源駆動時	1.25	3.0	5.5	V
I ² C インターフェイス電源電圧	V _{IO}	V _{DD} = 1.6V ~ 5.5V	1.6	3.0	5.5	V
計時電源電圧	V _{CLK}	バックアップモード時	V _{VLF}	3.0	5.5	V
VLF 検出電圧	V _{VLF}	V _{OUT} 電源低下検出電圧	-	-	1.1	V
動作温度範囲	Ta	結露無きこと	-40	+25	+105	°C

* V_{VLF} は、V_{DD} ≥ V_{DET1} で初期設定後の 計時保持下限値です。* 初回電源投入時の V_{DD} 電圧は、+V_{DET1} 以上(1.45V 以上)まで上昇させてください。

8. 周波数特性

Table 4 周波数特性

*特記無き場合 GND = 0 V, Ta = -40 °C ~ +105 °C

項目	記号	条件	Min.	Typ.	Max.	単位
出力周波数	f _o		32.768			kHz
周波数精度	Δf/f	Ta = +25 °C V _{DD} = 3.0 V	A 精度 : ±11.5 *1 B 精度 : ±23.0 *2			× 10 ⁻⁶
周波数電圧特性	f/V	Ta = +25 °C V _{DD} = 1.1 V ~ 5.5 V	-2		+2	× 10 ⁻⁶ / V
周波数温度特性	f ₀ -T _c	Ta = -20 °C ~ +70 °C V _{DD} = 3.0 V +25 °C 基準	-120		+10	× 10 ⁻⁶
水晶発振開始時間	t _{STA}	V _{DD} = 1.6 V ~ 5.5 V		0.3	1.0	s
エージング	f _a	Ta = +25 °C, 電源電圧 = 3.0 V; 初年度	-5		+5	× 10 ⁻⁶ / year

*1 月差±30 秒相当 *2 月差±60 秒相当

9. 電気的特性

9.1. DC 電気的特性

9.1.1. DC 電気的特性

Table 5 DC 電気的特性

*特記無き場合 $V_{BAT} = V_{DD} = V_{IO} = 1.6 \text{ V} \sim 5.5 \text{ V}$, $T_a = -40 \text{ }^\circ\text{C} \sim +105 \text{ }^\circ\text{C}$

項目	記号	条件		Min.	Typ.	Max.	単位
消費電流 (1)	I _{DD}	SCL = SDA = High FOUT = OFF /INT = OFF V _{DD} = V _{IO} = 3.0 V CHGEN = 0b, INIEN = 0b	-40 °C to +85 °C	—	100	450	nA
			-40 °C to +105 °C	—	100	1000	
消費電流 (2)	I _{32k}	SCL = SDA = High FOUT = 32.768kHz /INT = OFF V _{DD} = V _{IO} = 3.0V FOUT pin CL = 15pF CHGEN = 0b, INIEN = 1b	-40 °C to +85 °C	—	2.0	3.0	μA
			-40 °C to +105 °C	—	2.0	3.5	
消費電流 (3)	I _{BAT}	SCL = SDA = Low V _{DD} = V _{IO} = 0.0 V V _{BAT} = 3.0 V	-40 °C to +85 °C	—	110	450	nA
			-40 °C to +105 °C	—	110	1000	
V _{DD} 立ち上がり時 検出電圧	+V _{DET1}	(V _{BAT}) → (V _{DD}) 電源スイッチ電圧		1.25	1.35	1.45	V
V _{DD} 立ち下がり時 検出電圧	-V _{DET1}	(V _{DD}) → (V _{BAT}) 電源スイッチ電圧		1.20	1.30	1.40	V
V _{BAT} 低下検出電圧	V _{LOW}	V _{BAT} 端子電圧		1.10	—	1.30	V
V _{OUT} 出力電圧 1	V _{VOU1}	V _{DD} = 3.0 V, I _{OUT} = 1 mA		—	V _{DD} -0.06	—	V
V _{OUT} 出力電圧 2	V _{VOU2}	V _{BAT} = 3.0 V, I _{OUT} = 0.1 mA		—	V _{BAT} -0.02	—	V
"H" 入力電圧	V _{IH}	SCL, SDA		0.8 × V _{IO}	—	5.5	V
		EVIN		0.8 × V _{OUT}	—	V _{OUT} + 0.3	V
"L" 入力電圧	V _{IL}	SCL, SDA		GND - 0.3	—	0.2 × V _{IO}	V
		EVIN		GND - 0.3	—	0.2 × V _{OUT}	
"H" 出力電圧	V _{OH1}	FOUT	V _{IO} = 5.0 V, I _{OH} = -1 mA	—	—	5.0	V
	V _{OH2}		V _{IO} = 3.0 V, I _{OH} = -1 mA	—	—	3.0	
	V _{OH3}		V _{IO} = 3.0 V, I _{OH} = -100 μA	—	—	3.0	
"L" 出力電圧	V _{OL1}	FOUT	V _{IO} = 5.0 V, I _{OL} = 1 mA	—	—	GND+0.5	V
	V _{OL2}		V _{IO} = 3.0 V, I _{OL} = 1 mA	—	—	GND+0.8	
	V _{OL3}		V _{IO} = 3.0 V, I _{OL} = 100 μA	—	—	GND+0.1	
	V _{OL4}	/INT	V _{IO} = 5.0 V, I _{OL} = 1 mA	—	—	GND+0.25	V
	V _{OL5}		V _{IO} = 3.0 V, I _{OL} = 1 mA	—	—	GND+0.4	
	V _{OL6}	SDA	V _{IO} ≥ 2.0 V, I _{OL} = 3 mA	—	—	GND+0.4	V
入力リーク電流	I _{LK}	入力端子, 入力電圧 = V _{IO} or GND		-0.1	—	0.1	μA
	I _{LKPD}	EVIN = GND		-0.1	—	0.1	
出力リーク電流	I _{OZ}	出力端子, 出力電圧 = V _{IO} or GND		-0.1	—	0.1	μA
V _{DD} - V _{out} 電源間 オフリーク電流	I _{SW1}	V _{OUT} = 3.0V, V _{DD} = 0.0V		—	—	5.0	nA
V _{BAT} - V _{OUT} 電源間 オフリーク電流	I _{SW23}	V _{BAT} = 3.0V, V _{OUT} = 0.0V		—	—	5.0	nA

9.1.2. 充電特性

二次電池へ充電可能な電流特性（SW1, 2, 3 の ON 抵抗特性）を示します。+25 °C Typ. サンプルの参考値です。
 V_{DD} 電圧が高いほど電流量は大きくなり、 V_{DD} と V_{BAT} の電圧差が少なくなるほど電流量が低下します。
 縦軸が充電電流 I_{chg} を示し、横軸が V_{DD} と V_{BAT} の電圧差 V_{def} ($V_{DD} - V_{BAT}$) を示します。

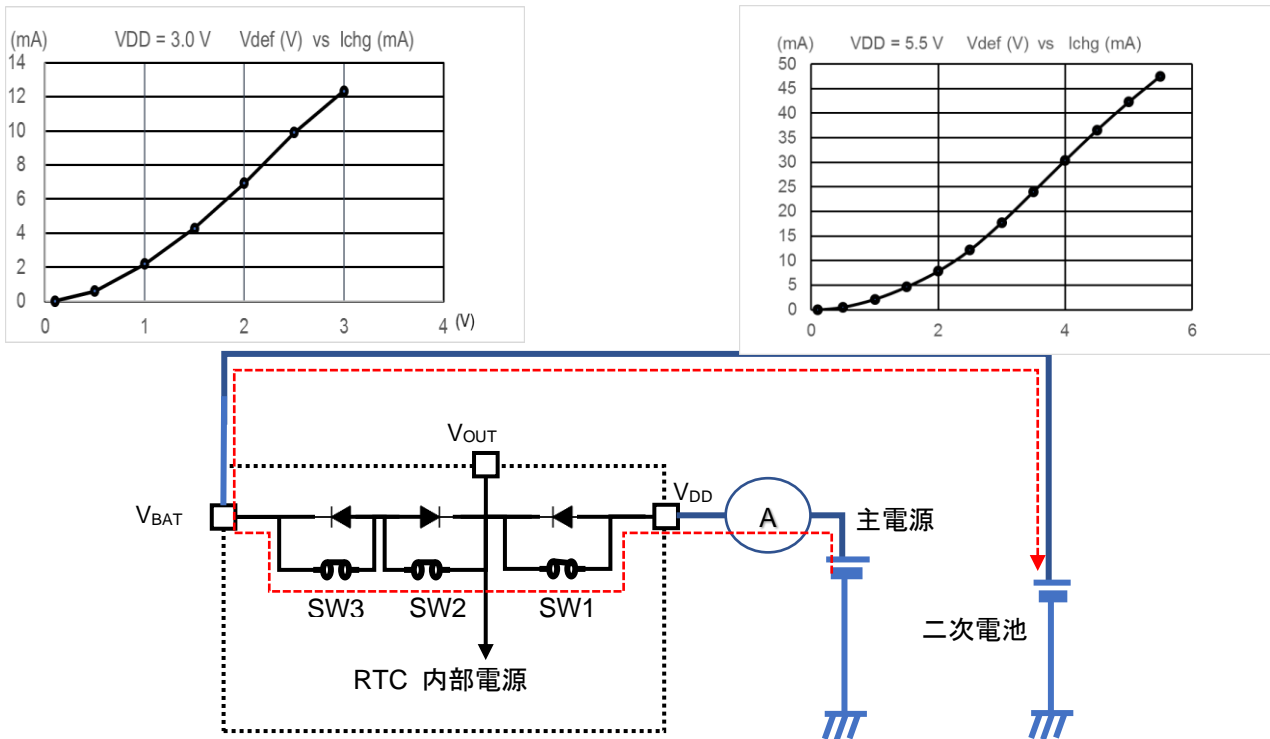


Figure 12 二次電池充電経路図

9.1.3. 電源切替素子参考特性

Table 6 電源切替素子参考特性

項目	参考特性値	条件
Pch-Switch 定格電流	40 mA Max.	SW1 = SW2 = SW3 = ON, +25 °C
ダイオード V_f	0.60 V / 1 mA Typ. 0.85 V / 10 mA Typ.	$V_{DD} = 3.0$ V, +25 °C
ダイオード IR	5 nA Max.	$V_R = 5.5$ V, -40 °C ~ +85 °C

二次電池、EDLC などへの充電電流は 40 mA 以下でご使用ください。

9.2. AC 電気的特性

9.2.1. AC 電気的特性 (1)

Table 7 AC 電気的特性

*特記無き場合 GND = 0 V, V_{IO} = 1.6 V ~ 5.5 V, Ta = -40 °C ~ +105 °C

項目	記号	100 kHz アクセス (Standard-Mode)		400 kHz アクセス (Fast-Mode)		単位
		Min.	Max.	Min.	Max.	
SCL クロック周波数	fSCL		100		400	kHz
開始条件 セットアップ時間	tSU;STA	4.7		0.6		μs
開始条件 ホールド時間	tHD;STA	4.0		0.6		μs
データ セットアップ時間	tSU;DAT	250		100		ns
データ ホールド時間	tHD;DAT	0		0		ns
停止条件 セットアップ時間	tSU;STO	4.0		0.6		μs
開始条件と停止条件の間の バスフリー時間	tBUF	4.7		1.3		μs
SCL "L" 時間	tLOW	4.7		1.3		μs
SCL "H" 時間	tHIGH	4.0		0.6		μs
SCL, SDA 立ち上がり時間	tr		1.0		0.3	μs
SCL, SDA 立ち下がり時間	tf		0.3		0.3	μs
バス上の許容スパイク時間	tSP		50		50	ns

• タイミングチャート

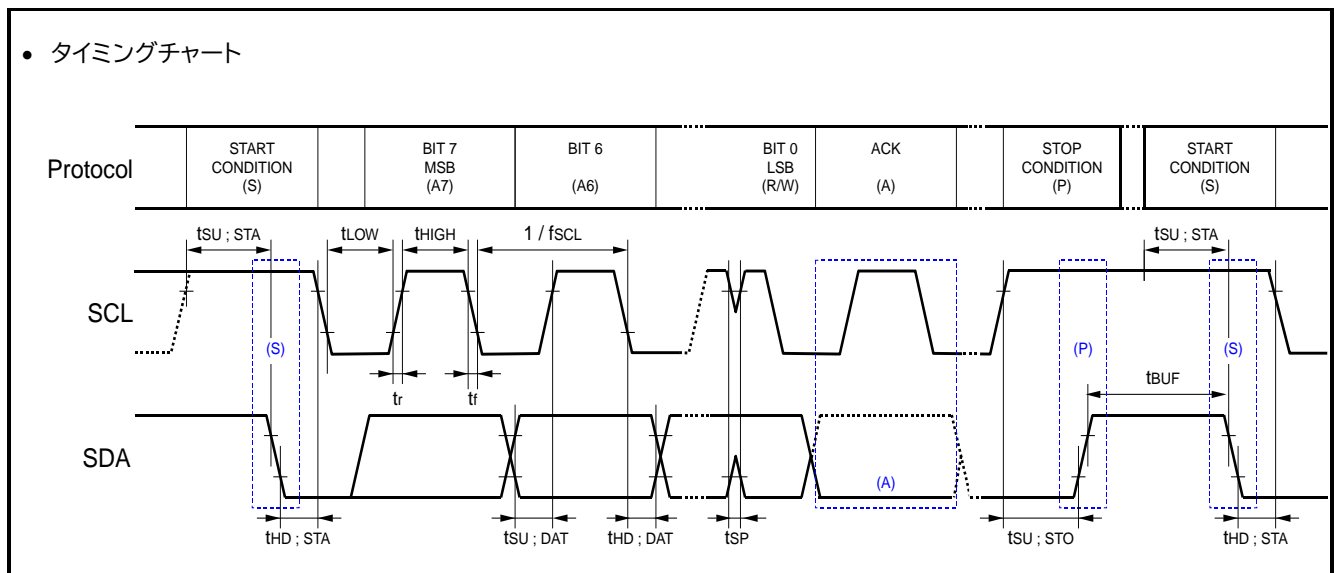


Figure 13 I²C タイミングチャート

*スレーブアドレス確定後、内部 1 Hz クロック 2 カウントで I²C インターフェイス回路をリセットします。通信が中断されても最大 2 秒で SDA が解放されます。通信を再開する場合は、スタートコンディションの送信から開始してください。

*データ書き込み時はデータ 8 ビット送信後のアックノリッジビットの SCL 立上りで 8 ビットデータを取り込みます。8 ビットデータ取込み前に通信が遮断された場合、8 ビット未達のデータは書き込まれません。

9.2.2. AC 電気的特性 (2)

Table 8 FOUT 波形シンメトリ

GND = 0 V, V_{IO} = 1.6 V ~ 5.5 V, Ta = -40 °C ~ +105 °C

項目	記号	条件	Min.	Typ.	Max.	単位
FOUT 波形シンメトリ	SYM	50% V _{IO} レベル	40		60	%

10. 電源投入シーケンス

10.1. 電源投入シーケンス

t_{R1} はパワーオンリセット*1を有効とするための制限事項です。本仕様を満足できない場合には、パワーオンリセットが正常に動作しない可能性があるため、必ず、ソフトウェアで初期設定を行ってください。確実にパワーオンリセットを有効とするためには、電源 OFF 後、 $V_{DD} = V_{BAT} = GND$ の状態を 10 秒以上確保してください。

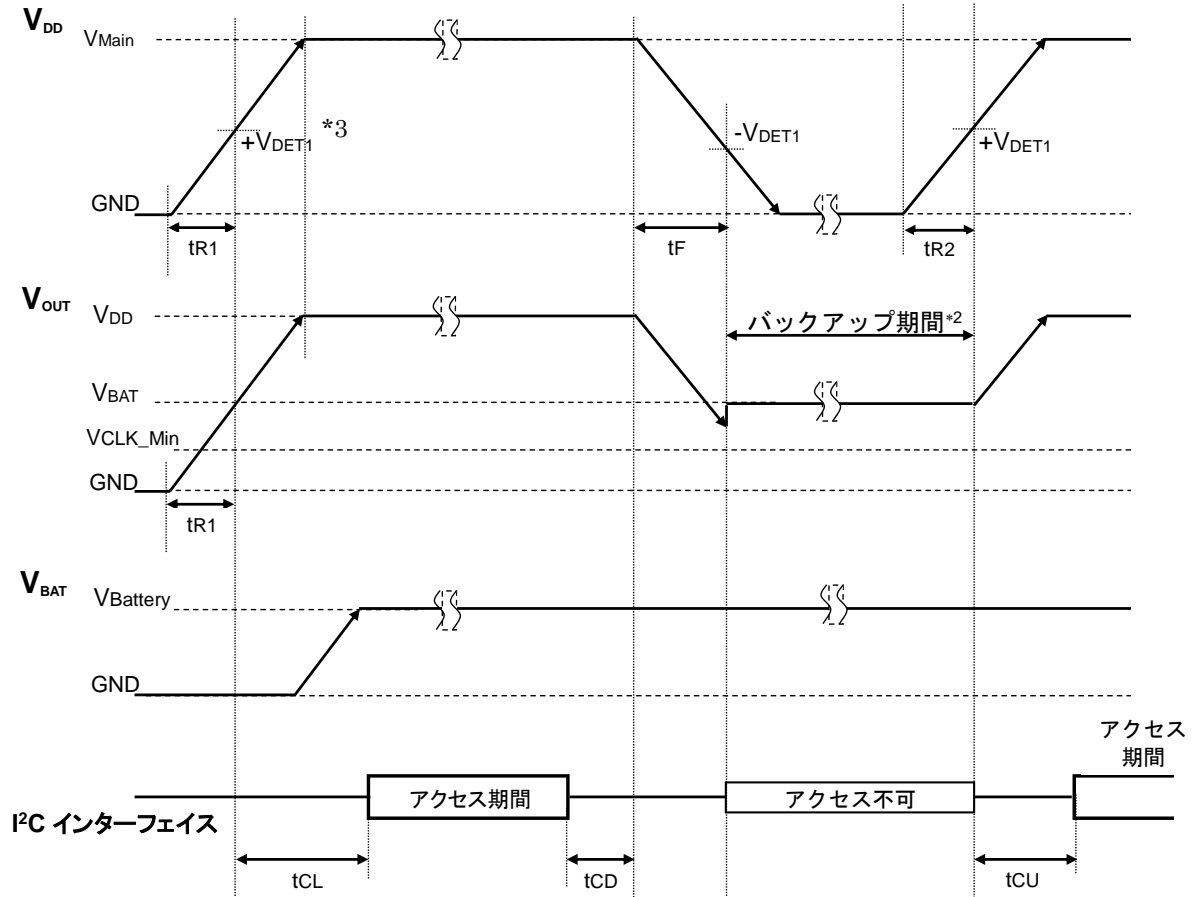


Figure 14 電源投入タイミング

Table 9 電源投入特性

*特記無き場合、 $GND = 0V$, $V_{IO} = 1.6V \sim 5.5V$, $T_a = -40^\circ C \sim +105^\circ C$

項目	記号	条件	Min.	Typ.	Max.	単位	
初期電源立上時間*1	t_{R1}	GND から V_{DD} または V_{BAT} に電源投入され V_{OUT} 電圧が上昇する時間	3 V	0.1	-	10	ms / V
			5 V	0.5	-	10	ms / V
電源投入時アクセス待機時間	t_{CL}	$V_{DD} = +V_{DET1}$ 到達後	30	-	-	ms	
電源降下前アクセス時間	t_{CD}	I ² C インターフェイスアクセス後のバックアップ切り替え開始時間	0	-	-	ms	
電源降下時間	t_F	V_{DD} から $V_{DD} = -V_{DET1}$ 到達までの時間	1	-	-	ms / V	
電源復帰立上時間	t_{R2}	GND から $V_{DD} = +V_{DET1}$ 到達までの時間	0.1	-	-	ms / V	
電源立上後アクセス待機時間	t_{CU}	電源復帰後から I ² C インターフェイスアクセス開始までの時間	40	-	-	ms	

*1 パワーオンリセットは V_{DD} , V_{BAT} どちらか先に入力された電源で機能します。

*2 バックアップ期間は電源に対するノイズ特性を示すものではありません。

バックアップ期間は十分に長い時間とします。(60 秒以上)

*3 バックアップ中の V_{DD} 電圧監視(VDET)は間欠動作間隔 31.25 ms のため、 V_{DD} が $+V_{DET1}$ に到達後から電源が切り替わるまでに最大 31.25 ms の遅延が生じます。Figure 30 電源切替状態遷移を参照ください。(Figure 30)

初回電源投入時の V_{DD} 電圧は、 $+V_{DET1}$ 以上まで上昇させてください。

10.2. 電源初期投入時およびバックアップ復帰時におけるアクセス動作の制限

- レジスターの動作は内蔵水晶振動子の発振クロックに連動しているため内蔵水晶振動子が発振停止状態では設定された動作ができません。そのため、初期電源投入時 および 電圧低下などで発振停止状態からの初期設定は内蔵水晶振動子が発振開始後に行われることを推奨します。

電源初期投入時

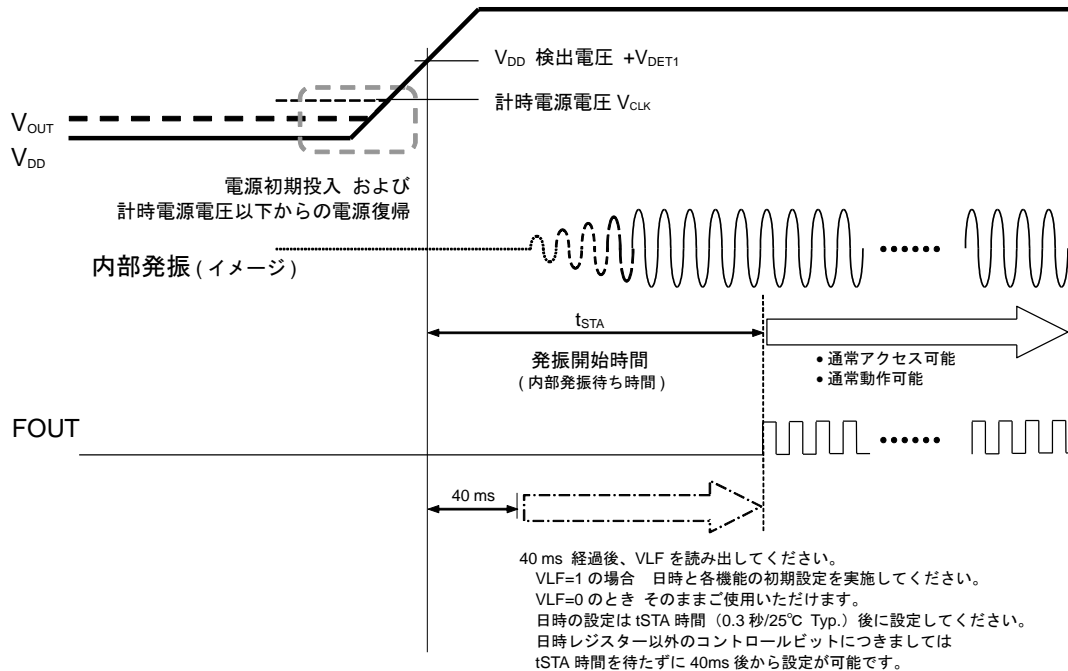


Figure 15 発振開始シーケンス(電源初期投入時)

バックアップ復帰時

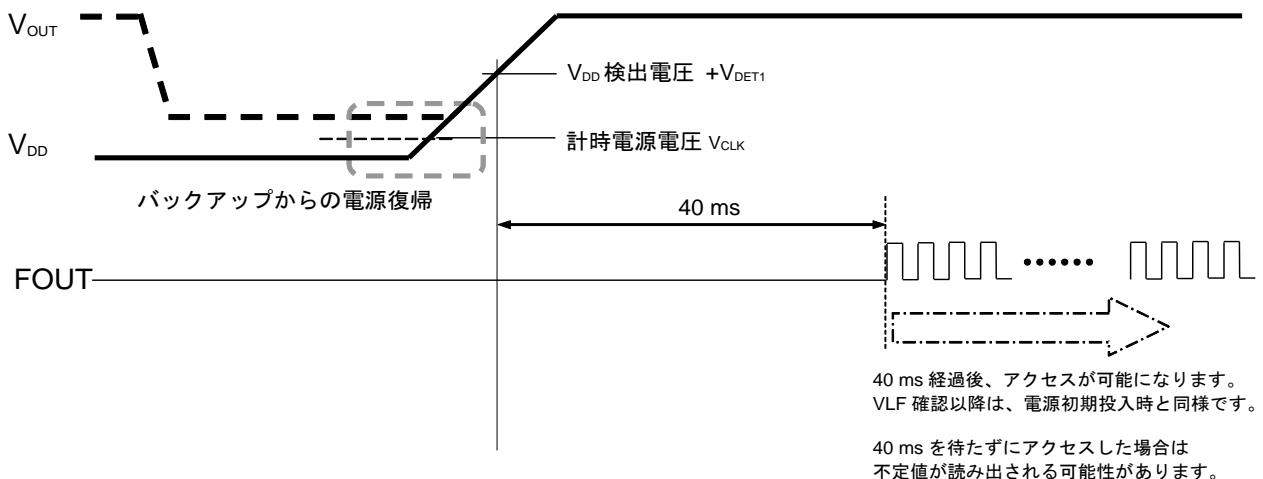


Figure 16 発振開始シーケンス(バックアップ復帰時)

10.3. ソフトウェアによるリセット

以下の手順でパワーオンリセットを発生することができます。

- 1) System Power ON
- 2) Wait 40 ms 以上 *1
- 3) ダミーリード *2
- 4) VLF bit = 1 を確認
- 5) Write 00h Address: Reg=32h *3 INIEN = 0b
- 6) Write 80h Address: Reg=3Fh TEST ビット = 1
- 7) Write 6Ch Address: Reg=D0h
- 8) Write 03h Address: Reg=D1h
- 9) Write 10h Address: Reg=D2h
- 10) Write 20h Address: Reg=D3h
- 11) Wait 2 ms 以上 自動解除) *4

*1 40 ms 待たずに 3) のダミーリードと 4) VLF リード実行後に VLF フラグを 0 リセットして VLF = 0b になるまで読み出す方法も可能です。

*2 ダミーリード アドレスは任意です。RX8111CE から送信される ACK/NACK は必ず無視してください。

*3 このコマンドは、VLF = "0" の場合でもソフトリセットを行う際に、必ず送信してください。VLF = "1" の時に送信しても影響ありません。

*4 ソフトウェアコマンド送信後からパワーオンリセット処理が完了するまでの時間です。ソフトウェアリセット以外で D0 ~ D3h へのデータ書き込みおよび TEST ビットのセットはしないでください。TEST ビットの 1 セットはパワーオンリセット発生のための例外処理です。ソフトウェアリセットが完了すると TEST ビットは 0 に自動リセットされます。

11. 周波数温度特性と時計精度

11.1. 周波数温度特性から時刻精度の求め方

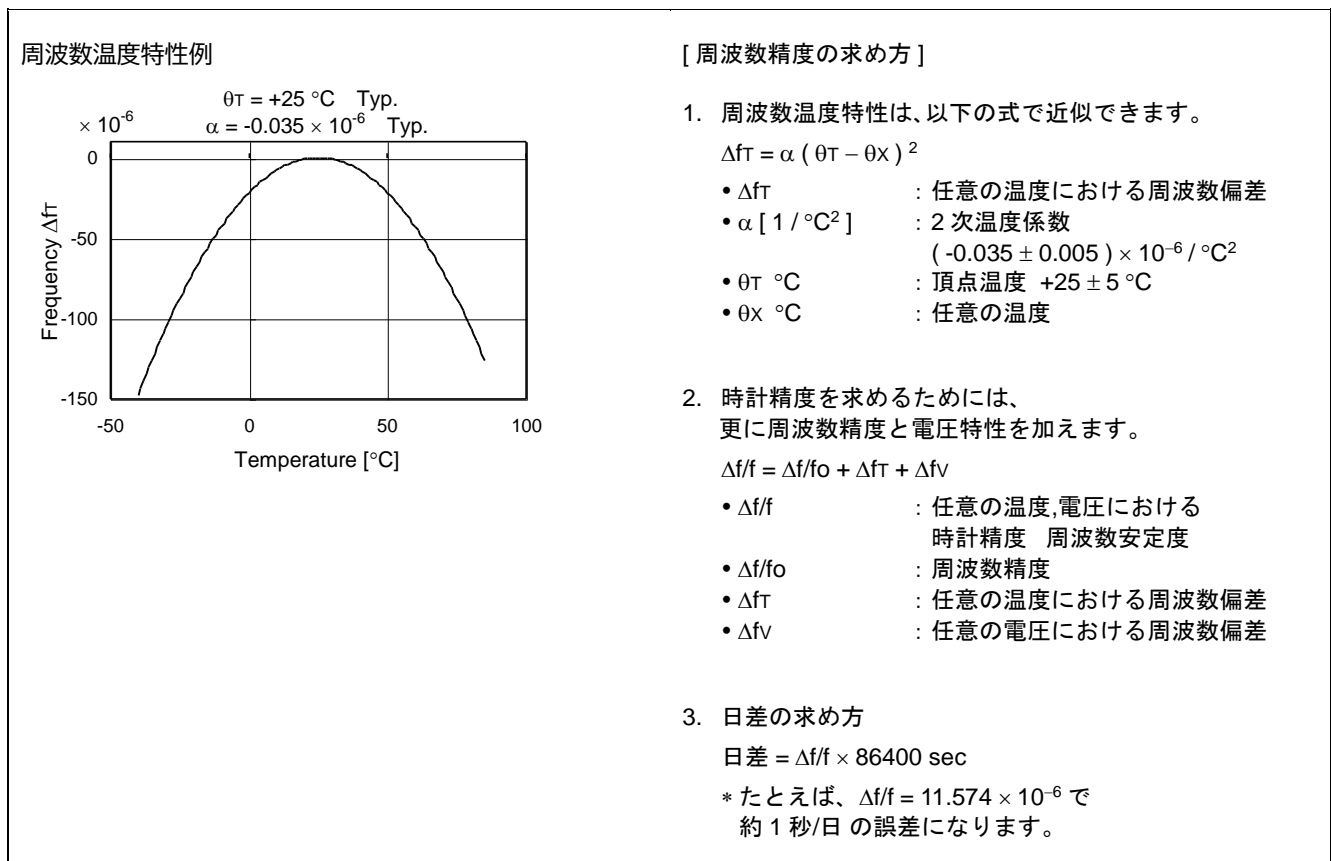


Figure 17 周波数温度特性

12. 取り扱い上の注意事項

1) 取り扱い上の注意事項

本モジュールは水晶振動子を内蔵していますので、過大な衝撃・振動を与えないようにしてください。
また、低消費電力実現のために CMOS IC を用いておりますので、以下に注意して使用してください。

- (1) 静電気
耐静電気破壊保護回路は内蔵しておりますが、過大な静電気が加わると IC が破壊されるおそれがありますので梱包、および運搬容器には導電性素材を使用してください。
はんだごてや測定回路などは高電圧リークの無いものを使用し実装時・作業時にも静電気対策をお願いいたします。
- (2) ノイズ
電源および入出力端子に過大な外来ノイズが印加されると誤動作やラッチアップ現象等による破壊の原因となることがあります。
安定動作のため本モジュールの電源端子の極力近い場所に 0.1 μ F 以上のセラミックパスコンを使用してください。本モジュールの近くには高いノイズを発生するデバイスを配置しないでください。
- (3) 入力端子の電圧
入力端子に入力電圧仕様範囲外の電圧が定常的に入力されると貫通電流が発生し消費電流の増加やラッチアップなどの原因になり内蔵 IC の破壊等を招く場合があります。入力端子は入力電圧仕様に従ってご使用頂き可能な限り V_{IO} か GND 直近の電圧を入力してください。
- (4) 未使用入力端子の処理
入力端子を開放状態(オープン)で使用されると消費電流の増加や不安定な動作を招く場合があります。未使用の入力端子は V_{IO} か GND に近い電圧に固定してください。

2) 実装上の注意事項

- (1) はんだ付け温度
パッケージ内部が +260 $^{\circ}$ C を越えますと水晶振動子の特性劣化および破壊を招く場合がありますので、弊社ははんだ耐熱性評価プロファイルを越えない領域でのご使用を推奨します。ご実装前に必ず温度と時間など実装条件をご確認ください。
条件変更時も同様の確認後にご使用ください。
- (2) 実装機
汎用実装機の使用が可能です。使用機器、条件等によっては実装時の衝撃力により内蔵の水晶振動子の破壊を招く場合がありますので、ご使用前には必ず貴社にてご確認ください。条件変更時も同様の確認後にご使用ください。
実装時・作業時には静電気対策をお願いいたします。
- (3) 超音波洗浄
超音波洗浄は、使用条件によっては内蔵の水晶振動子が共振破壊される場合があります。
洗浄機の種類、パワー、時間、槽内の状態等のご使用条件はお客様毎に異なりますので超音波洗浄の保証はいたしかねます。
- (4) 実装方向
逆向きに実装しますと破壊の原因となります。方向を確認した上で実装を行なってください。
- (5) 端子間リーク
製品が汚れていたり結露している状態で電源投入しますと端子間リークを招く場合がありますので、洗浄後に乾燥させた後に電源を投入してください。
- (6) バックアップ電池実装
充電済みのバックアップ電池をはんだ実装する際は、誤動作を防止するために電池を接続する端子を GND 電位に固定した状態でバックアップ電池を実装してください。実装作業時には静電気対策を実施してください。

13. 機能概要およびレジスターテーブル

注意事項

初期設定では、意図しない割り込み出力などによる影響を防止するために全ての機能についてシステムに適した動作許可、停止等を設定してください。

13.1. 機能概要

1) 時計カレンダー機能

西暦の下二桁の年、月、日、曜、時、分、秒のデータ設定 / 計時 / 読み出しが可能です。

西暦の下二桁が 00 と 4 の倍数のときはうるう年と認識して 2 月を 29 日までカウントします。

また、うるう秒補正のための 60 秒の書き込みに対応しています。

2) ウェイクアップタイマー割り込み機能

ソースクロック 1/60 Hz, 1 Hz, 64 Hz, 4096 Hz から選択して、244 μ s ~ 32 年までのタイマー時間が設定できます (24 bit x 1 ch)。

タイマー完了時に /INT 端子から割り込み出力後オトリリリースし、指定された周期でオトリリピートできるため、定周期ウェイクアップ、またウォッチドッグタイマーのような使い方もできます。

割り込み発生時には TF ビット = "1"、および /INT 端子の LOW アクティブでウェイクアップタイマー割り込みの発生を検知できます。この機能はカウント中の値を読み出すことが可能です。また一時停止や V_{DD}/V_{BAT} 選択状態に連動した動作も可能で、装置稼働積算時間計など、さまざまな用途にご利用いただけます。

3) アラーム割り込み機能

現在時刻が設定された日、曜、時、分、秒、に一致すると割り込みを出力する機能です。

割り込みイベント発生時には AF ビット = "1" および /INT 端子の LOW アクティブで、割り込みの発生を知ることができます。

4) 動作電圧低下検出機能 (VLF)

V_{OUT} 電圧の低下を検出する機能です。

初期電源投入時およびバックアップ状態からのウェイクアップ復帰時に電圧低下の発生有無を判定することができます。

5) バックアップバッテリー電圧低下検出機能 (VLOW)

V_{BAT} 端子に接続されたバッテリーの電圧低下を検出することができます。

6) 発振停止検出機能 (XST)

内部水晶発振が停止したことを検出する機能です。

7) FOUT 機能(クロック出力)

FOUT 出力端子から 32.768 kHz, 1024 Hz, 1 Hz のクロック出力を得ることができます。

クロック出力を使用しない場合にはウェイクアップタイマー割り込み出力 (CMOS) に割り当てることが可能です。

8) 自動電源切替

V_{DD} 電圧低下を監視しバックアップ電源に自動切替ができます。

バックアップ電源切替電圧: 1.2 V Min.

9) タイムスタンプ機能

イベント発生時に時刻情報を記録する機能で、例えばシステムのソフトウェアアップデート時刻や、電池交換した時刻、または異常アラート発生時刻などにご利用いただけます。

本タイムスタンプ機能は、バックアップ電源駆動時でも動作して、堅牢性の高いシステム構築に寄与いたします。

タイムスタンプトリガーは、EVIN 端子入力、自己監視検出 (VLF, VLOW, XST)、および I²C コマンドなどから選択することができます。

年 ~ 1/256 秒のタイムスタンプ情報を 8 回記録がきます。

EVIN 端子は可変レートチャタリングキャンセル機能付きです。

10) タイムスタンプメモリー (User RAM)

8 bit x 64 word = 512 bit メモリーを内蔵しています。

タイムスタンプメモリーからユーザーメモリーに切り替えることが可能です。

13.2. レジスターテーブル

13.2.1. レジスターテーブル

Table 10 レジスターテーブル (1)

Address h	Function	bit 7	bit 6	bit 5	bit 4	bit 3	bit 2	bit 1	bit 0
10	SEC	z	40	20	10	8	4	2	1
11	MIN	z	40	20	10	8	4	2	1
12	HOUR	z	z	20	10	8	4	2	1
13	WEEK	z	6	5	4	3	2	1	0
14	DAY	z	z	20	10	8	4	2	1
15	MONTH	z	z	z	10	8	4	2	1
16	YEAR	80	40	20	10	8	4	2	1
17	MIN Alarm	AE	40	20	10	8	4	2	1
18	HOUR Alarm	AE	•	20	10	8	4	2	1
19	WEEK Alarm	AE	6	5	4	3	2	1	0
	DAY Alarm		•	20	10	8	4	2	1
1A	Timer Counter 0	128	64	32	16	8	4	2	1
1B	Timer Counter 1	32768	16384	8192	4096	2048	1024	512	256
1C	Timer Counter 2	8388608	4194304	2097152	1048576	524288	262144	131072	65536
1D	Extension Register	FSEL1	FSEL0	USEL	TE	WADA	ETS	TSEL1	TSEL0
1E	Flag Register	POR	z	UF	TF	AF	EVF	VLF	XST
1F	Control Register	z	z	UIE	TIE	AIE	EIE	z	STOP

Address h	Function	bit 7	bit 6	bit 5	bit 4	bit 3	bit 2	bit 1	bit 0
20	Time Stamp 1/1024S	--	--	--	--	--	--	1/512	1/1024
21	Time Stamp 1/256S	1/2	1/4	1/8	1/16	1/32	1/64	1/128	1/256
22	Time Stamp SEC	z	40	20	10	8	4	2	1
23	Time Stamp MIN	z	40	20	10	8	4	2	1
24	Time Stamp HOUR	z	z	20	10	8	4	2	1
25	Time Stamp WEEK	z	6	5	4	3	2	1	0
26	Time Stamp DAY	z	z	20	10	8	4	2	1
27	Time Stamp MONTH	z	z	z	10	8	4	2	1
28	Time Stamp YEAR	80	40	20	10	8	4	2	1
29	Status Stamp	z	z	VLOW	VCMP	VDET	z	XST	z
2A	No Function *7	z	z	z	z	z	z	z	z
2B	EVIN Setting	EHL	ET1	ET0	PDN	PU1	PU0	OVW	-
2C	SEC Alarm	AE	40	20	10	8	4	2	1
2D	Timer Control	z	z	z	z	TBKON	TBKE	TMPIN	TSTP
2E	Time Stamp control 0	z	z	z	z	z	z	z	COMTG
2F	Command Trigger	z	z	z	z	z	z	z	z

- *1. 初期電源投入時及びバックアップからの復帰時に VLF = "1" のときは、日時データおよび全ての機能状態を再設定してください。
- *2. 曜を除き非存在の日付、時刻を設定しないでください。非存在日時からのカウント動作は保証できません。
- *3. 'z' マークは、書き込み無効で読み出し値は常に "0" です。
- *4. '•' マークは 0/1 を Write / Read することができる RAM bit です。
- *5. '--' マークは書き込み無効です。読み出し値の 0/1 は不定です。
- *6. レジスターテーブルに記載のアドレス以外へは Write / Read しないでください。
- *7. No Function レジスターに Write / Read しても RTC 機能に影響は有りません。

Table 11 レジスターテーブル (2)

Address h	Function	bit 7	bit 6	bit 5	bit 4	bit 3	bit 2	bit 1	bit 0
30	No Function *8	z	z	z	z	z	z	z	z
31	No Function *8	z	z	z	z	z	z	z	z
32	Power Switch Control	CHGEN	INIEN	z	z	SWSEL1	SWSEL0	SMPT1	SMPT0
33	Status Monitor	z	EVIN	z	z	VCMP	z	VLOW	z
34	Time Stamp Control 1	z	z	z	z	z	EISEL	TSCLR	TSRAM
35	Time Stamp Control 2	•	z	z	z	ECMP	EVDET	EVLOW	EXST
36	Time Stamp Control 3	z	z	z	TSFUL	TSEMP	TSAD2	TSAD1	TSAD0
37	No Function *8	z	z	z	•	z	z	z	•
38-3D	No Function *8	z	z	z	z	z	z	z	z
3E	No Function *8	-	-	-	-	-	-	-	-
3F	TEST	TEST	z	z	z	z	z	z	z

Address h	Function	bit 7	bit 6	bit 5	bit 4	bit 3	bit 2	bit 1	bit 0
40,50,60,70	Time stamp 1/256S	1	2	4	8	16	32	64	128
41,51,61,71	Time Stamp SEC	•	40	20	10	8	4	2	1
42,52,62,72	Time Stamp MIN	•	40	20	10	8	4	2	1
43,53,63,73	Time Stamp HOUR	•	•	20	10	8	4	2	1
44,54,64,74	Time Stamp DAY	•	•	20	10	8	4	2	1
45,55,65,75	Time Stamp MONTH	•	•	•	10	8	4	2	1
46,56,66,76	Time Stamp YEAR	80	40	20	10	8	4	2	1
47,57,67,77	Status stamp	•	•	VLOW	VCMP	VDET	•	XST	•
48,58,68,78	Time stamp 1/256S	1	2	4	8	16	32	64	128
49,59,69,79	Time Stamp SEC	•	40	20	10	8	4	2	1
4A,5A,6A,7A	Time Stamp MIN	•	40	20	10	8	4	2	1
4B,5B,6B,7B	Time Stamp HOUR	•	•	20	10	8	4	2	1
4C,5C,6C,7C	Time Stamp DAY	•	•	20	10	8	4	2	1
4D,5D,6D,7D	Time Stamp MONTH	•	•	•	10	8	4	2	1
4E,5E,6E,7E	Time Stamp YEAR	80	40	20	10	8	4	2	1
4F,5F,6F,7F	Status stamp	•	•	VLOW	VCMP	VDET	•	XST	•

- *1. 初期電源投入時及びバックアップからの復帰時に VLF = "1" のときは、日時データと全ての機能について再設定を行ってください。
- *2. TEST ビット(3Fh bit7)がセットされると消費電流増加や時刻精度の悪化を招く場合があります。
初期化以降必ず"0"にクリアして使用してください。
- *3. 非存在の日付、時刻を設定しないでください。非存在日時からのカウント動作は保証できません。
- *4. 'z' マークは、書き込み無効で、読み出し値は常に"0"です。
- *5. '•' マークは 0/1 を Write / Read することができる RAM bit です。
- *6. '-' マークは書き込み無効です。読み出し値の 0/1 は不定です。
- *7. レジスターテーブルに記載のアドレス以外へは Write / Read しないでください。
- *8. No Function レジスターに Write / Read しても RTC 機能に影響は有りません。

13.2.2. リセット後のレジスター初期値

パワーオンリセットによって初期化される値です。

Table 12 レジスター初期値 (1)

Address h	Function	bit 7	bit 6	bit 5	bit 4	bit 3	bit 2	bit 1	bit 0
10	SEC	0	X	X	X	X	X	X	X
11	MIN	0	X	X	X	X	X	X	X
12	HOUR	0	0	X	X	X	X	X	X
13	WEEK	0	X	X	X	X	X	X	X
14	DAY	0	0	X	X	X	X	X	X
15	MONTH	0	0	0	X	X	X	X	X
16	YEAR	X	X	X	X	X	X	X	X
17	MIN Alarm	1	X	X	X	X	X	X	X
18	HOUR Alarm	1	X	X	X	X	X	X	X
19	WEEK Alarm	1	X	X	X	X	X	X	X
	DAY Alarm		X	X	X	X	X	X	X
1A	Timer Counter 0	X	X	X	X	X	X	X	X
1B	Timer Counter 1	X	X	X	X	X	X	X	X
1C	Timer Counter 2	X	X	X	X	X	X	X	X
1D	Extension Register	0	0	0	0	0	0	1	0
1E	Flag Register	1	0	0	0	0	0	1	X
1F	Control Register	0	0	0	0	0	0	0	0

Address h	Function	bit 7	bit 6	bit 5	bit 4	bit 3	bit 2	bit 1	bit 0
20	Time Stamp 1/1024S	0	0	0	0	X	X	X	X
21	Time Stamp 1/256S	X	X	X	X	X	X	X	X
22	Time Stamp SEC	0	X	X	X	X	X	X	X
23	Time Stamp MIN	0	X	X	X	X	X	X	X
24	Time Stamp HOUR	0	0	X	X	X	X	X	X
25	Time Stamp WEEK	0	X	X	X	X	X	X	X
26	Time Stamp DAY	0	0	X	X	X	X	X	X
27	Time Stamp MONTH	0	0	0	X	X	X	X	X
28	Time Stamp YEAR	X	X	X	X	X	X	X	X
29	Status Stamp	0	0	X	X	X	0	X	0
2A	No Function	0	0	0	0	0	0	0	0
2B	EVIN Setting	0	0	0	0	0	0	0	0
2C	SEC Alarm	0	0	0	0	0	0	0	0
2D	Timer Control	0	0	0	0	0	0	0	0
2E	Time Stamp control 0	0	0	0	0	0	0	0	0
2F	Command Trigger	0	0	0	0	0	0	0	0

【 X: 0/1 は不定です 】

【 0: リセット状態 】

【 1: セット状態 】

Table 13 レジスター初期値 (2)

Address h	Function	bit 7	bit 6	bit 5	bit 4	bit 3	bit 2	bit 1	bit 0
30	No Function	0	0	0	0	0	0	0	0
31	No Function	0	0	0	0	0	0	0	0
32	Power Switch Control	0	0	0	0	0	1	0	0
33	EVIN Monitor	0	X	0	0	0	0	0	0
34	Time Stamp Control 1	0	0	0	0	0	0	0	0
35	Time Stamp Control 2	0	0	0	0	0	0	0	0
36	Time Stamp Control 3	0	0	0	0	1	1	1	1
37	No Function	0	0	0	0	0	0	0	0
38-3D	No Function	0	0	0	0	0	0	0	0
3E	No Function	X	X	X	X	X	X	X	X
3F	TEST	0	0	0	0	0	0	0	0

Address h	Function	bit 7	bit 6	bit 5	bit 4	bit 3	bit 2	bit 1	bit 0
40,50,60,70	Time Stamp 1/256S	X	X	X	X	X	X	X	X
41,51,61,71	Time Stamp SEC	X	X	X	X	X	X	X	X
42,52,62,72	Time Stamp MIN	X	X	X	X	X	X	X	X
43,53,63,73	Time Stamp HOUR	X	X	X	X	X	X	X	X
44,54,64,74	Time Stamp WEEK	X	X	X	X	X	X	X	X
45,55,65,75	Time Stamp DAY	X	X	X	X	X	X	X	X
46,56,66,76	Time Stamp Year	X	X	X	X	X	X	X	X
47,57,67,77	Status Stamp	X	X	X	X	X	X	X	X
48,58,68,78	Time stamp 1/256S	X	X	X	X	X	X	X	X
49,59,69,79	Time Stamp SEC	X	X	X	X	X	X	X	X
4A,5A,6A,7A	Time Stamp MIN	X	X	X	X	X	X	X	X
4B,5B,6B,7B	Time Stamp HOUR	X	X	X	X	X	X	X	X
4C,5C,6C,7C	Time Stamp DAY	X	X	X	X	X	X	X	X
4D,5D,6D,7D	Time Stamp MONTH	X	X	X	X	X	X	X	X
4E,5E,6E,7E	Time Stamp YEAR	X	X	X	X	X	X	X	X
4F,5F,6F,7F	Status Stamp	X	X	X	X	X	X	X	X

- 【 X: 0/1 は不定です】
 【 0: リセット状態 】
 【 1: セット状態 】

13.3. レジスター概要

13.3.1. 時計・カレンダーレジスター (10h - 16h)

秒 ~ 年までを計時するカウンターレジスターです。

* 詳細は [項 14.1. [時計カレンダー説明](#)] を参照してください。

13.3.2. ウェイクアップタイマー用ダウンカウンター (1Ah - 1Ch, 2Dh)

ウェイクアップタイマー割り込み機能の、カウントダウン中の値を読み出すレジスターです。

当機能を使用するには、TE, TF, TIE, TSEL1, TSEL0, TBKON, TBKE ビットと共に使用します。

当機能を使用しない場合は、TIE = TE = "0"としてダウンカウントを停止してください。

* 詳細は [項 14.2. [ウェイクアップタイマー割り込み機能](#)] を参照してください。

13.3.3. アラームレジスター (17h - 19h)

アラーム割り込み機能を使用して [日], [曜], [時], [分], [秒] などに対する割り込みイベントを得たいときに、AIE, AF ビット および WADA ビットと共に設定し使用します。当機能を使用しない場合は、AIE = "0"とすることでデータの内容は任意です。

* 詳細は [項 14.3. [アラーム割り込み機能](#)] を参照してください。

13.3.4. 機能関連レジスター (1Dh - 1Fh)

1) FSEL1, FSEL0 bit

FOUT 機能を使用するとき、FOUT 出力端子の出力周波数、ON/OFF を設定するビットです。

FOUT 機能を使用しない場合の設定例 (FSEL1, FSEL0 は "1")

* 詳細は [項 14.6. [FOUT 機能 \(クロック出力機能\)](#)] を参照してください。

2) USEL, UF, UIE bit

時刻更新割り込み機能の動作を制御するビットです。

当機能を使用しない場合の設定例 (USEL, UIE は "0", UF は不問)

* 詳細は [項 14.4. [時刻更新割り込み機能](#)] を参照してください。

3) TE, TF, TIE, TSEL1, TSEL0, TSTP, TBKON, TBKE, TMPIN bit

ウェイクアップタイマー割り込み機能の動作を制御するビットです。

当機能を使用しない場合の設定例 (TE, TIE, TSTP, TMPIN = (0,0,0,0), TSEL1, TSEL0 = (1,0), TF は不問)

4) WADA, AF, AIE bit

アラーム割り込み機能の動作を制御するビットです。

当機能を使用しない場合の設定例 (WADA は "1", AIE は "0", AF は不問)

5) ETS, EVF, EIE bit

タイムスタンプ機能動作を制御するビットです。

当機能を使用しない場合の設定例 (ETS, EIE は "0", EVF は不問)

* 詳細は [項 14.8. [タイムスタンプ機能](#)] を参照してください。

6) VLF, POR, XST bit

本製品の状態を検出して、結果を保持するフラグビットです。

初期電源投入時、電源電圧の低下など内部状態を検出して、"0" → "1" に変化します。

* 詳細は [項 14.5. [動作状態検出機能](#)] を参照してください。

7) STOP bit

計時動作を停止させるためのビットです。STOP ビットが "1" の場合は機能動作が以下ようになります。

* 停止 1) 年, 月, 日, 曜, 時, 分, 秒, 1/128, 1/512 の更新が停止

• 計時, カレンダー動作の更新が全て停止します。

それに伴い、アラーム割り込み, 時刻更新割り込みイベントが発生しなくなります。

また、タイムスタンプの時刻データは停止している時刻になります。

(1/512 は 1024 秒タイムスタンプに利用されます。14.8.5 参照)

* 停止 2) ウェイクアップタイマー割り込み機能の一部が停止

• ウェイクアップタイマーのソースクロック設定が 64 Hz, 1 Hz, 1/60 Hz のときは、

カウントが停止します。(ソースクロック設定が 4096 Hz 時のみ、動作可能)

* 停止 3) FOUT は、選択周波数によっては出力が停止します。

• 32.768 kHz, 1024 Hz を選択出力しているときは、継続出力します。

• 1 Hz を選択出力しているときは、FOUT 出力が停止します。

* 停止 4) 電源監視機能が停止しますので、バックアップへの移行等ができません。

13.3.5. 電源切替関連レジスター (32h)

* 詳細は [[項 14.7. バックアップ電源切替機能](#)] を参照してください。

- 1) CHGEN bit
バックアップバッテリーへの充電許可を設定するビットです。
- 2) INIEN bit
電源切替動作およびバックアップ時の I/F 停止を設定するビットです。
- 3) SMPT1, SMPT0 bit
内蔵 MOS スイッチの電圧監視回路の間欠動作アクティブ時間を設定するためのビットです。
- 4) SWSEL1, SWSEL0 bit
バックアップ切替機能を使用しない場合に、内蔵 MOS スイッチを設定するビットです。

13.3.6. タイムスタンプ関連レジスター

* 詳細は [[項 14.8. タイムスタンプ機能](#)] を参照してください。

- 1) タイムスタンプおよびステータス記録レジスター (20h ~ 29h, 40h - 7Fh)
イベント発生時に 1/1024 秒 ~ Year までのタイムスタンプデータと内部状態を記録するレジスターです。
- 2) EVIN 端子制御レジスター (2Bh)
EVIN 端子設定をするレジスターです。
- 3) コマンドトリガ・タイムスタンプ制御レジスター (2Eh - 2Fh)
I²C アクセスを使ってタイムスタンプのトリガを行うときに使用するレジスターです。
- 4) タイムスタンプトリガ制御レジスター (35h)
EVIN 端子制御以外でタイムスタンプトリガを行うときに使用するレジスターです。

13.3.7. 動作状態検出レジスター (33h)

* 詳細は [[項 14.5. 動作状態検出機能](#)] を参照してください。

- 1) EVIN bit
EVIN 端子の H/L レベル状態を示します。
- 2) VCMP bit
VCMP の比較結果を示します。
- 3) VLOW bit
VLOW の検出結果を示します。

13.3.8. ユーザーレジスター (40h - 7Fh)

34h の TSRAM bit "0" の設定で、任意データを Write / Read することができるユーザーメモリーとして使用できます。

14. 使用方法

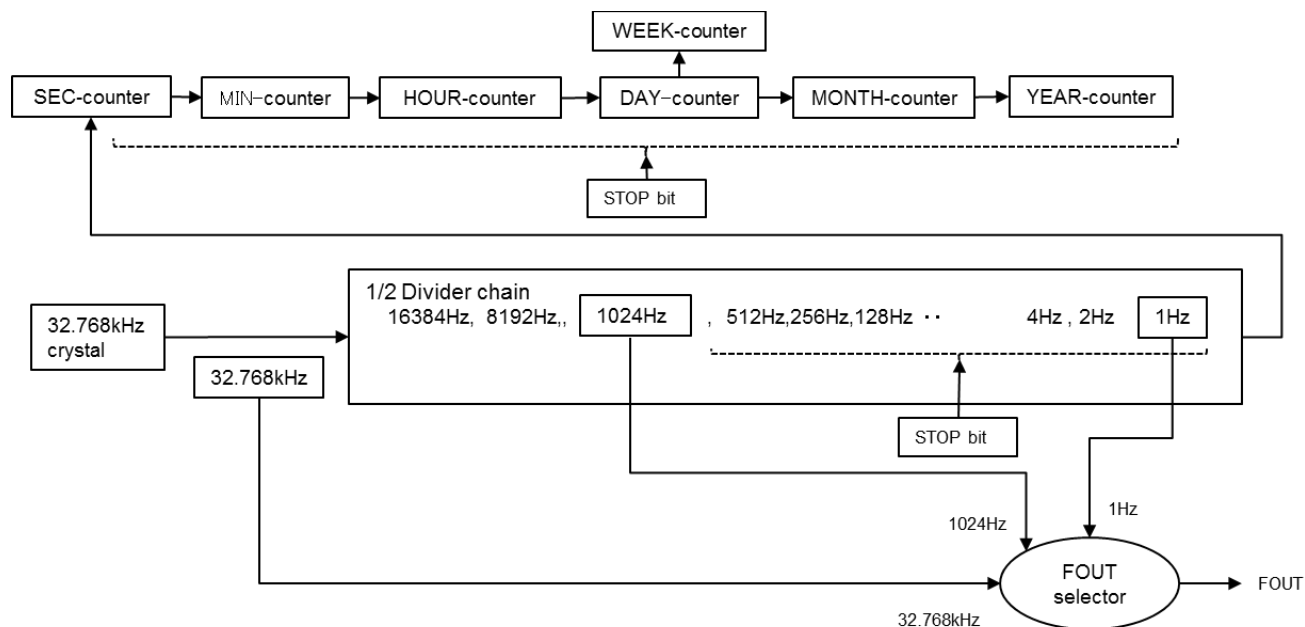


Figure 18 基本(32 kHz 発振、カウンター、FOUT)機能

14.1. 時計カレンダー説明

通信開始時に、時刻データは固定され、通信終了時に自動で時刻補正されますので時計カレンダーにアクセスする場合は、必要なデータ範囲をオートインクリメント機能を利用して一括読み出しアクセスを行うことを推奨します。

STOP ビットを読み出しに使用するとその都度時刻を停止させるため大幅な時刻遅れの原因になります。STOP ビットは時報に合わせて時刻を再スタートさせるようなシーンに限定してご利用ください。

Table 14 時計・カレンダー設定例

88年2月29日(日曜日)17時39分45秒(うるう年)

Address h	Function	bit 7	bit 6	bit 5	bit 4	bit 3	bit 2	bit 1	bit 0
10	SEC	0	1	0	0	0	1	0	1
11	MIN	0	0	1	1	1	0	0	1
12	HOUR	0	0	0	1	0	1	1	1
13	WEEK	0	0	0	0	0	0	0	1
14	DAY	0	0	1	0	1	0	0	1
15	MONTH	0	0	0	0	0	0	1	0
16	YEAR	1	0	0	0	1	0	0	0

* 存在しない時刻データが書き込まれた場合は 正常な動作ができない原因になります。

* 時刻設定時に STOP ビットを併用すると任意のタイミングで計時スタートできます。

14.1.1. 時計カウンター

1) SEC, MIN レジスター

00~59 までの 60 進 BCD カウンターです。下位レジスターからの桁上げタイミングでインクリメントされ、59→00 のタイミングで上位レジスターに桁上げが発生します。

* SEC レジスターに書き込みを行うと、1 秒未満の内部カウンター (512 Hz ~ 1 Hz) が 0 リセットされます。RTC 時刻を読み出して再びライトするリードモデファイライトを行うと秒未満のゼロクリアが累積して大幅な時刻遅れを招く場合がありますのでご注意ください。9.9 秒まで進んでいた 9 秒を読み出して再び 9 秒を書き込むと 9.0 秒になり、約 1 秒の時刻遅れが生じます。

2) HOUR レジスター

24 進 BCD カウンター(24 時間制)です。下位レジスターからの桁上げでインクリメントされます。

3) うるう秒対応

うるう秒の補正をするために、秒カウンターに 60 秒を書き込んだ場合、1 秒後の桁上げで 0 秒となり以降通常の 59 秒までのカウントを行います。60 秒から 0 秒への桁上げ時は、分桁以降の上位桁への桁上げは行われません。

14.1.2. 曜日カウンター

● 曜を bit 0 ~ bit 6 までの 7 ビットで示します。

01h 曜 → 02h 曜 → 04h 曜 → 08h 曜 → 10h 曜 → 20h 曜 → 40h 曜 (→ 01h 曜 → 02h 曜 ~) の順に更新します。

このレジスターは上位のレジスターへ桁上げ動作はしません。また、年・月・日と連動していませんので、これらのレジスターを変更した場合は、対応した曜データをセットする必要があります。曜日カウンターを使用しない場合は、初期化時に 01h ~ 40h までの任意のデータを書き込んで以降は無視してください。

● 曜日の値の設定

Table 15 WEEK レジスター

Day	bit 7	bit 6	bit 5	bit 4	bit 3	bit 2	bit 1	bit 0	Data
Sunday	0	0	0	0	0	0	0	1	01h
Monday	0	0	0	0	0	0	1	0	02h
Tuesday	0	0	0	0	0	1	0	0	04h
Wednesday	0	0	0	0	1	0	0	0	08h
Thursday	0	0	0	1	0	0	0	0	10h
Friday	0	0	1	0	0	0	0	0	20h
Saturday	0	1	0	0	0	0	0	0	40h

* 複数の曜日を "1" に設定するなど上記以外の設定はしないでください。

14.1.3. カレンダーカウンター

1) [DAY], [MONTH] レジスター

[DAY] レジスターは、月・うるう年に連動した可変型の [日] を表す 28 ~ 31 進 BCD カウンターで、[MONTH] レジスターは、12 進の [月] を表す BCD カウンターです。下位レジスターからの桁上げでインクリメントされます。

Table 16 DAY, MONTH レジスター

		Jan.	Feb.	Mar.	Apr.	May	Jun.	Jul.	Aug.	Sep.	Oct.	Nov.	Dec.
Days	Normal year	31	28	31	30	31	30	31	31	30	31	30	31
	Leap year	31	29	31	30	31	30	31	31	30	31	30	31

2) [YEAR] レジスター

● 00 ~ 99 年までの BCD カウンターです。下位レジスターからの桁上げでインクリメントされます。

● 2001 年 ~ 2099 年までを自動でうるう年判定し [DAY] レジスターに反映させます。

● 本 RTC は 00 年と 4 の倍数年をうるう年として動作します。

このため 西暦 2100 年, 2200 年, 2300 年はソフトウェアで平年への変更対応が必要です。

<うるう年・平年の定義>

うるう年: 4 で割り切れる西暦年 および 400 で割り切れる西暦年

例: 2004, 2008, 2012,,, 2096, 2000, 2400, 2800,,,

平年: 4 で割り切れない西暦年 および 100 で割り切れる西暦年

例: 2001, 2002, 2003, 2005,,,2099, 2100, 2200, 2300, 2500,,,

14.2. ウェイクアップタイマー割り込み機能

244.14 μ s ~ 32 年までの任意の周期で割り込みを発生させる機能です。
 一時停止することが可能で電源切替と連動させて主電源動作の積算時間計としても利用できます。
 * 割り込み発生時の /INT からの "L" 出力は、7.813 ms で自動解除 されます。

14.2.1. ウェイクアップタイマー割り込み機能関連レジスター

Table 17 ウェイクアップタイマー割り込みレジスター

Address h	Function	bit 7	bit 6	bit 5	bit 4	bit 3	bit 2	bit 1	bit 0
1A	Timer Counter 0	128	64	32	16	8	4	2	1
1B	Timer Counter 1	32768	16384	8192	4096	2048	1024	512	256
1C	Timer Counter 2	8388608	4194304	2097152	1048576	524288	262144	131072	65536
1D	Extension Register	FSEL1	FSEL0	USEL	TE	WADA	ETS	TSEL1	TSEL0
1E	Flag Register	POR	z	UF	TF	AF	EVF	VLF	XST
1F	Control Register	z	z	UIE	TIE	AIE	EIE	z	STOP
2D	Timer Control	z	z	z	z	TBKON	TBKE	TMPIN	TSTP

- * 動作設定は、はじめに TE ビットを "0" クリアしてください。
- * 機能を使用しないときは、Timer Counter レジスターを RAM レジスターとして使用できます。
 その場合は TE, TIE = "0" に設定して機能を停止させてください。

- 1) ウェイクアップタイマー用ダウンカウンター Timer Counter 2, 1, 0
 - ・プリセットブル・ダウンカウンターの初期値 (プリセット値) を設定するレジスターで、
 カウント値は 1 ~ 16777216 までの任意の値を設定できます。
 * プリセット値の書き込みは、必ず TE ビットが "0" の状態で行ってください。
 - ・本レジスターを読み出すとき、
 TE ビットが "0" のときは カウントダウン初期値(プリセット値)が読み出せます。
 TE ビットが "1" のときは カウントダウン中のカウント値が読み出せます。
 (但し、読み出されるデータはホールドされていません。データ変化中の場合がありますので正しいデータを得るために 2 度読み比較などを行ってください。)

- 2) TSEL1, TESL0 ビット
 カウントダウン周期 (ソースクロック) を選択するビットです。
 * ソースクロックの設定は、必ず TE ビットを "0" にクリアしてから行ってください。

Table 18 TSEL ビット、ソースクロック選択

TSEL1 (bit 1)	TSEL0 (bit 0)	ソースクロック		自動復帰時間 (tRTN)
		周波数	周期	
0	0	4096 Hz	244.14 μ s	122 μ s
0	1	64 Hz	15.625 ms	7.813 ms
1	0	1 Hz	1 秒	7.813 ms
1	1	1/60 Hz	1 分	7.813 ms

- *1) /INT 端子の自動復帰時間 tRTN は、ソースクロックによって上記の様に異なります。
- *2) TE=1 設定後の初回のカウントダウンまたはカウント再開した後の初回のカウントダウンは
 選択したソースクロックより短い時間で発生します。

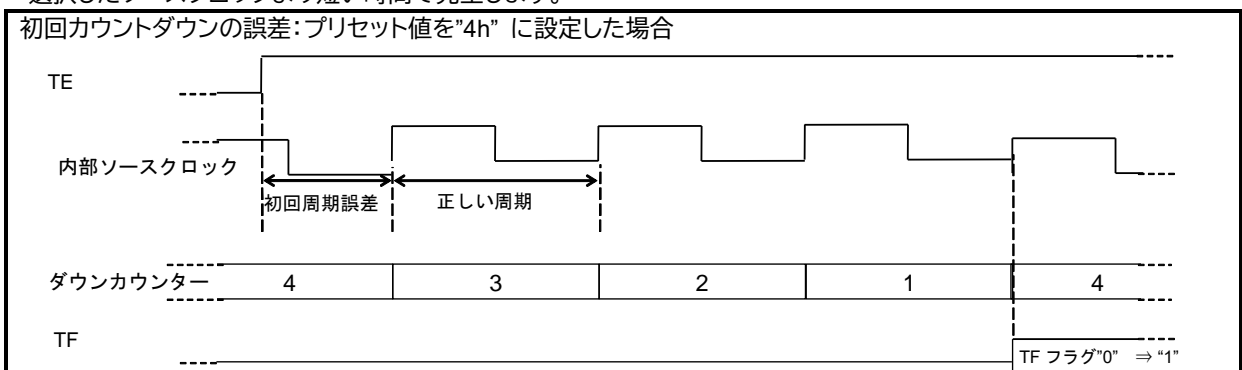


Figure 19 ウェイクアップタイマー初回誤差

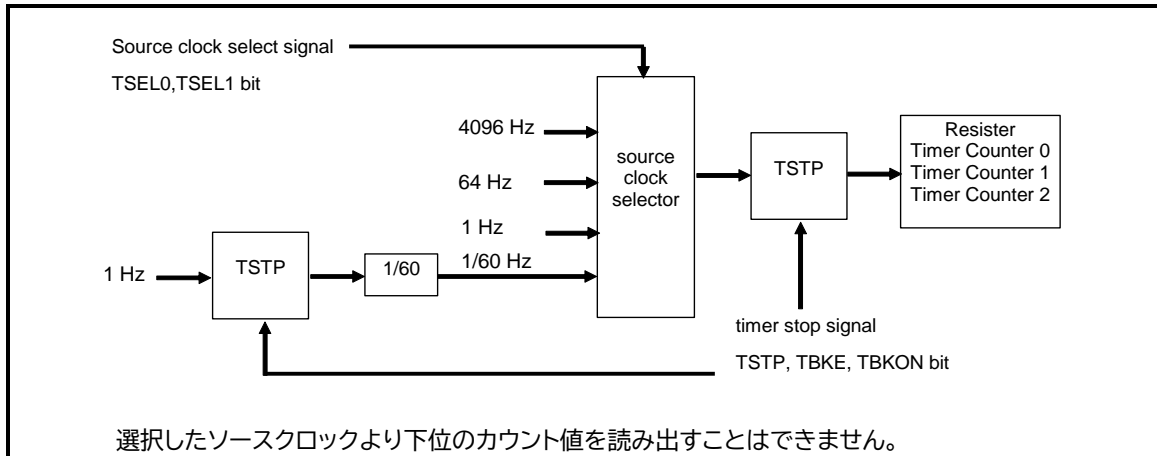


Figure 20 ウェイクアップタイマーブロック図(タイマーソース)

3) TE bit (Timer Enable)

ウェイクアップタイマー割り込み機能の動作を開始させるためのビットです。

Table 19 TE ビット(Timer Enable)

TE	Data	内容
Write	0	ウェイクアップタイマー割り込み機能を停止します。 カウント値はプリセット値が読み出されます。 /INT 出力は直ちに解除されます(Hi-Z になります)
	1	ウェイクアップタイマー割り込み機能が動作を開始 カウントダウンのスタート値は常にプリセット値より開始します。

4) TF bit (Timer Flag)

ウェイクアップタイマー割り込みイベントを検出して結果を保持するフラグビットです。

Table 20 TF ビット (Timer Flag)

TF	Data	内容
Write	0	/INT が "L" 出力中の場合は解除されます。Hi-Z に移行します。
	1	"1" は書き込めません。
Read	0	-
	1	ウェイクアップタイマー割り込みイベント発生を検出あり。 0 クリアするまで保持されます。

5) TIE bit (Timer Interrupt Enable)

ウェイクアップタイマー割り込みイベント発生時の /INT への割り込み信号出力可否を設定します。

Table 21 TIE ビット (Timer Interrupt Enable)

TIE	Data	内容
Write	0	1) 割り込み信号は出力しない 2) 割り込み出力を解除します。/INT は Hi-Z に移行します。
	1	割り込み信号の出力を許可する。

6) TBKON, TBKE bit (Timer Backup ON, Timer Backup/normal Enable)

TBKE = "1" の時に、ノーマルモード/バックアップモードのどちらでカウント動作を行うか選択します。
カウントは積算されます。

Table 22 TBKON, TBKE ビット (Timer Backup ON, Timer Backup/normal Enable)

operation	TBKE	TBKON	内容
Write	0	X	ノーマル/バックアップモード関係なくカウント動作
		0	ノーマルモード V _{DD} 動作時だけカウント動作
	1	1	バックアップモード V _{BAT} 動作時だけカウント動作

7) TMPIN bit (Timer PIN)

タイマーの割り込み出力を FOUT 端子に割り当てることができます。ただし FOUT 出力とのオア出力になりますので、タイマー割り込みだけを出力する場合は FOUT 出力設定は FSEL1,0=(1,1) として FOUT 出力を停止してください。

Table 23 TMPIN ビット (Timer PIN)

TMPIN	Data	内容
Write	0	タイマー割り込み出力は/INT 端子から出力します。
	1	タイマー割り込み出力は FOUT 端子から出力します。

8) TSTP bit (Timer Stop)

ウェイクアップタイマーカウントを一時停止させるためのビットです。

Table 24 TSTP ビット(Timer Stop)

TE	STOP	TBKE	TSTP	Description
1	0	0	0	カウントダウン動作します。
			1	カウントダウンをを一時停止します。Figure 20 参照
		1	X	TSTP の設定は無効になり TSTP="1" に設定してもカウントは停止しません。
	1	X	X	1/60 Hz, 1 Hz, 64 Hz 設定時は停止します。
0	X	X	X	カウントダウンは初期値ロードして停止します。

14.2.2. タイマー スタートタイミング

ウェイクアップタイマー割り込み機能のタイマーカウントダウンは、TE = "0" → "1" への書き込み終了時の ACK 送信時の立ち上がりエッジ、ACK 送信終了時から開始します。

*タイマーソースクロック選択ビット (TSEL1, TSEL0) も CLK の立ち上がりエッジで取り込みます。

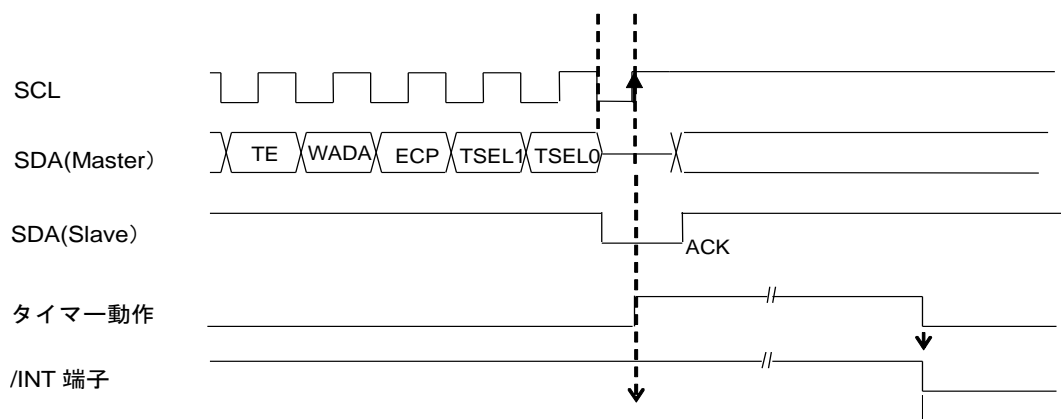


Figure 21 ウェイクアップタイマースタートタイミング

14.2.3. ウェイクアップタイマー割り込み周期

ソースクロック設定 とダウンカウンター設定 の組み合わせによる割り込み周期の例を示します。

Table 25 ウェイクアップタイマー割り込み周期

Timer Counter 設定値 1 ~ 16777216	Source clock			
	4096 Hz TSEL1, 0 = 0, 0	64 Hz TSEL1, 0 = 0, 1	1 Hz TSEL1, 0 = 1, 0	1/60 Hz TSEL1, 0 = 1, 0
0	–	–	–	–
1	244.14 μ s	15.625 ms	1 s	1 min
:	:	:	:	:
410	100.10 ms	6.406 s	410 s	410 min
:	:	:	:	:
3840	0.9375 s	60.000 s	3840 s	3840 min
:	:	:	:	:
4096	1.0000 s	64.000 s	4096 s	4096 min
:	:	:	:	:
16777216	1.13 h	72.81 h	4660 h	31.9 Year

*カウンター値を全て 0b に設定した場合、タイマーは動作しません。

14.2.4. ウェイクアップタイマー割り込み機能図

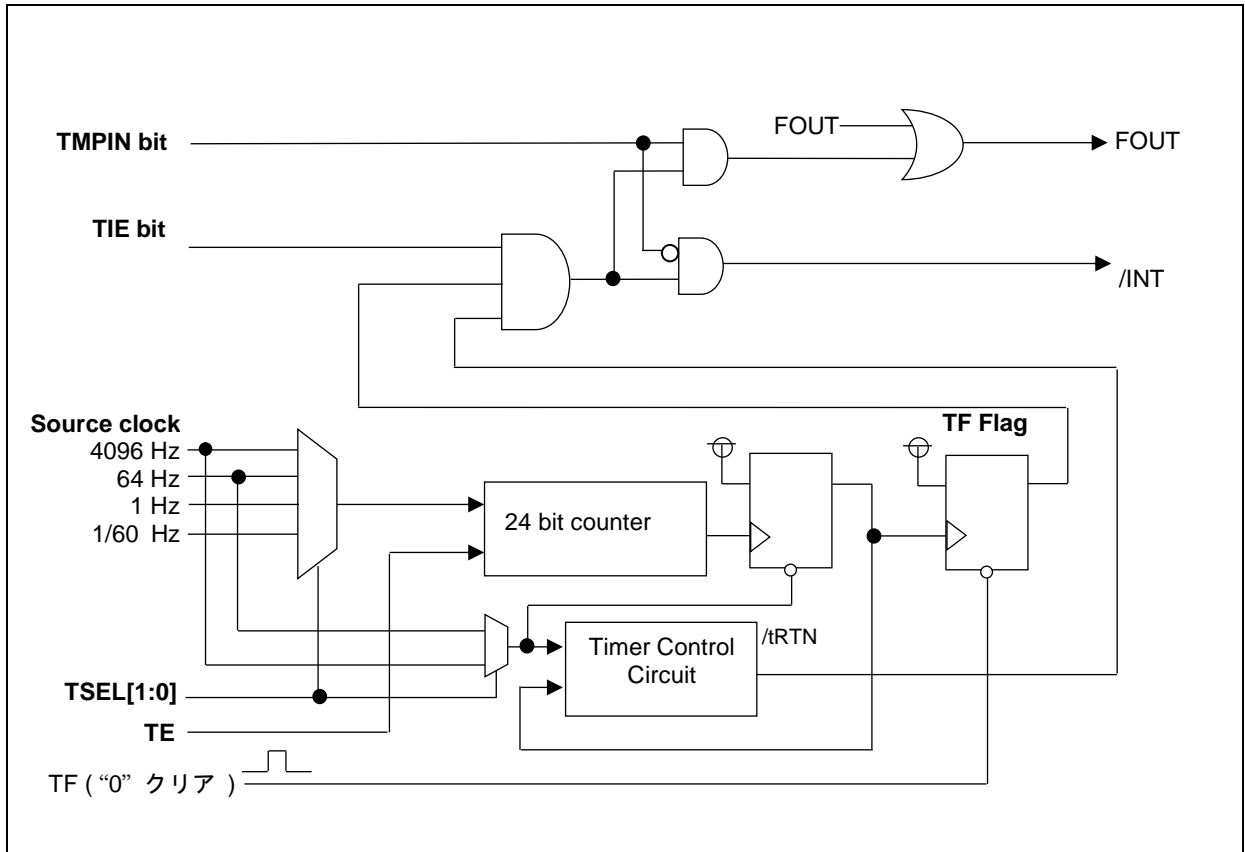


Figure 22 ウェイクアップタイマーブロック図(割り込み)

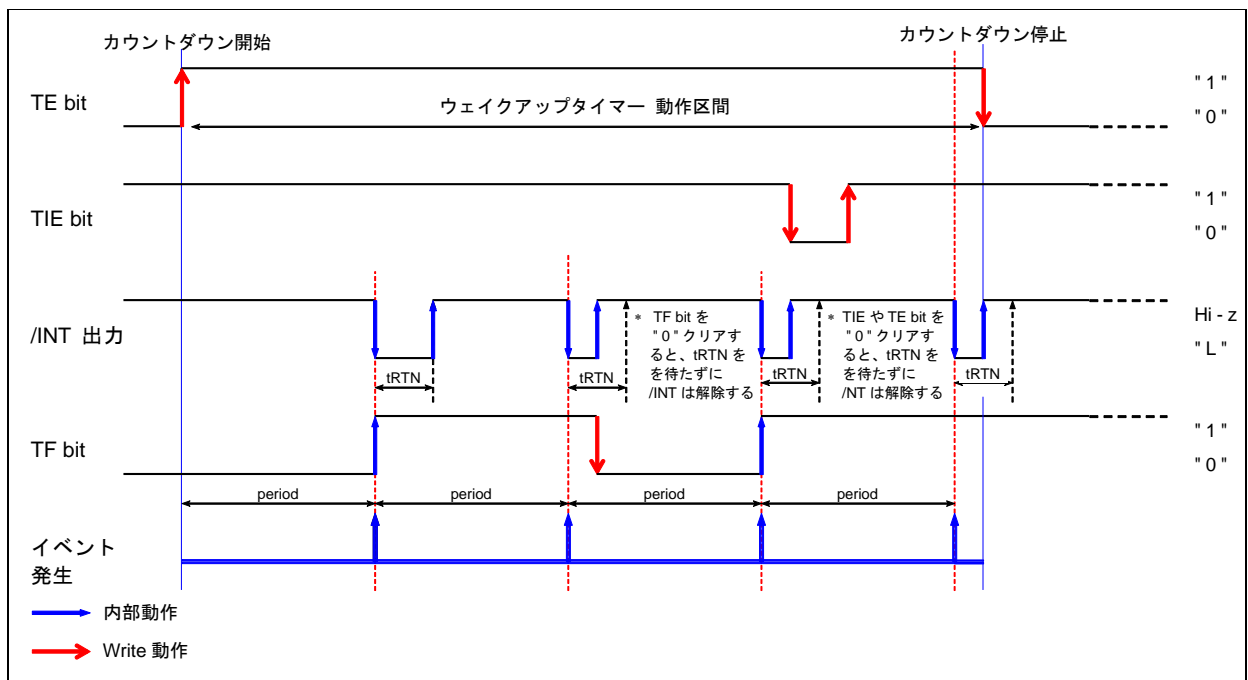


Figure 23 ウェイクアップタイマータイミングチャート

割り込みイベントが発生した後は、プリセット値を自動的に再ロードし、再びプリセット値よりカウントダウンを開始して繰り返し動作を行います。

TE を 0 から 1 にセットするとウェイクアップタイマーのカウントダウンが開始します。

カウントダウン中でも TE を 0 クリアして 1 にセットするとプリセット値から再びカウントダウンします。

14.3. アラーム割り込み機能

指定された [日], [曜], [時], [分], [秒] に達すると割り込みイベントを発生させる機能です。

割り込みイベント発生時には AF ビット = "1" かつ /INT 端子 = "L" になり、イベントの発生が検出されます。

* 割り込みイベント発生時の /INT = "L" 出力は、自動解除されず /INT = "L" が保持されます。

14.3.1. アラーム割り込み機能 関連レジスター

Table 26 アラーム割り込み機能レジスター

Address h	Function	bit 7	bit 6	bit 5	bit 4	bit 3	bit 2	bit 1	bit 0
2C	SEC Alarm	AE	40	20	10	8	4	2	1
17	MIN Alarm	AE	40	20	10	8	4	2	1
18	HOUR Alarm	AE	•	20	10	8	4	2	1
19	WEEK Alarm	AE	6	5	4	3	2	1	0
	DAY Alarm		•	20	10	8	4	2	1
1D	Extension Register	FSEL1	FSEL0	USEL	TE	WADA	ETS	TSEL1	TSEL0
1E	Flag Register	POR	z	UF	TF	AF	EVF	VLF	XST
1F	Control Register	z	z	UIE	TIE	AIE	EIE	z	STOP

* 動作設定は、設定時の不用意なハードウェア割り込みを避けるために、最初に AIE ビットを "0" にすることを推奨します。

* STOP ビットが "1" のときは、アラーム割り込みイベントは発生しません。

* アラーム割り込み機能を使用しないときは、アラームレジスターを RAM レジスターとして使用できます。その場合は、AIE ビットを必ず "0" にしてください。

1) アラームレジスター

WEEK/DAY は、WADA ビットで選択した状況に応じて [週] データ もしくは [日] データを設定できます。

[週] を選択したときは、曜日設定を (例えば) 月・水・金・土のような複数曜日の同時設定が可能です。

*1) アラーム発生の対象としない項目については、対象としない項目のレジスターの AE ビットを "1" にしてください。AE = "1" のとき、その項目については データ不問でアラーム比較対象外となります。

例) WEEK Alarm / DAY Alarm レジスターに 80h (AE = "1") を書き込む

→ [時], [分], [秒] がアラーム比較対象となる。曜日はアラーム比較対象外。

*2) AE ビットの全てを "1" にしたときは 1 秒毎にアラーム割り込みイベントが発生します。

*3) 現在日時と同じアラームを設定してもアラームは発生しません。次の時刻一致時に発生します。

2) WADA ビット (Week Alarm / Day Alarm Select)

アラーム割り込み機能の対象を選択指定するビットです。

Table 27 WADA ビット (Week Alarm / Day Alarm Select)

WADA	Data	内容
Write	0	WEEK Alarm (曜) で動作します。
	1	DAY Alarm (日) で動作します。

3) AF bit (Alarm Flag)

アラーム割り込みイベントを検出して、結果を保持するフラグビットです。

Table 28 AF ビット (Alarm Flag)

AF	Data	内容
Write	0	/INT の Low 出力は解除されます。
	1	"1" の書き込みは無効です。
Read	0	-
	1	アラーム割り込みイベント発生有り。0 クリアするまで保持されます。

4) AIE bit (Alarm Interrupt Enable)

アラーム割り込みイベント発生時の、/INT 割り込み信号の動作を設定します。

Table 29 AIE ビット(Alarm Interrupt Enable)

AIE	Data	内容
Write	0	1) アラーム割り込み信号を出力禁止にします。 2) 出力中のアラーム割り込み信号を解除します。
	1	割り込み信号を出力許可します。

* AIE ビットは/INT 端子への出力制御のみです。/INT 端子はその他の割り込みが OR 出力されます。

14.3.2. アラーム設定例

1) [曜] 指定時 の アラーム設定例 / WADA ビット = " 0 "

Table 30 アラーム設定例 1

[曜] 指定時 WADA ビット " 0 "	bit 7 AE	bit 6 土	bit 5 金	bit 4 木	bit 3 水	bit 2 火	bit 1 月	bit 0 日	HOUR Alarm	MIN Alarm	SEC Alarm
毎週 月 ~ 金, 午前 7 時 00 分 * [秒]不問 合致時刻で 1 分間アラームが繰り返し発生	0	0	1	1	1	1	1	0	07 h	00h	AE bit "1"
毎週 日, 土 毎時 30 分 00 秒 * [時]不問	0	1	0	0	0	0	0	1	AE bit " 1 "	30h	00h
毎日, 午後 6 時 59 分 30 秒	0 1	1 X	1 X	1 X	1 X	1 X	1 X	1 X	18 h	59h	30h

X: 値は不問です。

2) [日] 指定時 の アラーム設定例 / WADA ビット = " 1 "

Table 31 アラーム設定例 2

[日] 指定時 WADA ビット " 1 "	bit 7 AE	bit 6 ●	bit 5 20	bit 4 10	bit 3 08	bit 2 04	bit 1 02	bit 0 01	HOUR Alarm	MIN Alarm	SEC Alarm
毎月 01 日, 午前 7 時 00 分 * [秒]不問 合致時刻で 1 分間アラームが繰り返し発生	0	0	0	0	0	0	0	1	07 h	AE bit " 1 "	AE bit "1"
毎月 15 日, 毎時 30 分 00 秒 * [時]不問	0	0	0	1	0	1	0	1	AE bit " 1 "	30 h	00h
毎日, 午後 6 時 59 分 30 秒	1	X	X	X	X	X	X	X	18 h	59 h	30h

X: 値は不問です。

14.3.3. アラーム割り込み機能図

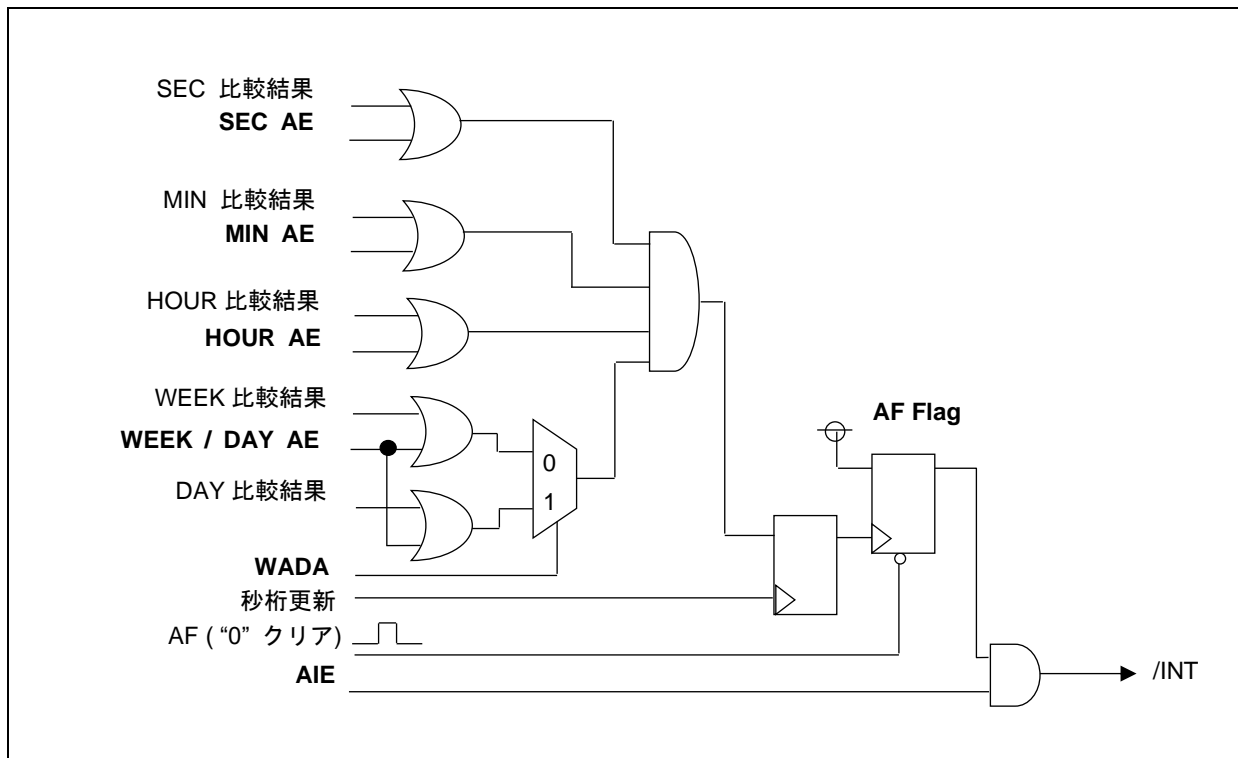


Figure 24 アラーム割り込みブロック図

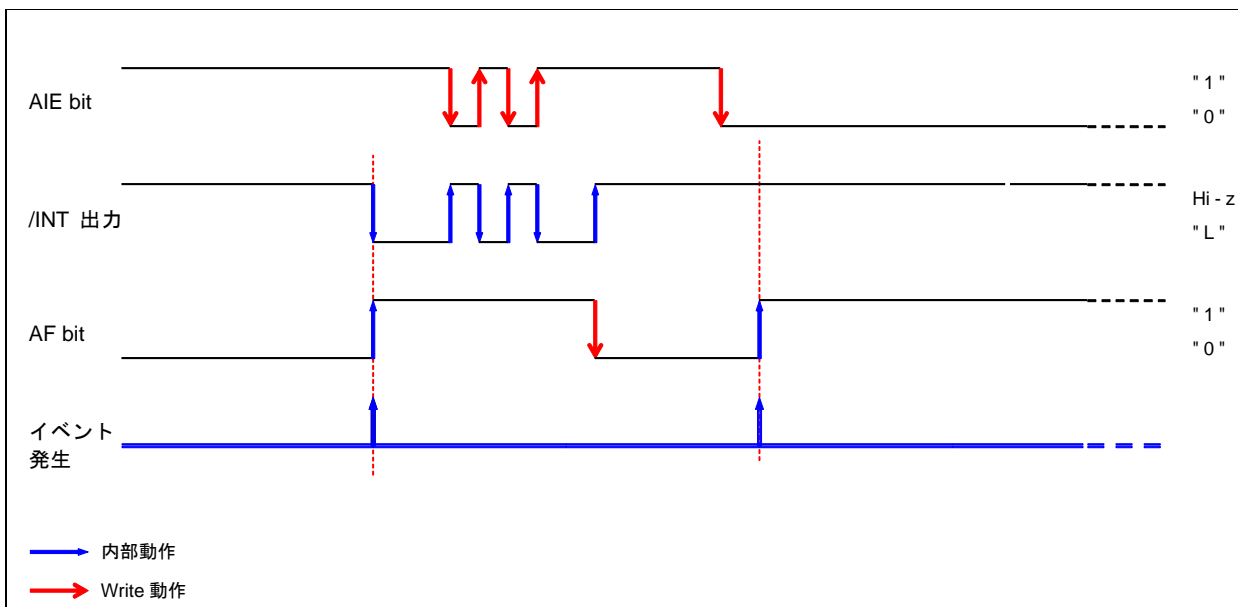


Figure 25 アラーム割り込みタイミングチャート

14.4. 時刻更新割り込み機能

時刻更新割り込み機能は、1 秒更新または 1 分更新の内部計時に連動したタイミングで割り込みイベントを発生させる機能です。割り込み発生後 7.57 ms で自動解除されて /INT への出力はリリースされます。

14.4.1. 時刻更新割り込み機能 関連レジスター

Table 32 時刻更新割り込みレジスター

Address h	Function	bit 7	bit 6	bit 5	bit 4	bit 3	bit 2	bit 1	bit 0
1D	Extension Register	FSEL1	FSEL0	USEL	TE	WADA	ETS	TSEL1	TSEL0
1E	Flag Register	POR	z	UF	TF	AF	EVF	VLF	XST
1F	Control Register	z	z	UIE	TIE	AIE	EIE	z	STOP

* 動作設定を行うときは、設定中の不要なハードウェア割り込みを避けるために、最初に UIE ビットを "0" にすることを推奨します。

* STOP ビットが "1" のときは、時刻更新割り込みは発生しません。

* 時刻更新割り込み機能は停止できません。時刻更新割り込み機能による /INT 出力を禁止することは可能です。

1) USEL ビット (Update Interrupt Select)

時刻更新割り込みイベントの発生タイミングを [秒] 更新か [分] 更新に設定するビットです。

Table 33 USEL ビット (Update Interrupt Select)

USEL	データ	内容
Write / Read	0	[秒] 更新時の 1 秒毎に繰り返します。
	1	[分] 更新時の 1 分毎に繰り返します。

2) UF ビット (Update Flag)

時刻更新割り込みイベントを検出して、結果を保持するフラグビットです。

Table 34 UF ビット (Update Flag)

UF	データ	内容
Write	0	0 クリアしても、/INT "L" 出力を解除して Hi-Z にすることはできません。
	1	"1" の書き込みは無効です。
Read	0	-
	1	時刻更新割り込みイベント発生有り 結果は、0 クリアするまでホールドします

3) UIE ビット (Update Interrupt Enable)

時刻更新割り込みイベント発生時の /INT 端子への割り込み信号の動作を設定します。

Table 35 UIE ビット (Update Interrupt Enable)

UIE	データ	内容
Write / Read	0	1) 割り込み出力を禁止する。 2) 割り込み出力を解除する。
	1	割り込み信号を許可する。 時刻更新割り込み出力は 7.57 ms で自動解除されます。

14.4.2. 時刻更新割り込み機能図

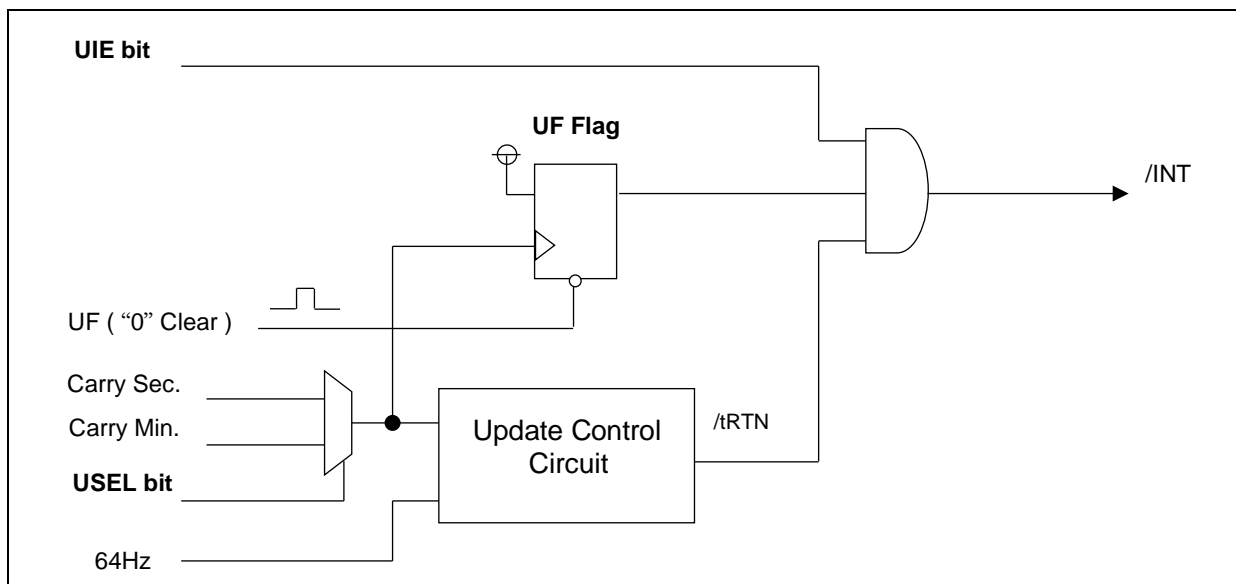


Figure 26 時刻更新ブロック図

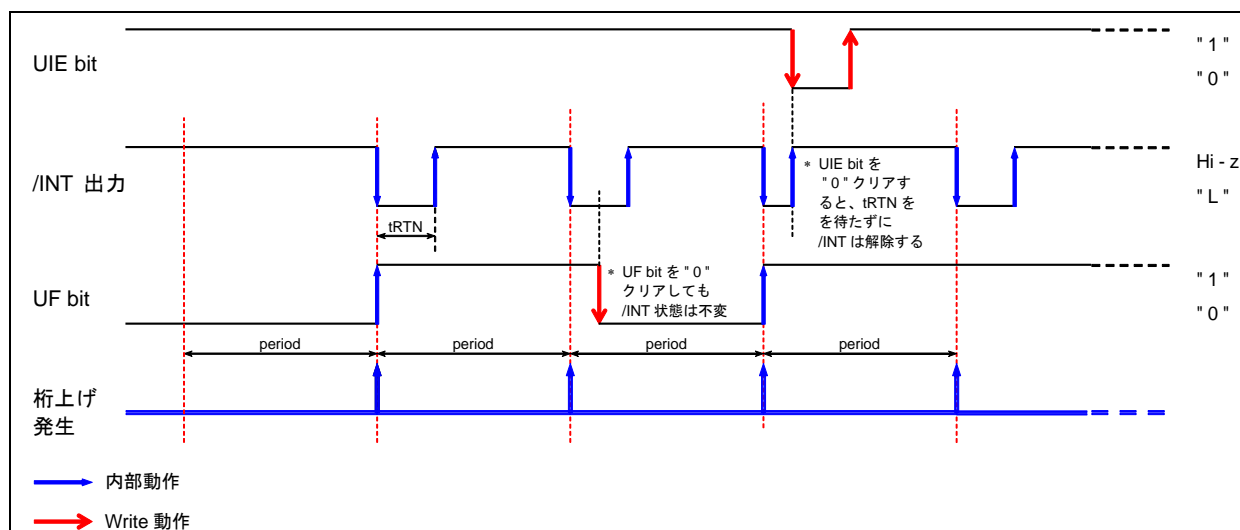


Figure 27 時刻更新タイミングチャート

14.5. 自己監視機能

本製品の動作状態を監視検出して、結果を保持するフラグ bit です。以下の 6 種類が監視されています。

- Power ON Reset
- VLF
- XST
- EVIN
- VCMP
- VLOW

14.5.1. 自己監視機能 関連レジスター

Table 36 RTC 自己監視機能レジスター

Address h	Function	bit 7	bit 6	bit 5	bit 4	bit 3	bit 2	bit 1	bit 0
1E	Flag Register	POR	z	UF	TF	AF	EVF	VLF	XST
33	Status Monitor	z	EVIN	z	z	VCMP	z	VLOW	z

1) POR bit (Power On Reset)

パワーオンリセットが動作したことを記録するビットです。

Table 37 POR ビット (Power On Reset)

POR	Data	内容
Write	0	POR ビットを 0 クリアし、また、次回検出に備える。
	1	"1" の書き込みは無効です。
Read	0	パワーオンリセット動作の検出なし。
	1	パワーオンリセット動作の検出あり。0 クリアするまで保持します。 パワーオンリセットによりレジスターはデフォルト値がセットされます。

2) VLF bit (Voltage Low Flag)

POR と XST の OR でセットされます。

Table 38 VLF ビット (Voltage Low Flag)

VLF	Data	内容
Write	0	VLF ビットを 0 クリアし、また、次回検出に備える。
	1	"1" の書き込みは無効です。
Read	0	電圧低下の検出なし。 VOUT 電源低下検出電圧
	1	POR と XST のいずれかによりセットされます。0 クリアするまで保持します。 電源投入時などでこのフラグをチェックして初期化必要性を判断するのに便利です。

3) XST bit (X'tal Oscillation Stop)

水晶発振が停止したことを検出して記録するビットです。

ただし発振停止状態ではタイムスタンプ機能が動作しませんので、XST でタイムスタンプされた場合は、発振が復帰した時の時刻が記録されます。水晶発振が約 10 ms 以上停止すると XST 検出されます。

Table 39 XST ビット (X'tal Oscillation Stop)

XST	Data	内容
Write	0	XST ビットを 0 クリアし、また、次回検出に備える。
	1	"1" の書き込みは無効です。
Read	0	発振停止の検出なし。
	1	発振停止の検出あり。時刻が停止したことを示します。 0 クリアするまで保持されます。

この bit はパワーオンリセットで初期化されません。

4) EVIN bit (EVIN Level)

EVIN 端子の入力レベルをモニタ出来ます

Table 40 EVIN ビット (EVIN Level)

EVIN	Data	内容
Read	0	EVIN 端子の電圧が L レベル
	1	EVIN 端子の電圧が H レベル

5) VCMP bit

V_{BAT} 電圧と V_{DD} 電圧の電圧比較結果です。

Table 41 VCMP ビット (Voltage CompareMP)

VCMP	Data	内容
Read	0	V _{BAT} < V _{DD} 充電中
	1	V _{BAT} > V _{DD} 充電停止、SW2 が OFF しています。

6) VLOW bit

V_{BAT} 電圧と VLOW 電圧の比較結果です。バックアップバッテリーの電圧低下の検出結果をモニターできます。EVLOW=1 のとき比較動作します。

Table 42 VLOW ビット (Voltage LOW)

(V_{BAT} 低下検出電圧)

VLOW	Data	内容
Read	0	V _{BAT} > VLOW
	1	V _{BAT} < VLOW

14.6. FOUT 機能 (クロック出力機能)

FOUT 端子から 32.768 kHz などのクロック信号の出力が可能です。
FOUT 出力を停止させたときの FOUT 端子は Hi-Z です。

14.6.1. FOUT 機能関連レジスター

Table 43 FOUT 機能レジスター (Frequency OUT)

Address h	Function	bit 7	bit 6	bit 5	bit 4	bit 3	bit 2	bit 1	bit 0
1D	Extension Register	FSEL1	FSEL0	USEL	TE	WADA	ETS	TSEL1	TSEL0

FOUT 端子はクロック出力を利用しない場合はタイマー割込み出力を割り当て可能です。
タイマー割り当て時は TMPIN=1 としてタイマー割込みを FOUT 端子に設定してください。(14.2.1 参照)

14.6.2. FOUT 機能動作表

3) FSEL1,FSEL0 bit

Table 44 FSEL レジスター

FSEL1	FSEL0	Output	STOP = 1
0	0	32.768 kHz Output	出力継続
0	1	1024 Hz Output	出力継続
1	0	1 Hz Output	出力停止
1	1	OFF	出力停止

*初期電源投入時(0V から電源投入時)は、FSEL1、FSEL0 共に "0" が設定されます。

14.7. バックアップ電源切替機能

14.7.1. バックアップ電源切替機能の概要

大きく3つの電源監視、切替機能があります。

- 1) V_{DD} 電圧監視 (VDET) V_{DD} 電圧と V_{DET1} を比較する。 INIEN レジスターで制御。
- 2) V_{BAT} 充電監視 (VCMP) V_{BAT} 電圧と V_{DD} 電圧を比較する。 CHGEN レジスターで制御。
- 3) V_{BAT} 電圧監視 (VLOW) V_{BAT} 電圧と V_{LOW} を比較する。 EVLOW レジスターで制御。

この中で V_{DD} 電圧監視、 V_{BAT} 充電監視は Figure 28 で示す回路で構成されます。

V_{DD} 、 V_{BAT} 間のダイオード、MOS スイッチ、比較機能から構成され V_{BAT} 給電時に、電流の逆流 ($V_{BAT} \rightarrow V_{DD}$) を防止することが可能となります。

また動作モードは次の 2 モードがあります。

- 1) ノーマルモード V_{DD} からの給電で動作する。
- 2) バックアップモード V_{BAT} からの給電で動作する。
バックアップモードでは FOUT 端子は Hi-Z となり、 I^2C 入力端子は内部への信号が伝播せず、端子のフローティング状態が許可されます (I/O コントロール機能)。

(VLF bit が "0" → "1" を検出するとバックアップ関連レジスターはデフォルト値がセットされます。)

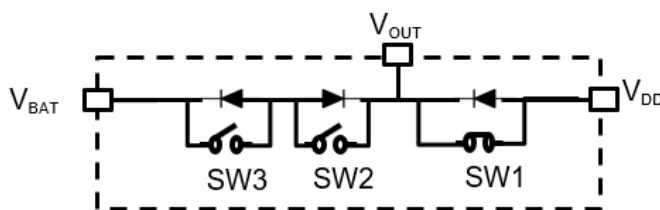


Figure 28 バックアップ電源切替機能のブロック図

14.7.2. バックアップ電源切替機能の関連レジスター

Table 45 バックアップ電源切替機能レジスター

Address h	Function	bit 7	bit 6	bit 5	bit 4	bit 3	bit 2	bit 1	bit 0
32	Power Switch Control	CHGEN	INIEN	z	z	SWSEL1	SWSEL0	SMPT1	SMPT0

- 1) CHGEN bit (Charge Enable)
 V_{BAT} 端子 - V_{OUT} 端子間 SW の自動制御を許可設定

Table 46 CHGEN ビット (Charge Enable)

CHGEN	Data	内容
Write / Read	0	MOS スイッチは OFF (Default setting) バックアップバッテリーに充電しません
	1	MOS スイッチは自動制御し、バックアップバッテリーに充電します。

CHGEN を有効にするためには、INIEN = 1 にする必要があります。

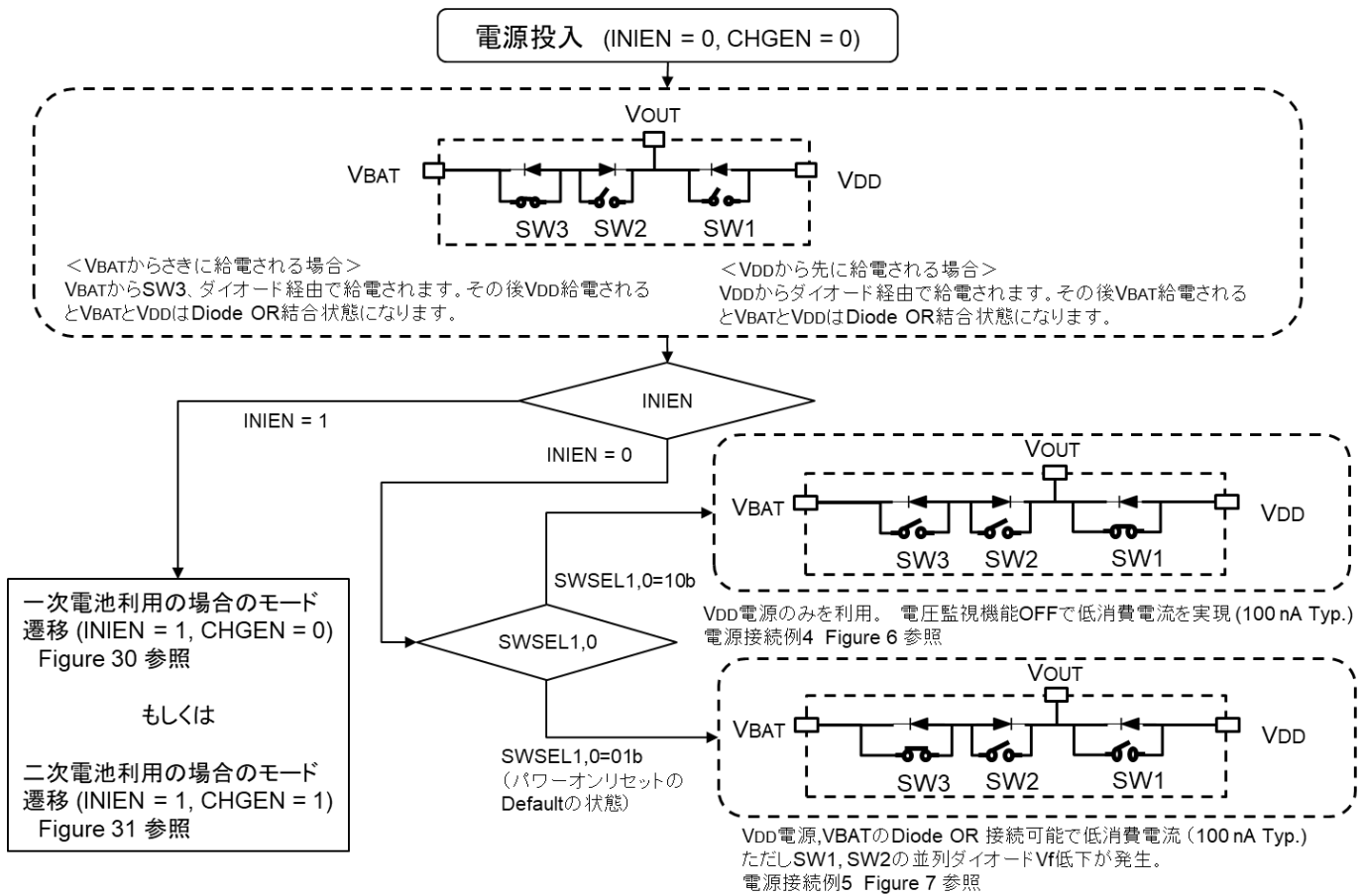
- 2) INIEN bit (Initial Enable)
INTEN に "1" を書き込むことで MOS スイッチの制御が開始し、CHGEN bit の設定が有効になります。
INIEN bit の設定によって、 $-V_{DET1}$ 以下に電圧が低下したときの、 I^2C の有効/無効をコントロールすることができます。

Table 47 INIEN ビット (Initial Enable)

INIEN	Data	内容
Write / Read	0	MOS スイッチ制御無効 (Default setting)
	1	CHGEN bit の設定が有効 V_{DD} の電圧低下を検出すると I^2C を停止し、端子のフローティングが許可されます。

- 3) EVLOW bit (Enable VLOW)
 V_{BAT} 端子の電圧と V_{LOW} 値を比較します。タイムスタンプの動作機能制御と兼用 bit です。
(詳細は 14.8.6 参照)

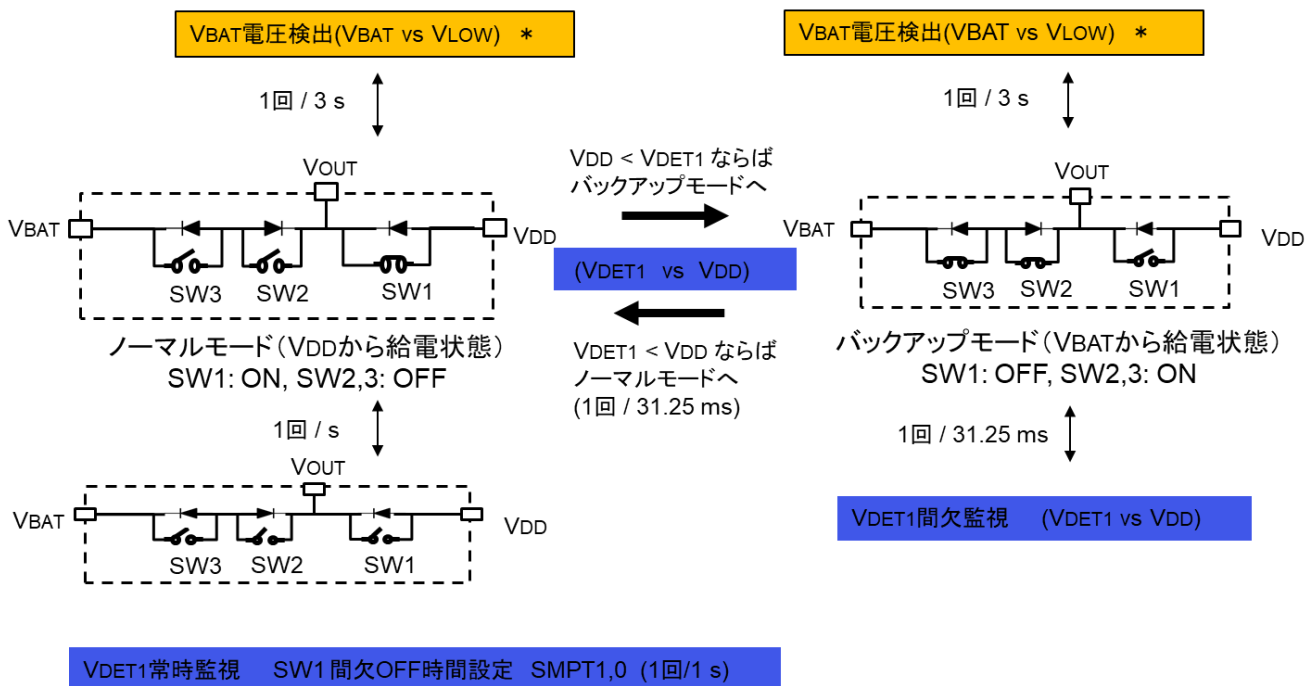
4) 電源切替機能の状態推移 (電源投入時)



電源接続例 4 Figure 6 参照、電源接続例 5 Figure 7 参照

Figure 29 電源切替状態推移 (電源投入時)
一次電池利用の場合のモード遷移 (INIEN: 1, CHGEN: 0)

* VBAT電圧検出 (VBAT vs VLOW) (EVLOW:1に設定する必要があります)



(SW1,2,3: OFFの時間が長くVDD電圧低下した場合電源供給停止状態が発生するのでSW1: OFF時間設定は注意要)

Figure 30 電源切替状態推移(一次電池利用の場合)

5) 二次電池利用の場合のモード遷移 (INIEN:1,CHGEN:1)

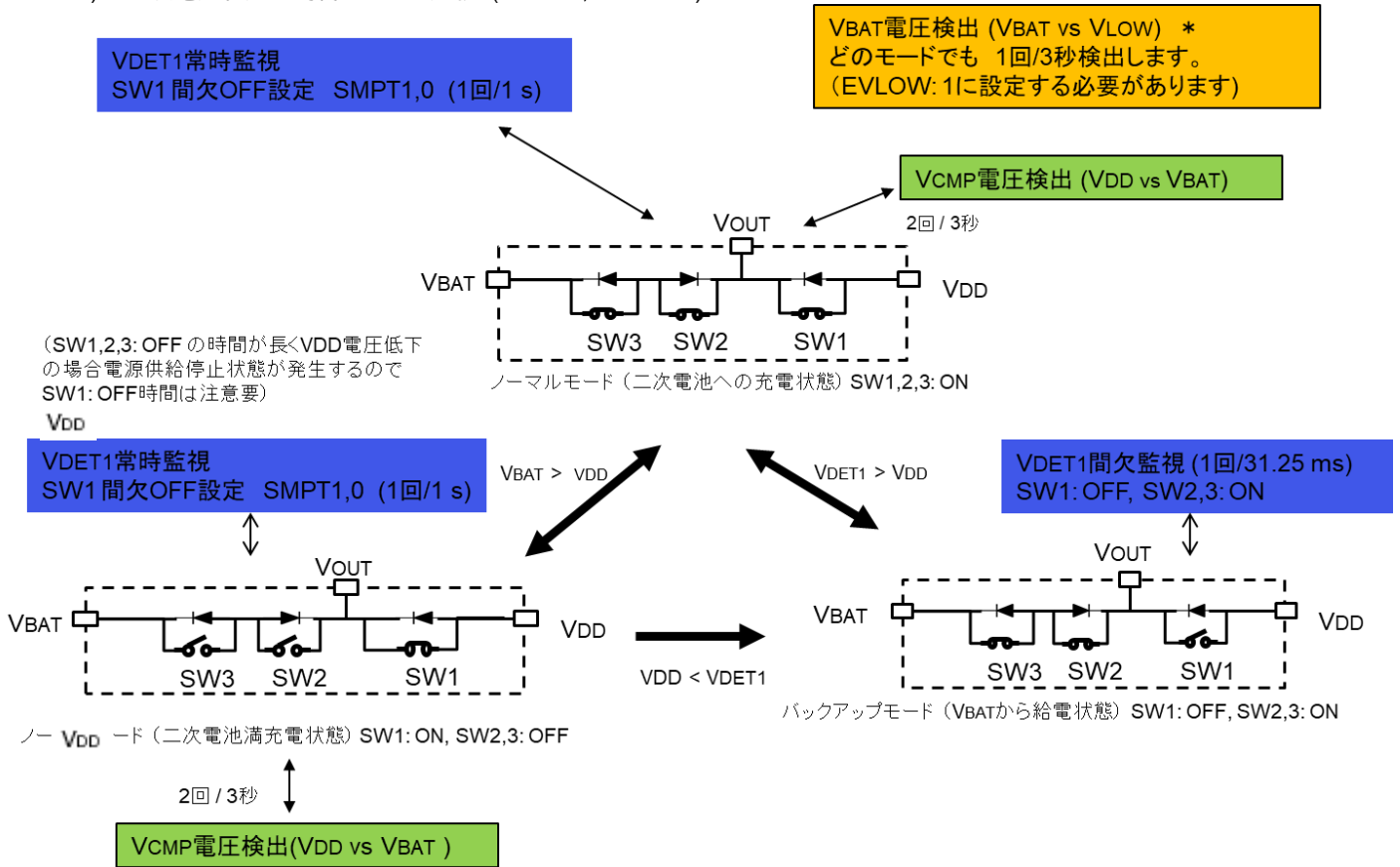


Figure 31 電源切替状態遷移(二次電池利用の場合)

- 6) V_{DD} 電圧監視関連レジスター SMPT1, SMPT0 bit
電源切替回路を動作させる V_{DD} 電圧低下検出(V_{DET1})は、V_{DD}-V_{OUT} 間の内蔵 SW1 を間欠 ON/OFF させながら常時電圧監視をしています。本 bit で設定された期間、周期的に SW1 を OFF 制御する事で、主電源が遮断された時に、VBAT 端子からの逆流を一時的に防止し検出精度を効果的に高めます。
V_{DD} 電圧低下検出(V_{DET})は常時監視しているため、SW1 の動作に関係なく、電圧低下を検出するとバックアップモードへ移行します。

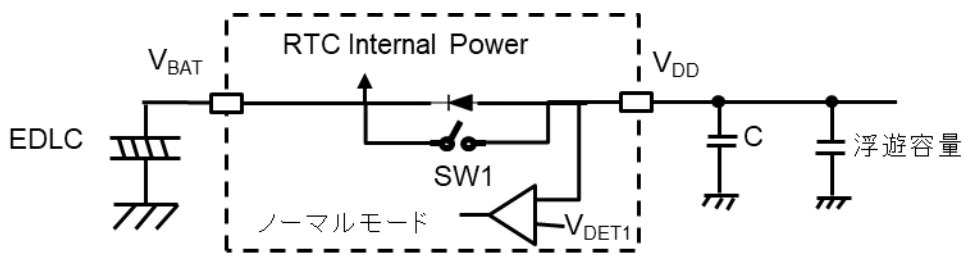
SW1 間欠動作周期 (ノーマルモード動作時):

Table 48 SMPT ビット (Sample Time)

SMPT1	SMPT0	SW1 OFF 時間	備考
0	0	OFF しない	Default
0	1	2 ms	
1	0	128 ms	
1	1	256 ms	

1 秒に 1 回動作します。

V_{DD} 側のインピーダンスが高く、V_{DD} 電源 OFF の際に V_{DD} 電圧の低下が緩やかな場合は 256 ms 等の長い SW1 OFF 時間を推奨します。



V_{BAT} に電池を接続しているときに V_{DD} 電源のOFFを正しく検出するためにSWのOFFの時間が調整できます。 V_{DD} 電圧を毎秒検出するときにSW1 = ONでは V_{DD} 電圧が V_{BAT} 電圧に引かれて正しく検出できないためSW1をOFFにして V_{DD} 電圧が検出されます。
 主電源のインピーダンス特性によって最適なOFF時間を設定してください。
 SWOFF時間が長いとSW1並列のダイオードのVFで V_{BAT} バッテリーへの充電電圧が低下します。

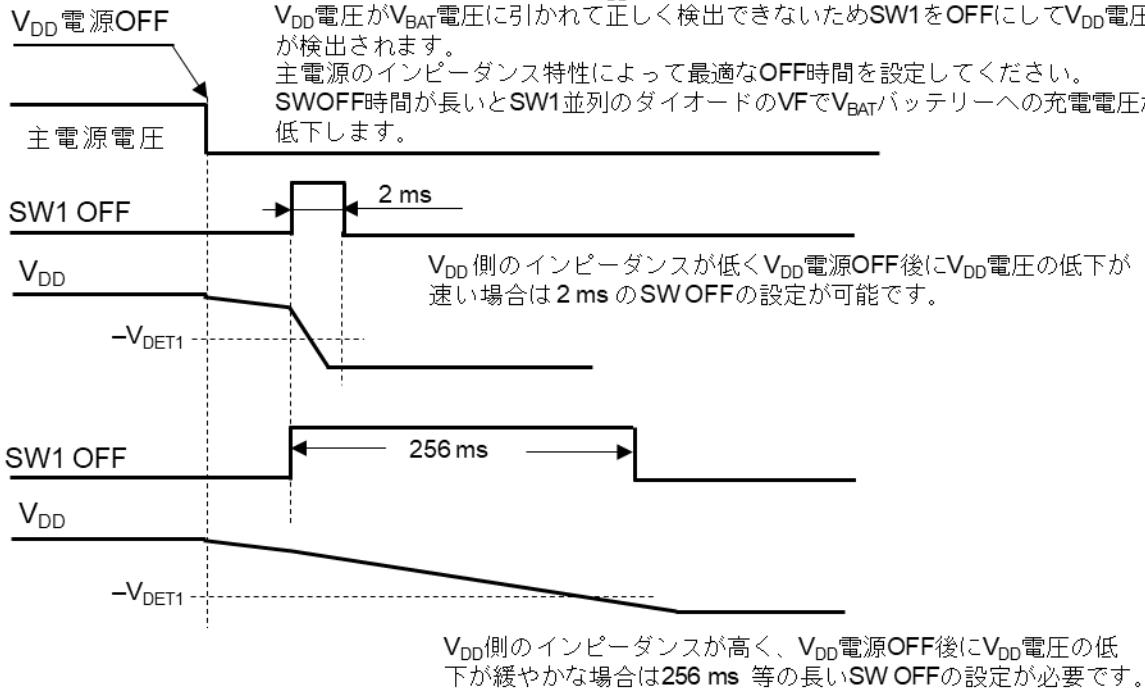


Figure 32 V_{DD} 電圧監視 (VDET)SW1 間欠動作

低容量EDLC使用時の注意

A点では V_{DD} 有りと検定されてSW1はONになります。
 その直後に V_{DD} が遮断されると次回検定のB点までSW1はONになります。
 この間にEDLCの充電電荷が各SWを通じて低下した V_{DD} に放電されます。
 このリークが無視できない場合は V_{DD} 端子側にダイオードを挿入する等の対策が必要です。

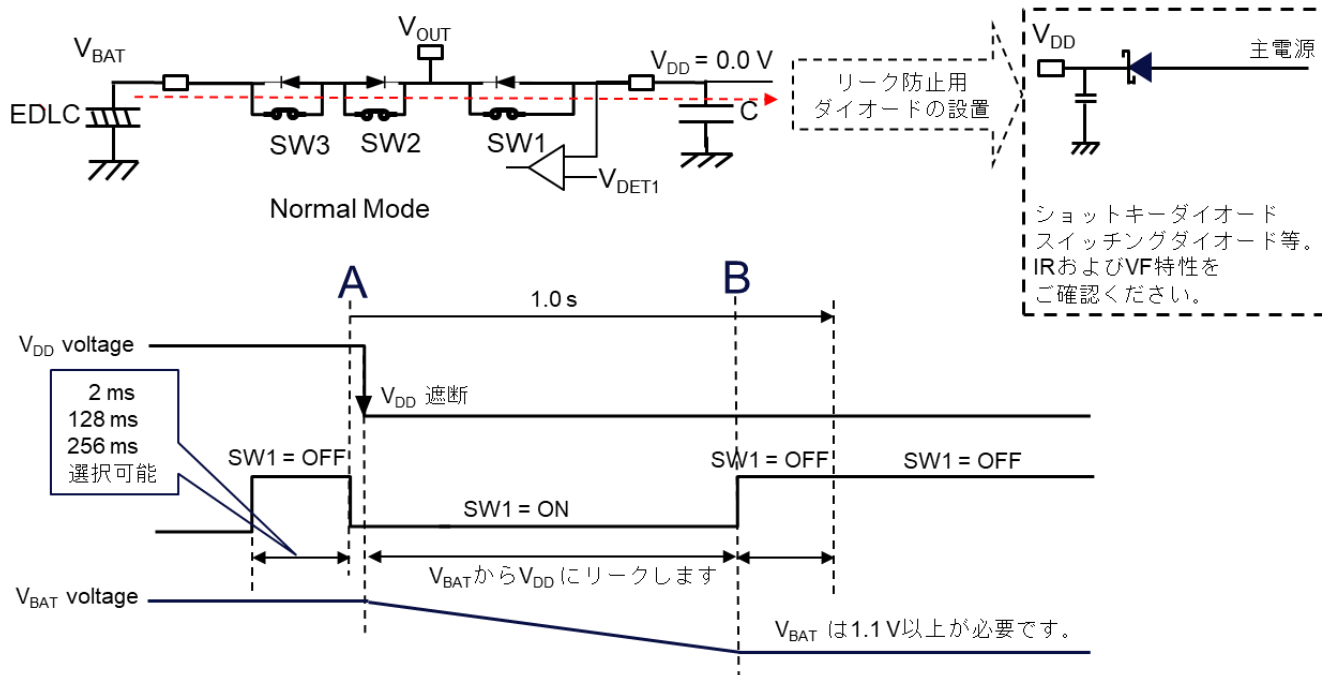


Figure 33 低容量 EDLC 使用時の注意

7) 電源切替回路スイッチ関連レジスター SWSEL1, SWSEL0 bit

電源切替を使用しない場合 (INIEN = 0)、内蔵 MOS スwitchの状態を固定することができます。

Table 49 電源切替スイッチレジスター

INIEN	SWSEL1	SWSEL0	SW3	SW2	SW1	I ² C コントロール機能	備考
0	0	1	ON	OFF	OFF	OFF	Default
	1	0	OFF	OFF	ON	OFF	
	0	0	ON	OFF	OFF	OFF	
1	1	1					使用禁止
	(1,1)以外		自動制御				ON

8) 電圧検出動作の間欠周期

Table 50 電圧検出タイミング

電源駆動モード	ノーマルモード			バックアップモード
	VDD 駆動 CHGEN = 1, INIEN = 1	VDD 駆動 CHGEN = 0, INIEN = 1	VDD 駆動 CHGEN = 0, INIEN = 0	VBAT 駆動
VDD 電圧監視 VDET	常時	常時	停止	1 回/31.25 ms
VBAT 充電監視 VCMP	2 回/3.0 s	停止	停止	停止
VBAT 電圧監視 VLOW	1 回/3.0 s	1 回/3.0 s	1 回/3.0 s	1 回/3.0 s

14.8. タイムスタンプ機能

14.8.1. タイムスタンプ機能概要

次の3つの要因でタイムスタンプが実行されます。

- 1) EVIN 端子と連動したタイムスタンプ機能
- 2) RTC 内部動作連動タイムスタンプ記録機能
- 3) I²C アクセスによるタイムスタンプ機能 (2Fh の読み出しでタイムスタンプが可能です)

これらタイムスタンプを最大 8 イベントまで記録できます。Figure 34. 参照

イベント発生時に/INT から割り込みを出力することが可能です。これらの機能はバックアップモードでも動作します。タイムスタンプとして時刻情報および RTC 内部状態(1/256 秒、SEC、MIN、HOUR、DAY、MONTH、YEAR、Status Stamp)を記録することができます。

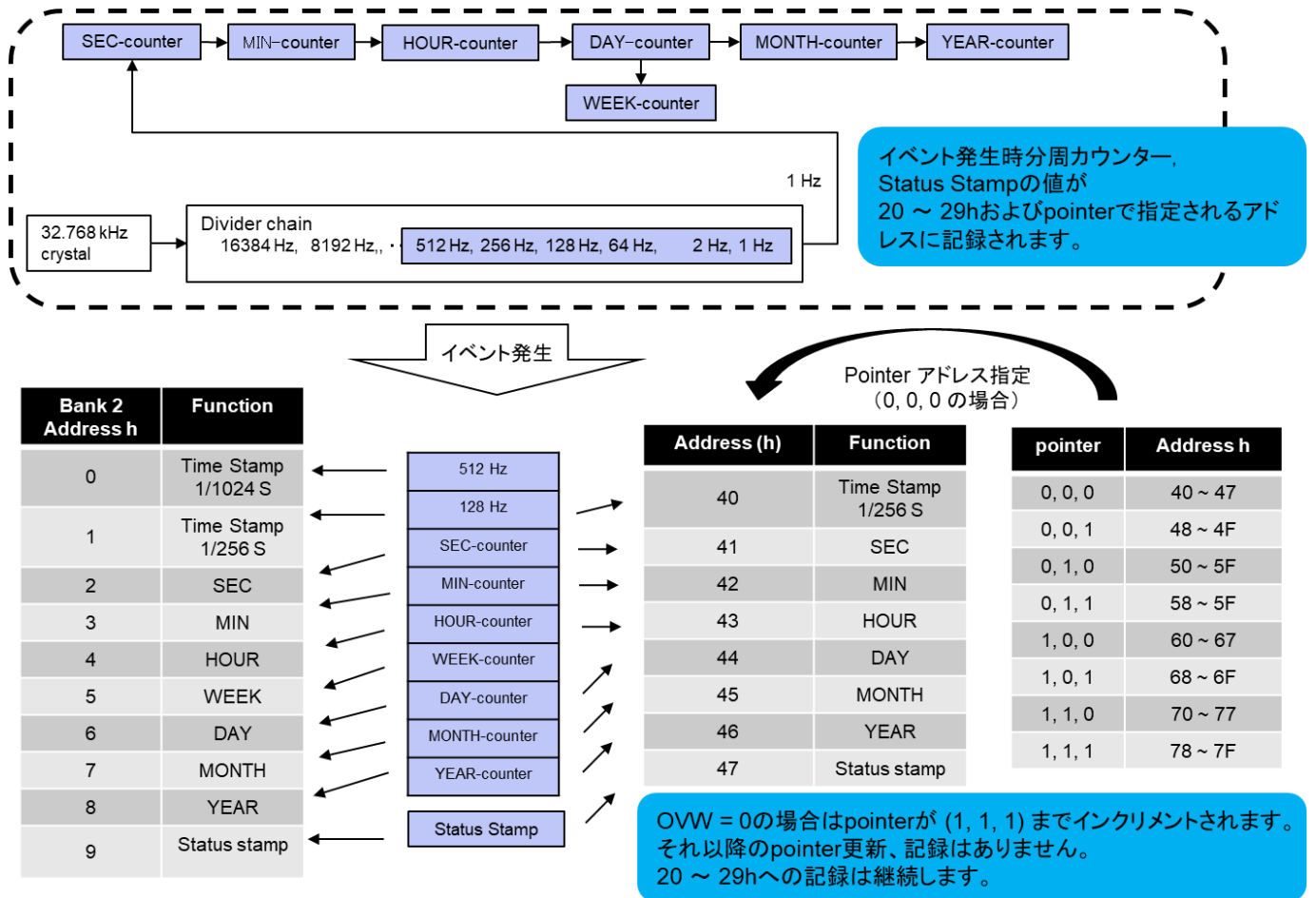


Figure 34 タイムスタンプ機能

14.8.2. タイムスタンプ機能の設定関連レジスター

Table 51 タイムスタンプ機能レジスター

Address h	Function	bit 7	bit 6	bit 5	bit 4	bit 3	bit 2	bit 1	bit 0
1D	Extension Register	FSEL1	FSEL0	USEL	TE	WADA	ETS	TSEL1	TSEL0
1E	Flag Register	POR	z	UF	TF	AF	EVF	VLF	XST
1F	Control Register	z	z	UIE	TIE	AIE	EIE	z	STOP
2B	EVIN Setting	EHL	ET1	ET0	PDN	PU1	PU0	OVW	-
2E	Command Tigger control	z	z	z	z	z	z	z	COMTG
2F	Command Trigger	z	z	z	z	z	z	z	z
34	Time Stamp Control 1	z	z	z	z	z	EISEL	TSCLR	TSRAM
35	Time Stamp Control 2	•	z	z	z	ECMP	EVDET	EVLOW	EXST
36	Time Stamp Control 3	z	z	z	TSFUL	TSEMP	TSAD2	TSAD1	TSAD0

14.8.3. EVIN 端子と連動したタイムスタンプ機能

EVIN 端子のレベル検出をイベントトリガとした場合は以下のレジスターを設定します。

1) ETS bit (Enable Time Stamp)

EVIN 端子によるタイムスタンプ機能を許可します。ただし EVIN 入力のチャタリング防止機能を利用すると記録精度が低下します (ET1, ET0 bit 参照)。

Table 52 ETS ビット (Enable Time Stamp)

ETS	Data	内容
Write / Read	0	EVIN 端子入りに連動したタイムスタンプ機能 OFF
	1	EVIN 端子入りに連動したタイムスタンプ機能 ON

RTC 内部状態に連動させたタイムスタンプ機能のコントロールはそれぞれのレジスターを参照ください。

2) EVF bit (Event Flag)

イベント発生時に時刻を記録すると同時に EVF bit に 1 をセットします。

Table 53 EVF ビット (Event Flag)

EVF	Data	内容
Write	0	/INT が "L" 出力中の場合は解除され Hi-Z になります。
	1	"1" は書き込めません。
Read	0	-
	1	イベント発生を検出あり。結果は、0 クリアするまで保持されます。

3) EIE bit (Event Interrupt Enable)

イベント発生時 (EVF = "0" → "1") の、/INT 割り込み信号の動作を設定します。

Table 54 EIE ビット (Event Interrupt Enable)

EIE	Data	内容
Write	0	1) 割り込み信号は出力しない (/INT = Hi-Z 継続) 2) 割り込み信号を解除 (/INT = "L" → Hi-Z) する。
	1	割り込み信号を出力する。 (/INT = Hi-Z → "L")

4) EHL bit (EVIN High/Low)

EVIN 端子入りの検出レベルを設定します。

EHL ビットで指定したレベルをチャタリング除去周期以上保持することでイベントを検出します。

Table 55 EHL ビット (EVIN High/Low)

EHL	Data	内容
Write / Read	0	"L"レベル検出
	1	"H"レベル検出

- 5) ET1, ET0 bit
 EVIN 端子のチャタリング除去機能の周期を設定します。

Table 56 ET ビット (EVIN Timing)

ET1 (bit 6)	ET0 (bit 5)	周期	チャタリング除去機能を選択すると 1/256 s のタイムスタンプの精度が低下します。以下のレジスターには EVIN のタイミングのデータが正確には記録されません (不定データが記録されます)。
0	0	チャタリング除去機能無し*1	不定データは記録されません
0	1	3.9 ms (256 Hz)	* 1/1024 s 20h bit0
1	0	15.6 ms (64 Hz)	* 1/1024 s 20h bit1,0 * 1/256 s 21h bit0, * 1/256 s 40h, 50h, 60h, 70f, 48h, 58h, 68h, 78h これらの bit0
1	1	125 ms (8 Hz)	* 1/1024 s , 20h bit3, 2, 1, 0 * 1/256 s 21h bit0 , * 1/256 s 40h, 50h, 60h, 70f, 48h, 58h, 68h, 78h これらの bit3, 2, 1, 0

*1 入力チャタリング除去は行われません。およそ 1 us のアクティブ入力に反応します。

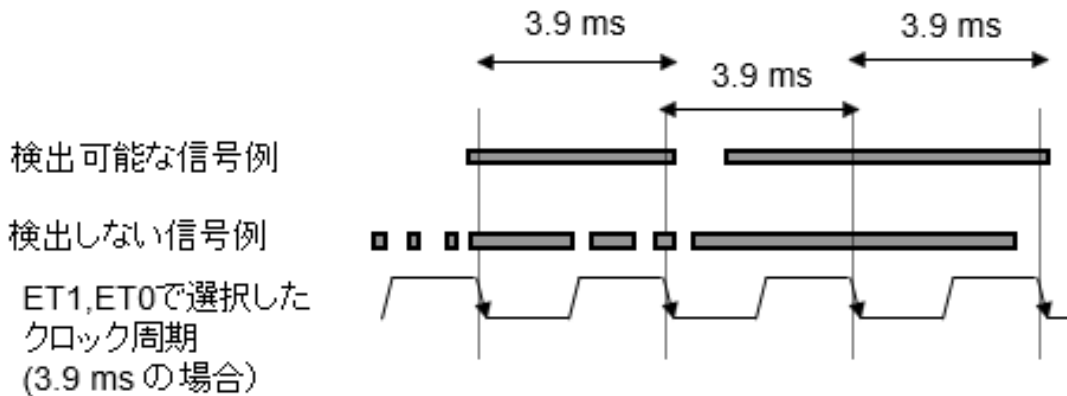


Figure 35 EVIN チャタリング防止機能

- 6) PDN, PU1, PU0 bit (Pull Down Select, Pull Up Select)
 EVIN 端子への内蔵 Pull-up/Pull-down 抵抗の設定します。
 Pull-up 先の電源は VOUT, Pull-down 先の電源は GND です。

Table 57 PDN, PU レジスター (Pull Down Select, Pull Up Select)

状態	PDN	PU1	PU0	値
接続無し	0	0	0	Hi-Z
Pull-up	0	0	1	500 kΩ
	0	1	0	1 MΩ
Pull-down	0	1	1	10 MΩ
	1	0	0	500 kΩ
接続無し	1	1	0	使用しないでください。 (Hi-Z になります)
	1	0	1	
	1	1	1	

- 7) OVW bit (Over Write)
 タイムスタンプの記録更新を設定します

Table 58 OVW ビット (Over Write)

OVW	Data	内容
Write	0	8 回分のタイムスタンプで記録を停止し、記録エリアへの上書きをしません。 pointer(0,0,0) → pointer(0,0,1) --- → pointer(1,1,1) で停止しそれ以降の記録は行われません。
	1	8 回のタイムスタンプで記録は停止せず、上書きされます。 pointer(0,0,0) → pointer(0,0,1) --- → pointer(1,1,1) → pointer(0,0,0) -- →

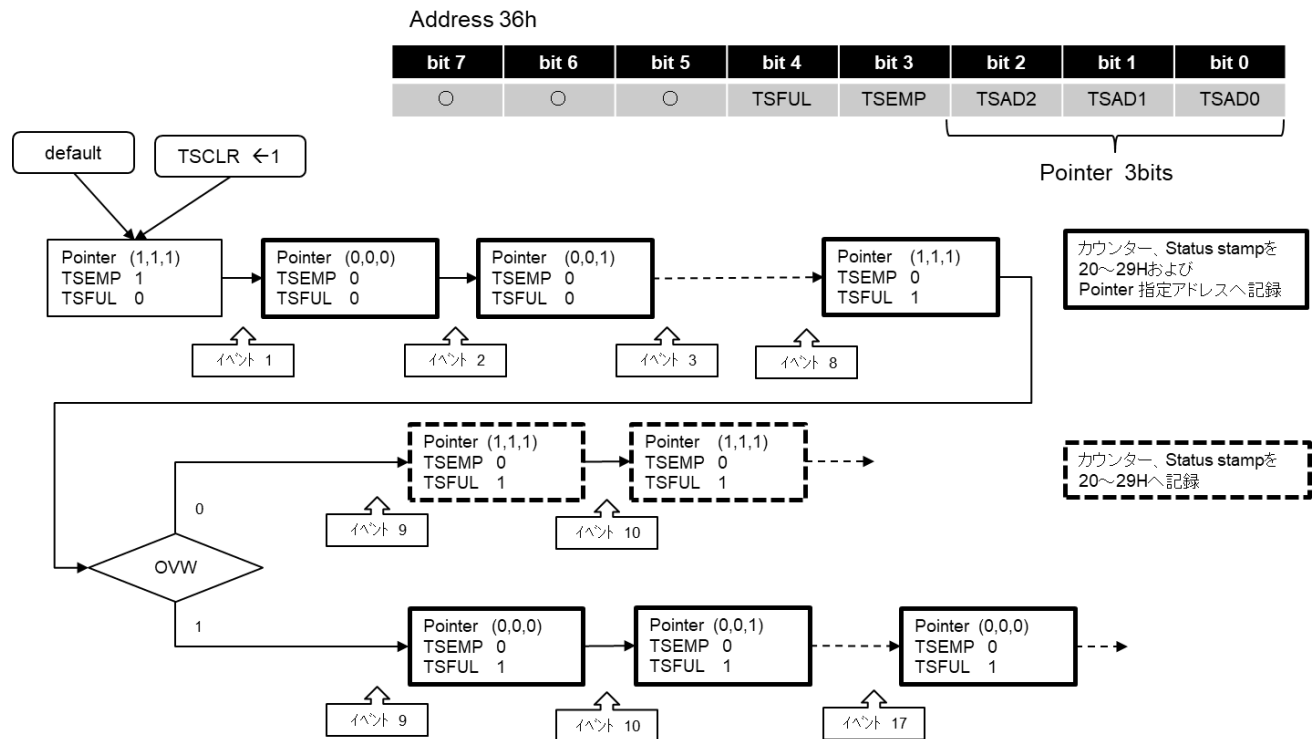


Figure 36 OVW, pointer の動作

14.8.4. I²C アクセスによるタイムスタンプ機能

EVIN 端子とは別に、I²C アクセスによってタイムスタンプを実行できます。

- 1) COMTG bit (Command Trigger)
I²C アクセスを使ってタイムスタンプを行います。

Table 59 COMTG ビット (Command Trigger)

COMTG	Data	内容
Write	0	I ² C によるタイムスタンプ OFF
	1	I ² C によるタイムスタンプ ON アドレス 2Fh への読み出しコマンドを I ² C で送信するとアドレス 20h~29h に時刻、RTC 内部状態が記録されます。アドレス 2Fh の読み出し値は 00h です。複数回タイムスタンプ記録も可能です。

- 2) タイムスタンプタイミング
タイムスタンプは Command trigger レジスタ読み出し時の、読み出しモードのスレーブアドレス送信直後の ACK で行われます。

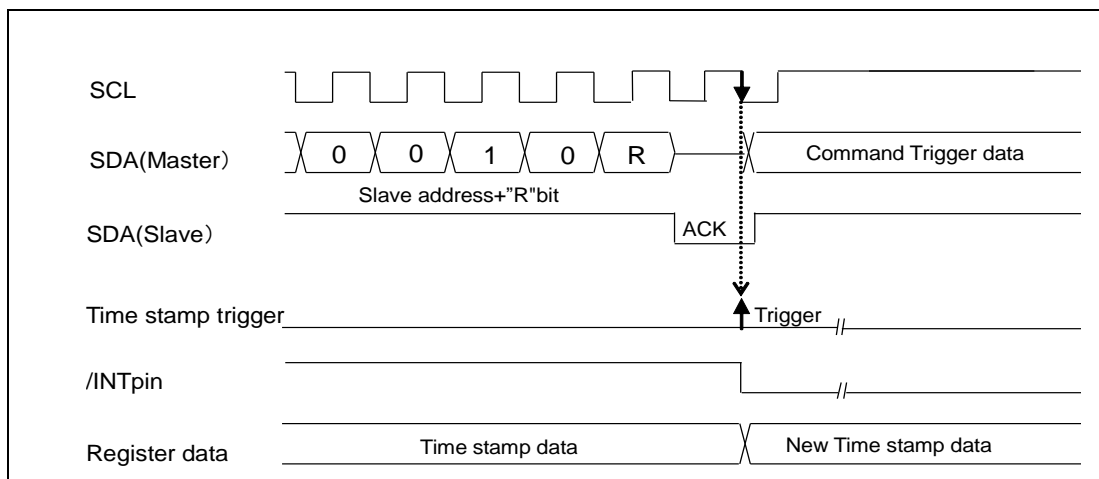


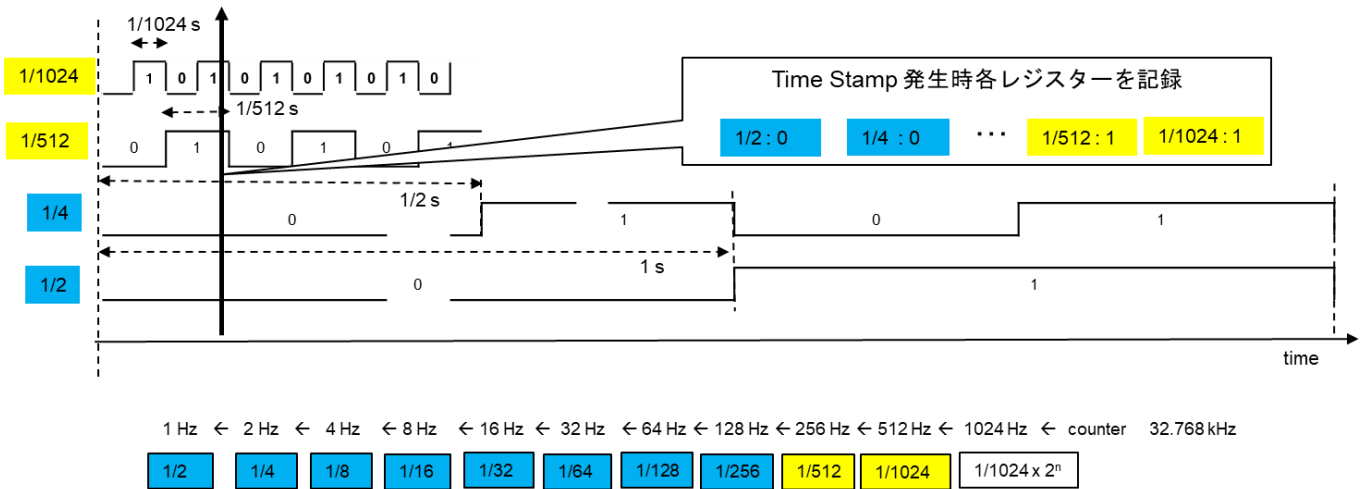
Figure 37 タイムスタンプ I²C 記録タイミング

14.8.5. タイムスタンプ格納レジスター

イベント発生時タイムスタンプレジスターには、以下のデータが格納されます。 [Figure38](#) 参照

1/1024 s, 1/512 s のカウンターは 20h bit0, 1 に記録されます。また 1/256 s ~ 1/2 s カウンターは 21h およびポインターが指定する RAM に記録されます。

*複数回のタイムスタンプデータを記録した場合は、14.8.6. RTC 内部動作連動機能および複数回タイムスタンプ記録機能概要を参照してください。



address	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
20h	--	--	--	--	--	--	1/512	1/1024
21h	1/2	1/4	1/8	1/16	1/32	1/64	1/128	1/256

address	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
Pointer 指定	1/2	1/4	1/8	1/16	1/32	1/64	1/128	1/256

Figure 38 タイムスタンプ格納レジスター(1/1024 秒 ~ 1 秒)

Table 60 タイムスタンプ格納レジスター

Address h	Function	タイムスタンプ内容
20	Time Stamp 1/1024 sec	1 秒以下の分周カウンター256 Hz,512 Hz,
21	Time Stamp 1/256 sec	1 秒以下の分周カウンター1 Hz~128 Hz
22	Time Stamp sec	秒データ
23	Time Stamp Min	分データ
24	Time Stamp Hour	時間データ
25	Time Stamp Week	曜日データ
26	Time Stamp Day	日データ
27	Time Stamp Month	月データ
28	Time Stamp Year	年データ
29	Status Stamp	イベント発生時の自己監視フラグ値

Table 61 Status Stamp

Address h	Function	bit 7	bit 6	bit 5	bit 4	bit 3	bit 2	bit 1	bit 0
29	Status Stamp	z	z	VLOW	VCMP	VDET	z	XST	z

1) VLOW bit (Time Stamp VLOW)

イベント発生時に VBAT 電圧が VLOW を下回っていたかを記録します。

Table 62 VLOW ビット (Time Stamp VLOW)

VLOW	Data	内容
Read	0	VBAT > VLOW
	1	VBAT < VLOW

2) VCMP bit (Time Stamp VCMP)

イベント発生時の VCMP の状態を記録します。

Table 63 VCMP ビット (Time Stamp VCMP)

VCMP	Data	内容
Read	0	VBAT < VDD 充電中
	1	VBAT > VDD 充電停止、SW2 が OFF しています。

3) VDET bit (Time Stamp VDET)

イベント発生時に VDD 電圧がバックアップ移行電圧 VDET1 を下回っていたかを記録します。

Table 64 VDET ビット (Time Stamp VDET)

VDET	Data	内容
Read	0	VDD > VDET1, ノーマルモード状態 (VDD 電圧動作)
	1	VDD < VDET1, バックアップモード状態 (VBAT 電圧動作)

4) XST bit (Time Stamp X'tal Oscillation Stop)

イベント発生時に発振停止していたかを記録します。

Table 65 XST ビット (Time Stamp X'tal Oscillation Stop)

XST	Data	内容
Read	0	水晶発振正常
	1	発振が停止した履歴が有る

14.8.6. RTC 内部動作連動機能および複数回タイムスタンプ記録機能概要

EVIN 端子入力以外に RTC の自己監視機能に連動させたタイムスタンプを取得する事が可能です。また複数のイベント (最大 8 回) でタイムスタンプを取得し連続したイベントのタイムスタンプ取得が可能です。タイムスタンプデータ (20h ~ 29h, 40h ~ 7Fh) の読み出し中にタイムスタンプが発生しないよう、読み出す前に必ず ETS = 0 としてトリガの受付を OFF にしてください。

([Figure 39](#) 外部 EVIN 入力を禁止して 1/1024 秒, 1/128 秒等のデータを記録 参照)

Table 66 RTC 内部動作連動機能および複数回タイムスタンプ記録機能レジスター

Address h	Function	bit 7	bit 6	bit 5	bit 4	bit 3	bit 2	bit 1	bit 0
34	Time Stamp Control 1	z	z	z	z	z	EISEL	TSCLR	TSRAM
35	Time Stamp Control 2	•	z	z	z	ECMP	EDET	EVLOW	EXST
36	Time Stamp Control 3	z	z	z	TSFUL	TSEMP	TSAD2	TSAD1	TSAD0

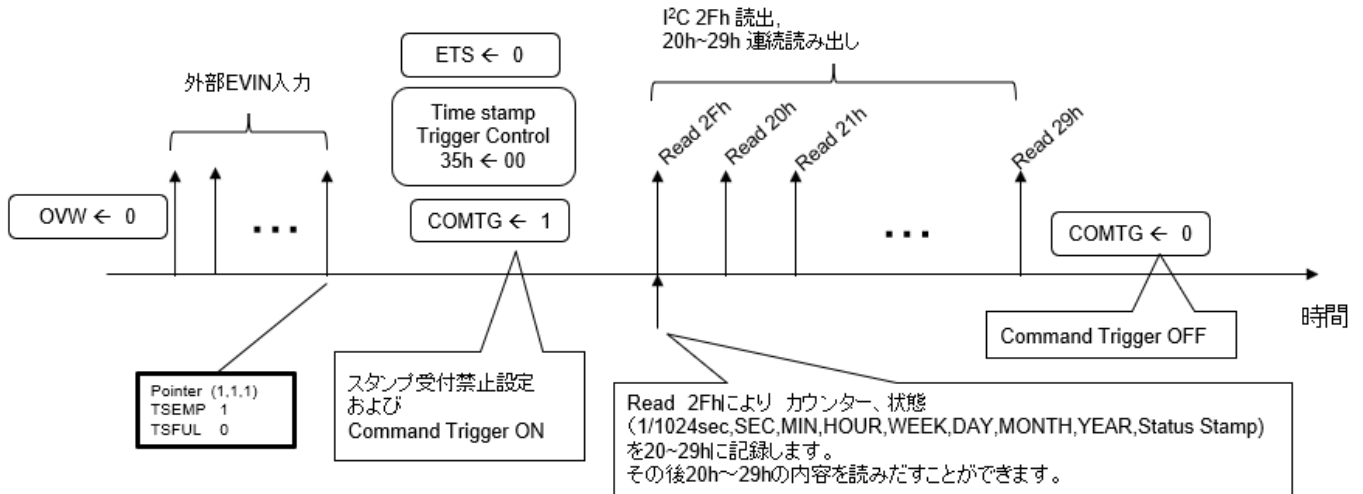


Figure 39 外部 EVIN 入力を禁止して 1/1024 秒等のデータを記録

(1) RTC 内部動作に連動させたタイムスタンプ機能の関連レジスター

1) ECMP bit (Enable VCMP)

タイムスタンプ発生イベントを VCMP 動作に連動させます。

Table 67 ECMP ビット (Enable VCMP)

ECMP	Data	内容
Write	0	VCMP が検出されてもタイムスタンプしません。
	1	VCMP 検出時にタイムスタンプ発生

2) EVDET bit (Enable VDET)

タイムスタンプ発生イベントをバックアップ移行に設定します。

EVDET = "1"を書き込む際は、INIEN bit = 1 をセットした後、Min. 31.25 ms 以上の待ち時間を設けてください。待ち時間が取れない場合は、EVDET = "1"書き込み直後に、検出のタイムスタンプが発生しますので、タイムスタンプ情報をクリアしてください。また MOS スイッチを固定使用する場合、この機能は使用しないでください。(Figure40 RTC 自己監視動作に連動したタイムスタンプの注意点 参照)

Table 68 EVDET ビット (Enable VDET)

EVDET	Data	内容
Write	0	VDET1 を検出してもタイムスタンプしません。
	1	バックアップ移行時にタイムスタンプ発生

3) EVLOW bit (Enable VLOW)

タイムスタンプ発生イベントを VLow 検出機能に設定します。

Table 69 EVLOW ビット (Enable VLOW)

EVLOW	Data	内容
Write	0	Disable
	1	ノーマルモード/バックアップモードともに間欠動作します。

4) EXST bit (Enable X'tal Oscillation Stop)

タイムスタンプ発生イベントを発振停止検出機能に設定します。

Table 70 EXST ビット (Enable X'tal Oscillation Stop)

EXST	Data	内容
Write	0	発振停止を検出してもタイムスタンプしません。
	1	発振停止検出時にタイムスタンプ発生

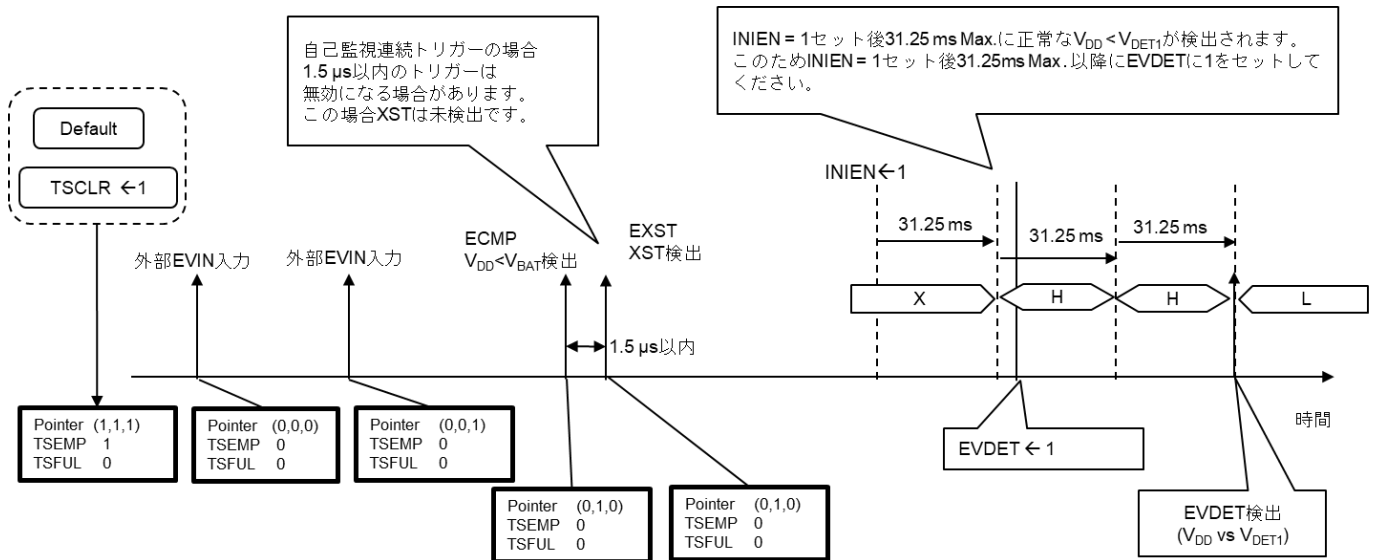


Figure 40 RTC 自己監視動作に連動したタイムスタンプの注意点

(2) 複数回タイムスタンプ記録機能レジスター

以下のレジスターを設定する事により、複数回のタイムスタンプ記録が可能です。
40h ~ 7Fh の記録エリアには、1/1024 秒と WEEK 情報は記録されません。

1) TSTRAM bit (Time Stamp / RAM)

アドレス 40h ~ 7Fh をタイムスタンプ記録エリアとし使用するかユーザーメモリーとして使用するかを設定します。

Table 71 TSTRAM ビット (Time Stamp / RAM)

TSTRAM	Data	内容
Write	0	RAMとしてRead/Writeできます。タイムスタンプデータはイベント発生時にアドレス20h~28hに記録されます。
	1	アドレス40h~7Fhをタイムスタンプ記録エリアとして使用します。タイムスタンプデータを変更する場合は、I ² Cアクセスで記録エリアに直接データを書き込んでください。

2) TSCLR bit (Time Stamp Clear)

本bitに1を書き込むと、アドレス36hのフラグを初期化して、実行後に自動で0に戻ります。
本操作を実行する際は、先にETS = 0としてタイムスタンプ機能を無効にしてください。

Table 72 TSCLR ビット (Time Stamp Clear)

TSCLR	Data	内容
Write	0	無効
	1	アドレス36hのフラグを初期化します。 TSFUL:0 TSEMP:1 TSAD2:1, TSAD1:1, TSAD0:1 pointer (1,1,1)

3) EISEL bit (Event Interrupt Select)

8回分のタイムスタンプデータエリアがすべて記録されると割り込みを出力します。

Table 73 EISEL ビット (Event Interrupt Select)

EISEL	Data	内容
Write	0	トリガが発生するごとに/INTから割り込みを出力します。
	1	8回分のタイムスタンプ記録エリアがすべて記録されると/INTから割り込みを出力します。

(3) 複数回タイムスタンプ記録機能

40h~7Fh のエリアを RAM として利用して複数回のタイムスタンプ記録ができます。

1) TSFUL bit (Time Stamp Full)

8 回分のタイムスタンプデータエリアがすべて記録されたことを示します。

Table 74 TSFUL ビット (Time Stamp Full)

TSFUL	Data	内容
Read	0	タイムスタンプ記録エリアに空き有り
	1	8 回分のタイムスタンプが全て記録された

2) TSEMP bit (Time Stamp Empty)

RAM(複数回タイムスタンプ記録用 40h ~ 7Fh)内のタイムスタンプデータの有無が読み出せます。

Table 75 TSEMP ビット (Time Stamp Empty)

TSEMP	Data	内容
Read	0	タイムスタンプデータ有り
	1	タイムスタンプデータ無し

3) TSAD2, TSAD1, TSAD0 bit (Time Stamp Address)

RAM(複数回タイムスタンプ記録用 40h ~ 7Fh)にタイムスタンプされた最新のアドレスポインター値が読み出せません。

Table 76 TSAD ビット (Time Stamp Address)

TSAD	TSAD2	TSAD1	TSAD0	Address pointer
Read	0	0	0	40h ~ 47h
	0	0	1	48h ~ 4Fh
	0	1	0	50h ~ 57h
	0	1	1	58h ~ 5Fh
	1	0	0	60h ~ 67h
	1	0	1	68h ~ 6Fh
	1	1	0	70h ~ 77h
	1	1	1	78h ~ 7F, default

14.9. フローチャート

- 以下のフローチャートは 一例です。
- * わかりやすさを優先した記載にしていますので、実際の処理の際には 非効率な部分があります。
- * より効率的な処理を行いたいときは、いくつかの処理を同時にしたり、操作手順を入れ替えても問題無い部分などを確認調整ください。記載内容の中には、使用状況によっては 必要のない処理もあります。
- * 期待通りの動作を行うためには、ご使用条件およびご使用環境に応じた最適化をお願いいたします。

1) 電源投入時の処理例

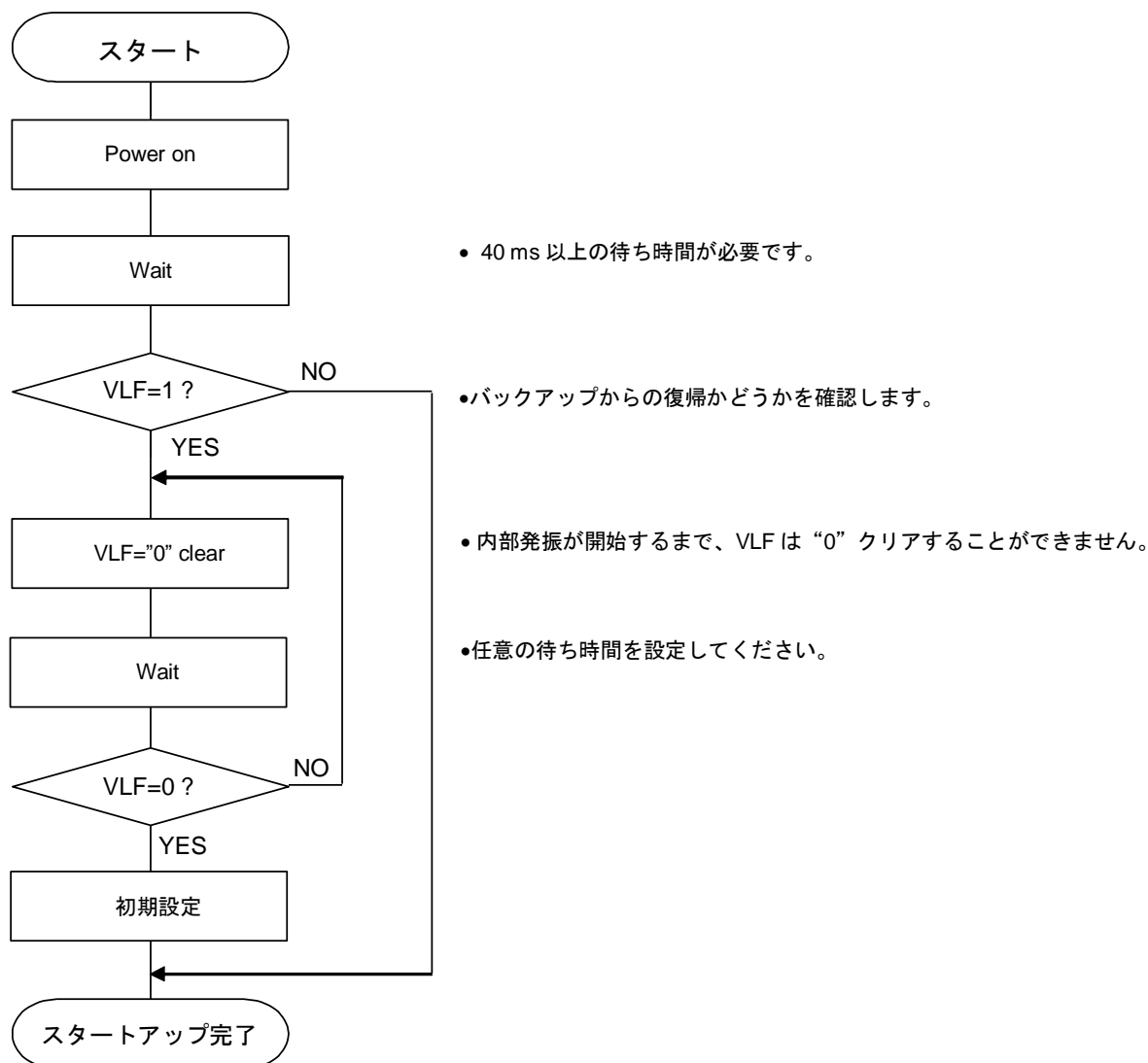


Figure 41 電源投入時のフローチャート例

2) 初期化

例 1.

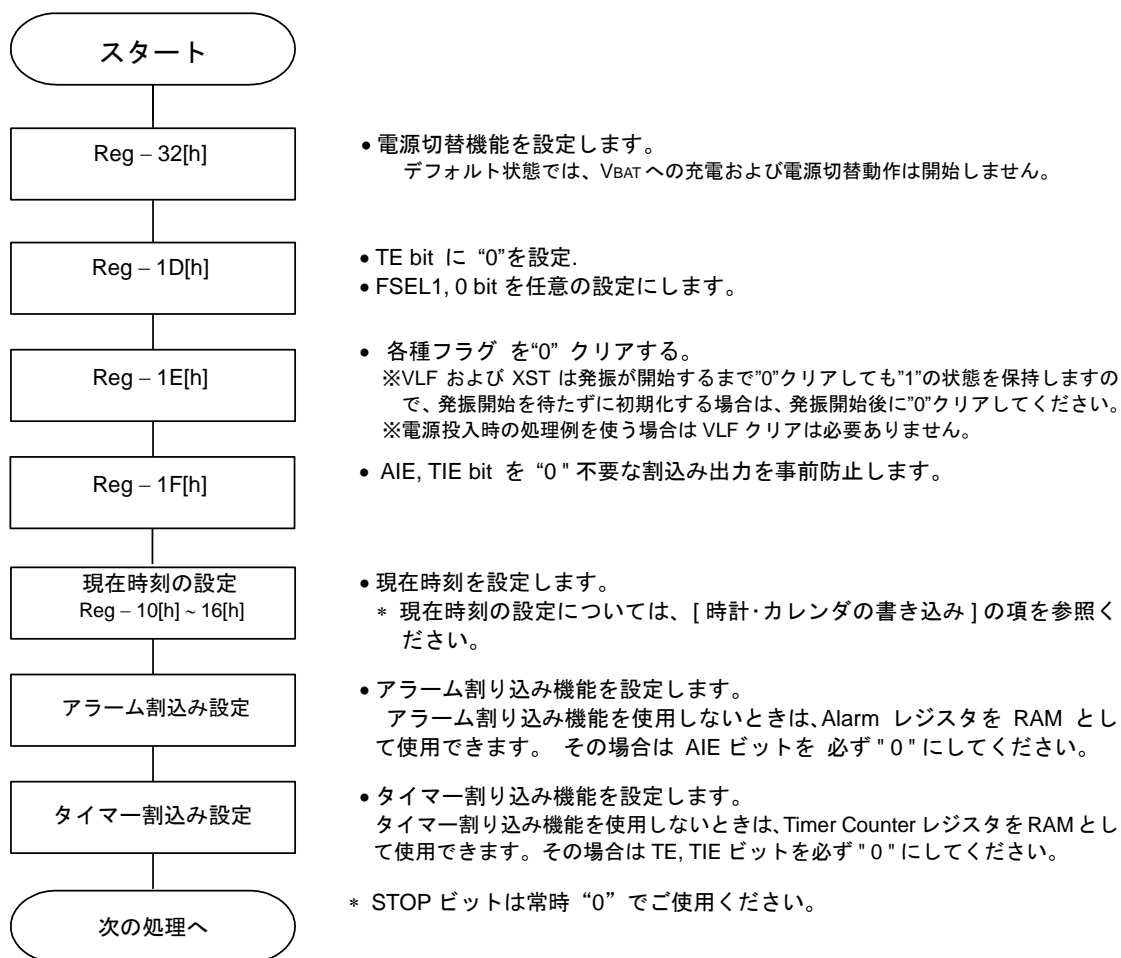


Figure 42 初期化フローチャート例

例 2. 時計機能のみ使用する場合の初期化例

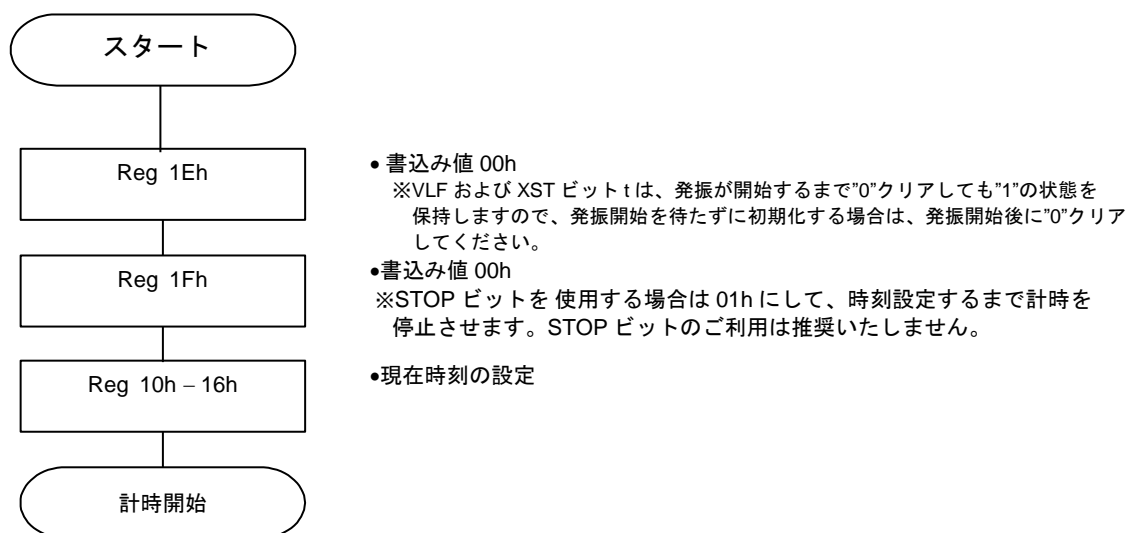


Figure 43 時計機能のみ使用する場合の初期化フローチャート例

3) 時計・カレンダーの書き込み例

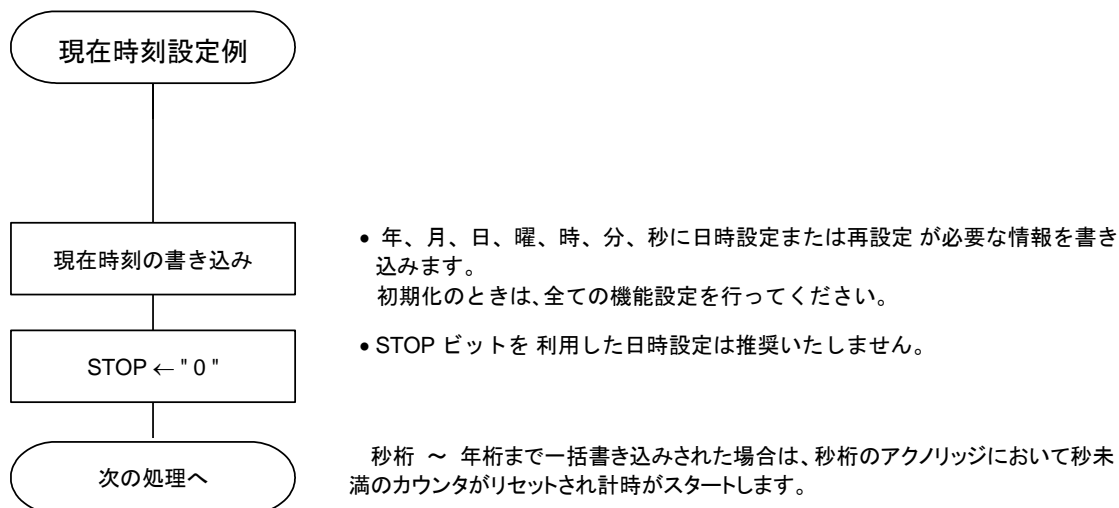
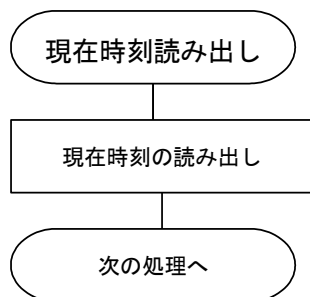


Figure 44 時計・カレンダーの書き込みフローチャート例

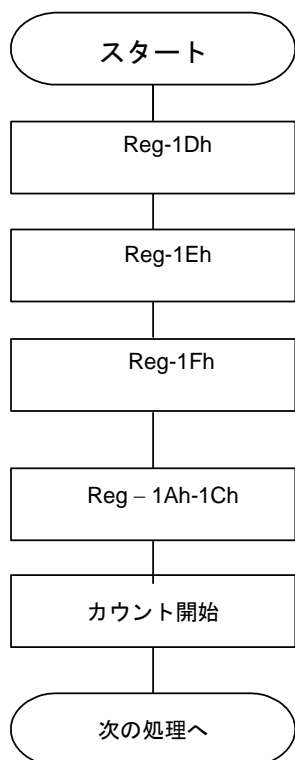
4) 時計・カレンダーの読み出し例



- 0.95 秒以内に [年 / 月 / 日 [曜] 時:分:秒] より、必要な情報を読み出します。読み出し時は、STOPビットが "0" のままで読み出しをしてください。STOPビットを "1" にして読み出すと、時刻遅れの原因になります。
- 読み出されるデータは、通信開始時の時刻情報です。通信開始時に、時刻データは固定されます。通信終了時に、自動で時刻補正されます。
- 現在時刻の読み出しにおいては、上位桁への桁上げ処理中の時刻情報の読み出しを回避するためにアドレスオートインクリメント機能を使用して一括読み出しすることを推奨します。

Figure 45 時計・カレンダーの読み出しフローチャート例

5) タイマー割り込み機能の設定例



- TE ビットを "0" クリアして、タイマー割り込み機能を停止させます。
- TSEL1, TSEL0 ビットの組み合わせでタイマーのカウンタダウン周期 (= ソースクロック) を設定します。
- TF ビットを "0" クリアして、前回のタイマー割り込み出力を解除します。
- TIE ビットの設定でイベント発生時の /INT 出力を選択設定します。
- ダウンカウンタの初期値を設定します。
- TE ビットを "1" にして、タイマー割り込み機能をスタートさせます。
注) タイマー割り込み機能をスタートさせるときは、必ず事前に、ダウンカウンタの初期値を設定してください。
- *1 カウンタを一時停止させるときは、TSTP ビットを "1" にしてください。STOP ビットを "0" で再スタートします。
- *2 プリセット値から再開したい場合は、TE ビットを "0" クリアして再度 TE ビットを "1" にしてください。

Figure 46 タイマー割り込み設定フローチャート例

6) アラーム割り込み機能の設定例

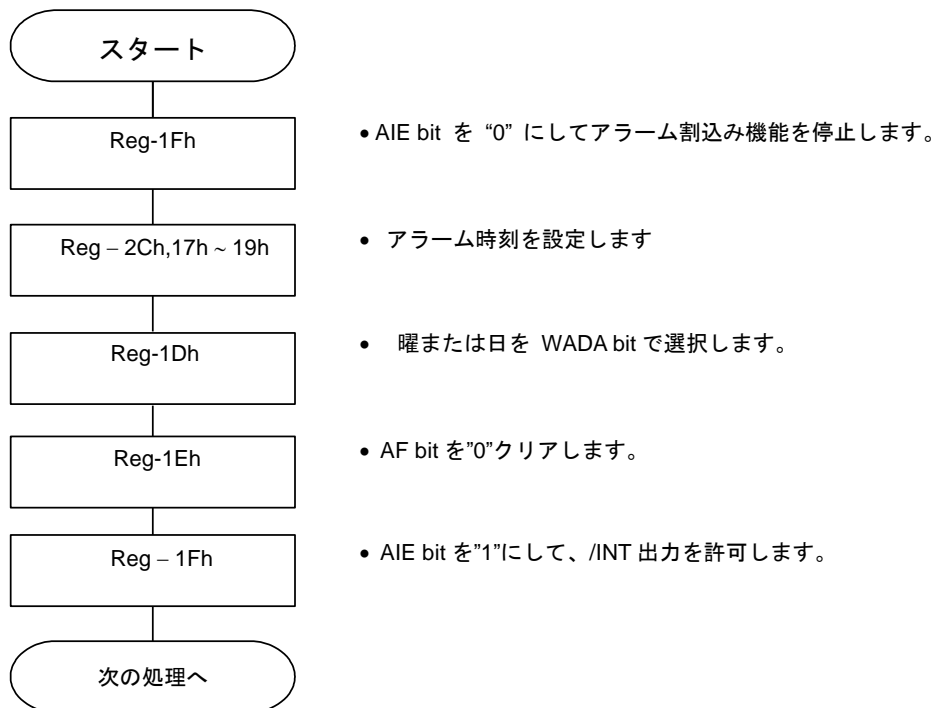


Figure 47 アラーム割り込み設定フローチャート例

7) タイムスタンプ機能(1回記録)の設定例

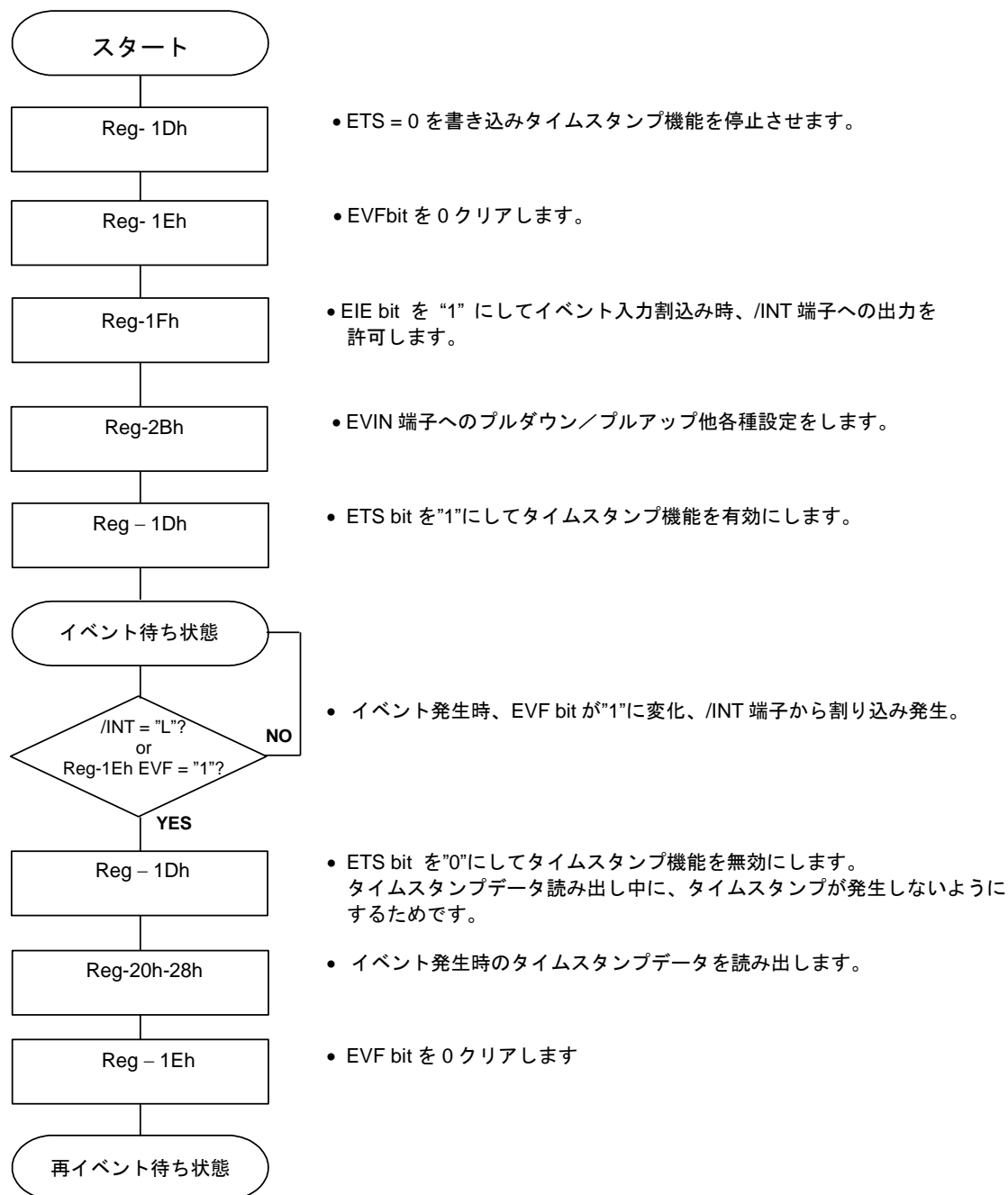


Figure 48 タイムスタンプ機能(1回記録)の設定フローチャート

8) タイムスタンプ機能(複数回記録)の設定例

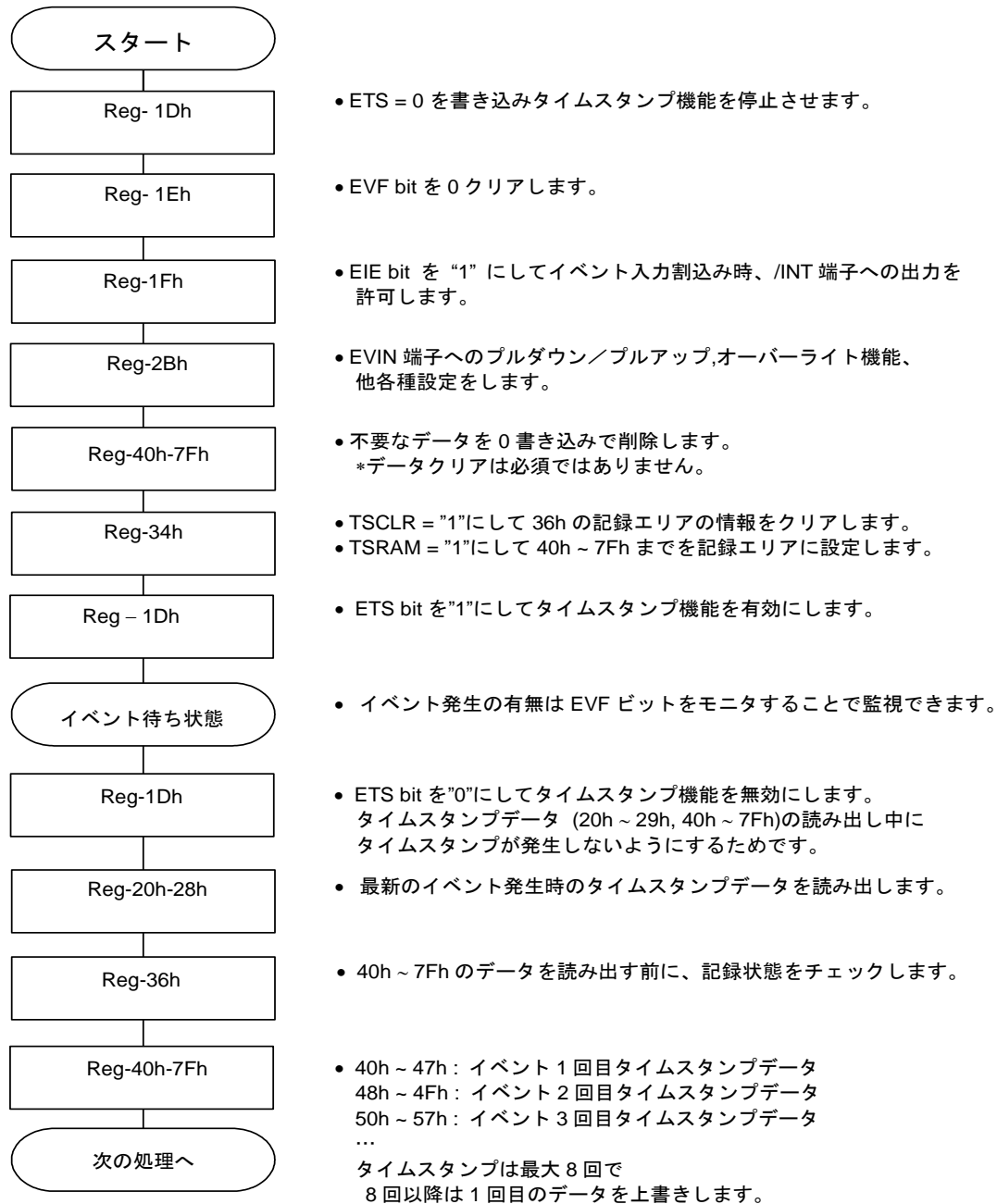


Figure 49 タイムスタンプ機能(複数回記録)の設定フローチャート例

9) 1/1024 秒、1/128 秒の読み込みの設定例

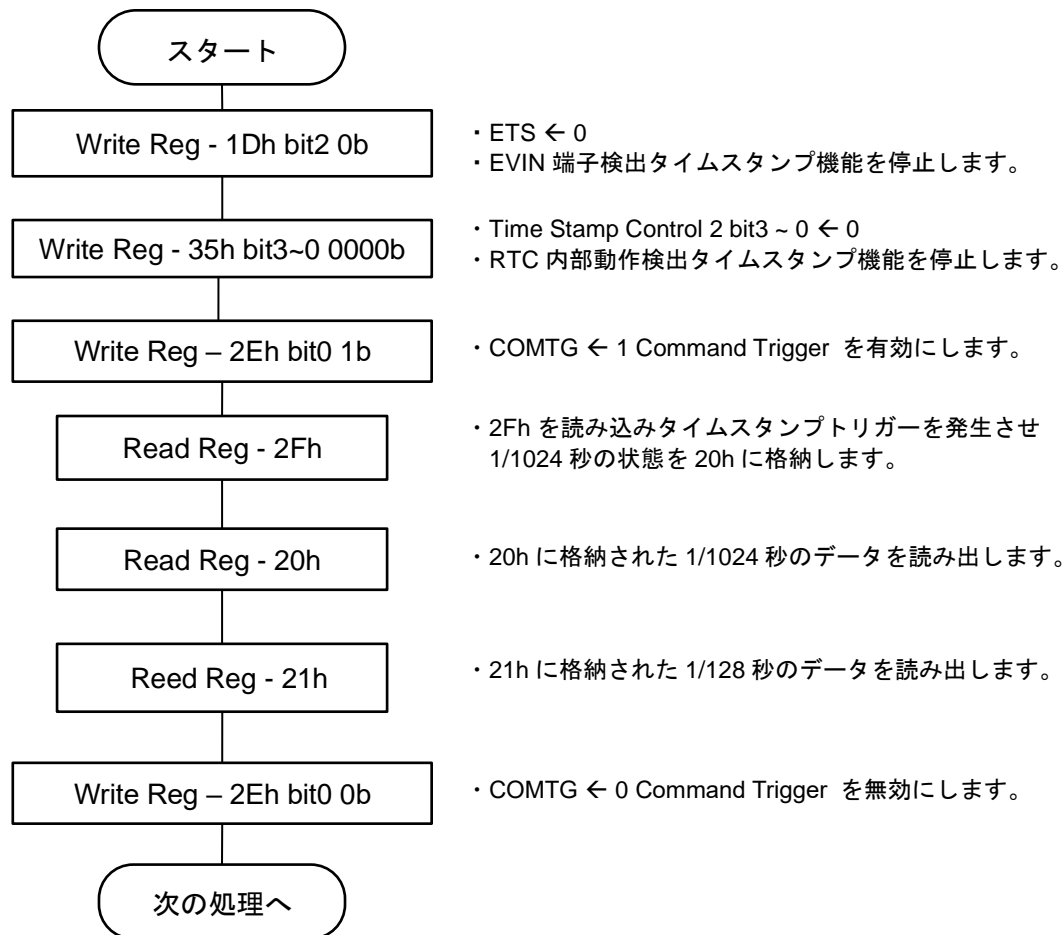


Figure 50 1/1024 秒、1/128 秒の連続読み出しフローチャート例

10) タイムスタンプデータ連続読み込みの設定例



Figure 51 連続タイムスタンプデータ読み出しフローチャート例

14.10. I²C-Bus のリード/ライト

14.10.1. I²C-Bus の特性

I²C-Bus は 2 線式の双方向通信です。信号線は、SDA(データライン)と SCL(クロックライン)とで構成されており、両ラインとも、プルアップ抵抗を介して V_{IO} ラインに接続します。

複数のデバイスの AND 接続を実行するために、I²C-Bus につながる全てのポートはオープンドレイン あるいはオープンコレクターでなければなりません。

14.10.2. ビット転送

SCL ラインの 1 クロックパルス毎に 1 ビットのデータ転送を行います。送信時、SDA ライン上のデータ変更は SCL ラインが LOW の区間で行います。受信側では、SCL ラインが HIGH の区間でデータを取り込みます。

14.10.3. 開始条件と停止条件

I²C-Bus が非通信状態の時、2 本のラインは HIGH を保っています。この時、SDA が HIGH から LOW に変化した状態を、通信の"開始条件"と定義します。この後、実際のデータ転送を行います。さらに、SCL が HIGH の時、SDA が LOW から HIGH に変化した状態を、通信の"停止条件"と定義します。

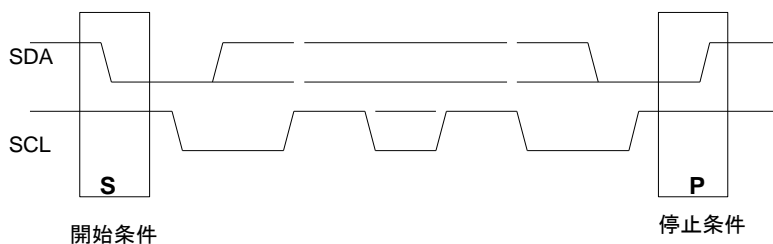


Figure 52 I²C-Bus スタート/ストップ条件

誤動作防止のためデバイスアドレス送信から 1 秒以上の時間がかかった場合は、内部の監視タイマーにより I²C インターフェイスは自動的に通信を終了し、スタートコンディション待ち状態になります。再度通信をする際はスタートコンディションから送信してください。

14.10.4. スレーブアドレス

I²C-Bus デバイスは、通常のロジックデバイスが有するチップセレクト端子を持ちません。全ての I²C-Bus デバイスは、機種ごとにユニークなデバイスナンバーが内部にあらかじめ固定記憶されています。I²C-Bus デバイスのチップセレクトは、通信開始時にこのデバイスナンバーを I²C-Bus によりスレーブアドレスとして送信することによって行います。受信デバイスは、スレーブアドレスが一致した場合のみ、その後の通信に反応します。

実際の通信時には、7bit のスレーブアドレスと共に、R/W ビットを付加した 8 ビットデータを送信します。

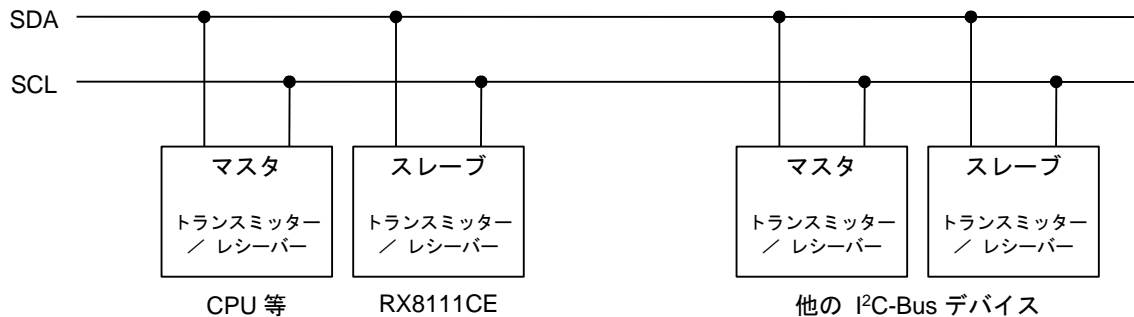


Figure 53 I²C スレーブアドレス

14.10.5. システム構成

メッセージの送受信を制御するデバイスを"マスター"、マスターによって制御されるデバイスを"スレーブ"と定義します。また、メッセージを送信するデバイスを、"トランスミッター"、メッセージを受信するデバイスを"レシーバー"と定義します。

RX8111CE の場合、CPU 等のコントローラがマスター、RX8111CE がスレーブとなります。トランスミッター、レシーバーには双方とも成り得ます。

Figure 54 I²C バス接続

14.10.6. アクノリッジ

開始条件と停止条件との間で転送するデータのバイト数に制限はありません。

この時、1 バイトの転送毎に、レシーバー(受信側)は、トランスミッター(送信側)に対し、アクノリッジビットというデータの受信確認のビットを生成します。アクノリッジビットは LOW アクティブですから、トランスミッターは SDA ラインを HIGH にし、アクノリッジビット用のクロックを送出します。

レシーバーは、それまでにトランスミッターから送られた 8 ビットのデータを正しく受け取っていれば、最終ビット用のクロックが終了した時点で SDA ラインを LOW にします。I²C -Bus ラインはプルアップされているので、トランスミッター側の SDA ラインも LOW になります。ここで、トランスミッターはアクノリッジが返って来たことを確認し、次のデータを送信します。レシーバーは、アクノリッジビット用のクロックが終了した時点で、SDA ラインを HIGH(開放)にして次のデータ受信に備えます。

マスターがトランスミッターの時は、レシーバーからのアクノリッジ確認後、次のデータ送受信をせずに停止条件を生成すれば、通信を正常終了することができます。マスターがレシーバーの時は、アクノリッジビットを"1"として送出した後、停止条件を生成すれば通信を正常終了することができます。

14.10.7. I²C-Bus プロトコル

以下に、マスターを CPU、スレーブを RX8111CE と想定して通信手順を記します。

RX8111CE はアドレスのオートインクリメント機能がありますので、最初にアドレス指定した後、データだけを送り続けられ、RX8111CE の受け取りアドレスは 1 バイト毎に加算されます。

オートインクリメント機能の アドレス循環	10h -> 1Fh -> 10h, 20h -> 2Fh -> 20h, 30h -> 3Fh -> 30h
	40h -> 4Fh -> 40h, 50h -> 5Fh -> 50h, 60h -> 6Fh -> 60h 70h -> 7Fh -> 70h

*非存在のアドレスからは 00h が読み出されます。

① アドレス指定の書き込み手順

- (1) CPU が開始条件を送信
- (2) CPU が RX8111CE のスレーブアドレス、及び R/W ビットを書き込みモードで送出
- (3) RX8111CE からのアクノリッジ確認
- (4) CPU が RX8111CE へ書き込むアドレスを送出
- (5) RX8111CE からのアクノリッジ確認
- (6) CPU が(4)で指定したアドレスへ書き込むデータを送出
- (7) RX8111CE からのアクノリッジ確認
- (8) 必要に応じ(6)(7)のくり返し。アドレスは RX8111CE 内部でオートインクリメント。
- (9) CPU が停止条件を送出

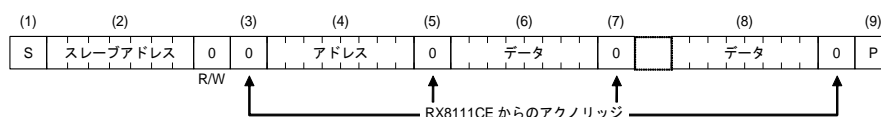


Figure 55 I²C-Bus アドレス指定の書き込み

② アドレス指定の読み出し手順

書き込みモードでリードするアドレスをライトした後、読み出しモードを設定して、実際のデータをリードします。

- (1) CPU が開始条件を送出
- (2) CPU が RX8111CE のスレーブアドレス、及び R/W ビットを書き込みモードで送出
- (3) RX8111CE からのアクノリッジ確認
- (4) CPU が RX8111CE から読みだすアドレスを送出
- (5) RX8111CE からのアクノリッジ確認
- (6) CPU が開始条件を送信 (停止条件は送信しない)
- (7) CPU が RX8111CE のスレーブアドレス、及び R/W ビットを読み出しモードで送出
- (8) RX8111CE からのアクノリッジ確認
(ここから CPU がレシーバー、RX8111CE がトランスミッターとなる)
- (9) RX8111CE から (4) で指定したアドレスのデータが出る
- (10) CPU が RX8111CE へアクノリッジ送出
- (11) 必要に応じ、(9)、(10) のくり返し。読みだしアドレスは RX8111CE 内部でオートインクリメント。
- (12) CPU が "1" のアクノリッジを出す
- (13) CPU が停止条件を送出。

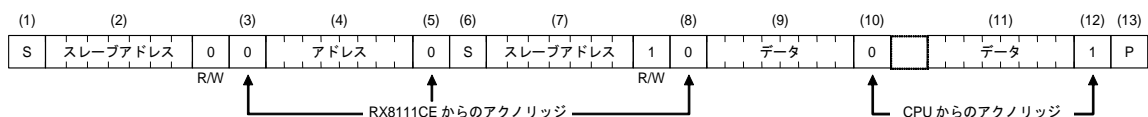


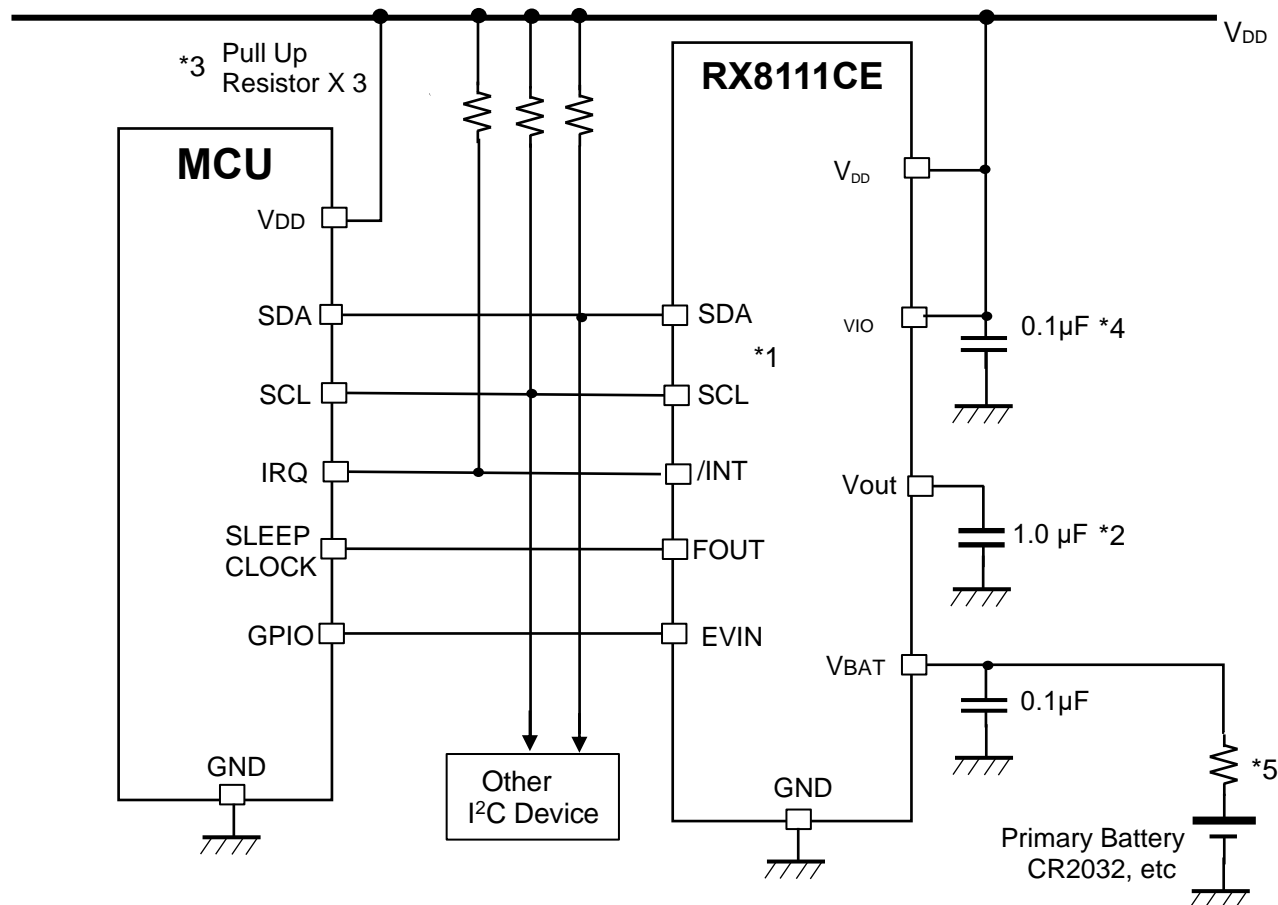
Figure 56 I²C-Bus アドレス指定の読み出し

③ アドレス指定しない読み出し手順

最初に読みだしモードを設定することで、その後すぐにデータをリードできます。この場合のアドレスは、前回のアクセスで終了したアドレス+1 となります。

- (1) CPU が開始条件を送出
- (2) CPU が RX8111CE のスレーブアドレス、及び R/W ビットを読み出しモードで送出
- (3) RX8111CE からのアクノリッジ確認 (以降、CPU がレシーバー、RX8111CE がトランスミッターとなる)
- (4) RX8111CE から、前回のアクセスにおける最終アドレス+1 のデータが出る
- (5) CPU が RX8111CE へアクノリッジ送出
- (6) 必要に応じ、(4)(5)のくり返し。読みだしアドレスは RX8111CE 内部でオートインクリメント。
- (7) CPU が "1" のアクノリッジを出す
- (8) CPU が停止条件を送出。

15. 参考回路例



- *1 SDA, SCL 信号が AC タイミング特性を満足するかオシロスコープ等で確認してください。
- *2 VOUT 端子のコンデンサー容量は他の電源端子よりも大きい 1.0 μF です。
- *3 /INT 端子のプルアップ抵抗は 1 k Ω ~ 10k Ω を推奨します。
- *4 各バイパスコンデンサは RX8111 端子の直近に設置してください。
- *5 バッテリーの保護抵抗を設置される際は、少なくとも 1 μA の電流が供給可能な抵抗値を設定してください。電池メーカーの推奨電流値および UL 規格等に適合させる場合はそれらを優先して設定してください。保護抵抗無し 0 Ω でも RTC が規定以上の電流を消費することは有りません。

Figure 57 一般的な MCU との接続回路例

16. Tables

Table 1	端子機能	5
Table 2	絶対最大定格	9
Table 3	推奨動作条件	9
Table 4	周波数特性	9
Table 5	DC 電気的特性	10
Table 6	電源切替素子参考特性	11
Table 7	AC 電気的特性	12
Table 8	FOUT 波形シンメトリ	12
Table 9	電源投入特性	13
Table 10	レジスターテーブル (1)	18
Table 11	レジスターテーブル (2)	19
Table 12	レジスター初期値 (1)	20
Table 13	レジスター初期値 (2)	21
Table 14	時計・カレンダー設定例	24
Table 15	WEEKレジスター	25
Table 16	DAY, MONTHレジスター	25
Table 17	ウェイクアップタイマー割り込みレジスター	26
Table 18	TSEL ビット、ソースクロック選択	26
Table 19	TE ビット(Timer Enable)	27
Table 20	TF ビット (Timer Flag)	27
Table 21	TIE ビット (Timer Interrupt Enable)	27
Table 22	TBKON, TBKE ビット (Timer Backup ON, Timer Backup/normal Enable)	27
Table 23	TMPIN ビット (Timer PIN)	28
Table 24	TSTP ビット(Timer Stop)	28
Table 25	ウェイクアップタイマー割り込み周期	29
Table 26	アラーム割り込み機能レジスター	31
Table 27	WADA ビット(Week Alarm / Day Alarm Select)	31
Table 28	AF ビット (Alarm Flag)	31
Table 29	AIE ビット(Alarm Interrupt Enable)	32
Table 30	アラーム設定例 1	32
Table 31	アラーム設定例 2	32
Table 32	時刻更新割り込みレジスター	34
Table 33	USEL ビット (Update Interrupt Select)	34
Table 34	UF ビット (Update Flag)	34
Table 35	UIE ビット (Update Interrupt Enable)	34
Table 36	RTC 自己監視機能レジスター	36
Table 37	POR ビット (Power On Reset)	36
Table 38	VLF ビット (Voltage Low Flag)	36
Table 39	XST ビット (X'tal Oscillation Stop)	36
Table 40	EVIN ビット (EVIN Level)	37
Table 41	VCMP ビット (Voltage CompareMP)	37
Table 42	VLOW ビット (Voltage LOW)	37
Table 43	FOUT 機能レジスター (Frequency OUT)	37
Table 44	FSEL レジスター	37
Table 45	バックアップ電源切替機能レジスター	38
Table 46	CHGEN ビット (Charge Enable)	38
Table 47	INIEN ビット (Initial Enable)	38
Table 48	SMPT ビット (Sample Time)	40
Table 49	電源切替スイッチレジスター	43
Table 50	電圧検出タイミング	43
Table 51	タイムスタンプ機能レジスター	44
Table 52	ETS ビット (Enable Time Stamp)	45

Table 53	EVF ビット (Event Flag).....	45
Table 54	EIE ビット (Event Interrupt Enable).....	45
Table 55	EHL ビット (EVIN High/Low).....	45
Table 56	ET ビット (EVIN Timing).....	46
Table 57	PDN, PU レジスター (Pull Down Select, Pull Up Select).....	46
Table 58	OVW ビット (Over Write).....	46
Table 59	COMTG ビット (Command Trigger).....	47
Table 60	タイムスタンプ格納レジスター.....	48
Table 61	Status Stamp.....	48
Table 62	VLOW ビット (Time Stamp VLOW).....	49
Table 63	VCMP ビット (Time Stamp VCMP).....	49
Table 64	VDET ビット (Time Stamp VDET).....	49
Table 65	XST ビット (Time Stamp X'tal Oscillation Stop).....	49
Table 66	RTC 内部動作連動機能および複数回タイムスタンプ記録機能レジスター.....	49
Table 67	ECMP ビット (Enable VCMP).....	50
Table 68	EVDET ビット (Enable VDET).....	50
Table 69	EVLOW ビット (Enable VLOW).....	50
Table 70	EXST ビット (Enable X'tal Oscillation Stop).....	50
Table 71	TSRAM ビット (Time Stamp / RAM).....	51
Table 72	TSCLR ビット (Time Stamp Clear).....	51
Table 73	EISEL ビット (Event Interrupt Select).....	51
Table 74	TSFUL ビット (Time Stamp Full).....	52
Table 75	TSEMP ビット (Time Stamp Empty).....	52
Table 76	TSAD ビット (Time Stamp Address).....	52

7. Figures

Figure 1	ブロック図.....	5
Figure 2	端子配置図.....	5
Figure 3	電源接続例 1.....	6
Figure 4	電源接続例 2.....	6
Figure 5	電源接続例 3.....	6
Figure 6	電源接続例 4.....	6
Figure 7	電源接続例 5.....	7
Figure 8	外形寸法図.....	8
Figure 9	マーキングレイアウト.....	8
Figure 10	V _{BAT} 充電特性 V _{DD} = 3.0 V.....	11
Figure 11	V _{BAT} 充電特性 V _{DD} = 5.5 V.....	11
Figure 12	二次電池充電経路図.....	11
Figure 13	I ² C タイミングチャート.....	12
Figure 14	電源投入タイミング.....	13
Figure 15	発振開始シーケンス(電源初期投入時).....	14
Figure 16	発振開始シーケンス(バックアップ復帰時).....	14
Figure 17	周波数温度特性.....	15
Figure 18	基本(32 kHz 発振、カウンター、FOUT)機能.....	24
Figure 19	ウェイクアップタイマー初回誤差.....	26
Figure 20	ウェイクアップタイマーブロック図(タイマーソース).....	27
Figure 21	ウェイクアップタイマースタートタイミング.....	28
Figure 22	ウェイクアップタイマーブロック図(割り込み).....	30
Figure 23	ウェイクアップタイマータイミングチャート.....	30
Figure 24	アラーム割り込みブロック図.....	33

Figure 25	アラーム割り込みタイミングチャート	33
Figure 26	時刻更新ブロック図	35
Figure 27	時刻更新タイミングチャート	35
Figure 28	バックアップ電源切替機能のブロック図	38
Figure 29	電源切替状態遷移(電源投入時)	39
Figure 30	電源切替状態遷移(一次電池利用の場合)	39
Figure 31	電源切替状態遷移(二次電池利用の場合)	40
Figure 32	V _{DD} 電圧監視 (VDET)SW1 間欠動作	41
Figure 33	低容量 EDLC 使用時の注意	42
Figure 34	タイムスタンプ機能	44
Figure 35	EVIN チャタリング防止機能	46
Figure 36	OVW、pointer の動作	47
Figure 37	タイムスタンプ I ² C 記録タイミング	47
Figure 38	タイムスタンプ格納レジスター(1/1024 秒 ~ 1 秒)	48
Figure 39	外部 EVIN 入力を禁止して 1/1024 秒等のデータを記録	50
Figure 40	RTC 自己監視動作に連動したタイムスタンプの注意点	51
Figure 41	電源投入時のフローチャート例	53
Figure 42	初期化フローチャート例	54
Figure 43	時計機能のみ使用する場合の初期化フローチャート例	55
Figure 44	時計・カレンダーの書き込みフローチャート例	55
Figure 45	時計・カレンダーの読み出しフローチャート例	56
Figure 46	タイマー割り込み設定フローチャート例	56
Figure 47	アラーム割り込み設定フローチャート例	57
Figure 48	タイムスタンプ機能(1 回記録)の設定フローチャート	58
Figure 49	タイムスタンプ機能(複数回記録)の設定フローチャート例	59
Figure 50	1/1024 秒、1/128 秒の連続読み出しフローチャート例	60
Figure 51	連続タイムスタンプデータ読み出しフローチャート例	61
Figure 52	I ² C-Bus スタート/ストップ条件	62
Figure 53	I ² C スレーブアドレス	62
Figure 54	I ² C バス接続	63
Figure 55	I ² C-Bus アドレス指定の書き込み	64
Figure 56	I ² C-Bus アドレス指定の読み出し	64
Figure 57	一般的な MCU との接続回路例	65

RTC モジュール アプリケーションマニュアル

RX8111CE Rev 02 ---- 10 October 2023

RX8111CE の技術的なお問い合わせは[こちらへ](#)

セイコーエプソン 水晶デバイストップページ

<https://www5.epsondevice.com/ja/>

RTC モジュール トップページ

<https://www5.epsondevice.com/ja/products/rtc/>

RTC モジュール特設ページ

https://www5.epsondevice.com/ja/information/technical_info/rtc/

RTC モジュール便利ツール

<https://www5.epsondevice.com/ja/information/rtc/tools/>

RTC モジュール技術ツール

<https://www5.epsondevice.com/ja/information/rtc/>

セイコーエプソン株式会社

デバイス営業部 東京営業所

〒160-8801 東京都新宿区新宿 4-1-6 JR 新宿ミライナタワー

デバイス営業部 大阪事業所

〒530-6122 大阪府大阪市北区中之島 3-3-23 中之島ダイビル 22F

デバイス営業部 名古屋事業所

〒460-0003 愛知県名古屋市中区錦 1-4-6 大樹生命名古屋ビル 8F

The EPSON logo is displayed in a large, bold, blue, sans-serif font, centered at the bottom of the page.