

EPSON

アプリケーションマニュアル

Real Time Clock Module**RX8130CE**

製品名称	製品型番
RX8130CE	X1B000311000100

本マニュアルのご使用につきましては、次の点にご留意願います。

1. 本資料の内容については、予告無く変更することがあります。弊社製品のご購入およびご使用にあたりましては事前に弊社営業窓口で最新の情報をご確認いただきますとともに、弊社ホームページなどを通じて公開される最新情報に常にご注意ください。
2. 本資料の一部または全部を、弊社に無断で転載または複製など他の目的に使用することは堅くお断りします。
3. 本資料に掲載されている応用回路、プログラム、使用方法などはあくまでも参考情報であり、これらに起因する第三者の知的財産およびその他の権利侵害ならびに損害の発生に対し、弊社はいかなる保証を行うものではありません。また、本資料によって第三者または弊社の知的財産権およびその他の権利の実施権の許諾を行うものではありません。

4. 弊社製品のご使用にあたりましては、弊社製品の誤作動や故障により生命・身体に危害を及ぼすこと又は財産が侵害されることのないように、お客様の責任において、お客様のハードウェア、ソフトウェア、システムに必要な安全設計を行うようお願いします。

なお、設計および使用に際しては、弊社製品に関する最新の情報（本資料、仕様書、データシート、マニュアル、弊社ホームページなど）をご確認いただき、それに従ってください。また、上記資料などに掲載されている製品データ、図、表などに示す技術的な内容、プログラム、アルゴリズムその他応用回路例などの情報を使用する場合は、お客様の製品単独およびシステム全体で十分に評価を行い、お客様の責任において適用可否の判断をお願いします。

5. 弊社は正確さを期すために慎重に本資料を作成しておりますが、本資料に掲載されている情報に誤りがないことを保証するものではありません。万一、本資料に掲載されている情報の誤りによってお客様に損害が生じた場合においても、弊社は一切その責任を負いかねます。
6. 弊社製品の分解、解析、リバースエンジニアリング、改造、改変、翻案、複製などは堅くお断りします。
7. 弊社製品は、一般電子機器製品用途および弊社指定用途に使用されることを意図して設計、開発、製造しています（指定用途）。この指定用途の範囲を超えて、特別または高度な品質、信頼性が要求され、その誤作動や故障により生命・身体に危害を及ぼす恐れ、膨大な財物損害を引き起こす恐れ、もしくは社会に深刻な影響を及ぼす恐れのある以下を含む用途（特定用途）に使用されることを意図していません。

【特定用途】

宇宙機器（人工衛星・ロケットなど）/ 輸送車両並びにその制御機器（自動車・航空機・列車・船舶など）
医療機器 / 海底中継機器 / 発電所制御機器/防災・防犯装置 / 交通用機器 / 金融関連機器
上記と同等の信頼性を必要とする用途

お客様に置かれましては、製品を指定用途に限定して使用されることを強く推奨いたします。もし指定用途以外の用途で製品のご使用およびご購入を希望される場合、弊社はおお客様の特定用途に弊社製品を使用されることへの商品性、適合性、安全性について、明示的・黙示的に関わらず、いかなる保証をおこなうものではありません。お客様が特定用途での弊社製品の使用を希望される場合は、弊社営業窓口まで事前にご連絡ください。

8. 本資料に掲載されている弊社製品および弊社技術を国内外の法令および規制により製造・使用・販売が禁止されている機器・システムに使用することはできません。また、弊社製品および弊社技術を大量破壊兵器等の開発目的、および軍事利用の目的、その他軍事用途等に使用しないでください。弊社製品または弊社技術を輸出または海外に提供する場合は、「外国為替及び外国為替法」、「米国輸出管理規則（EAR）」、その他輸出関連法令を遵守し、係る法令の定めるところにより必要な手続きを行ってください。
9. 弊社は、お客様が本資料に掲載されている諸条件に反したことに起因して生じたいかなる損害（直接・間接を問わず）に関して、一切その責任を負いかねます。また、お客様が弊社製品を第三者に譲渡、貸与などをしたことにより、損害（直接・間接を問わず）が発生した場合、弊社は一切その責任を負いかねます。
10. 本資料についての詳細に関するお問合せ、その他お気付きの点などがありましたら、弊社営業窓口までご連絡ください。
11. 本資料に掲載されている会社名、商品名は、各社の商標または登録商標です。

©SEIKO EPSON CORPORATION 2023, All rights reserved.

改訂履歴

過去の改訂ページはその後の改訂によってページ No が一致しない場合があります

Rev No.	Date	Page	Description
-01	2015/01/26		新規制定
-02	2015/10/19	1	ブロック図 誤記訂正
		2	外部接続例に 1 次電池使用時の例を追加
		4	インターフェイス電源電圧の条件 誤記訂正
		4	発振開始時間 Typ 値の見直し
		8	リセット遅延時間(電源初期投入時) Typ 値の見直し
		12	取扱い上の注意事項 2)に項目(6)を追加
		16,33	RSF bit の説明追加
		28	FOUT 機能の説明追加
		29	CHGEN,INIEN bit の説明追加
		32	図中の誤記訂正
		33	VDET12 の電圧値誤記訂正
34	検出電圧設定一覧の誤記訂正		
-03	2016/04/20	1	ブロック図修正
		2	端子機能の説明追記
		9	10.1. 電源投入時の注意事項本文の修正
		13	13.1. 機能概要の修正
		16	[13.3.6. 機能関連レジスタ 2 (1Fh)]の修正
30	[14.7.2. バックアップ電源切替機能の関連レジスタ]の修正		
-04	2018/01/09	2	出力端子未使用時の端子処理を追記
		3	外形寸法図 Typ.値追加
		3	推奨はんだ付けパターン図追加
		4	動作温度範囲に条件追記
		6	"H" 入力電圧 Max.値訂正
		8	リセット遅延時間(バックアップ復帰時)の訂正
		9	電源立上後アクセス待機時間訂正
		15	RSF bit のデフォルト値訂正
		18	自動復帰時間訂正
		20	7)TSTP bit 関連表の変更
		30	電圧検出動作の間欠周期表の訂正
		36	電源投入時の処理例の Wait にコメント追記
		38	3) 時計・カレンダーの書き込み例に STOP に関するコメント追記
43	オートインクリメント機能のアドレス循環表を追加		
-05	2019/06/18	19	計時カウンタブロック図追加
		21	ウェイクアップタイマーブロック図追加
		23	ウェイクアップタイマー割り込ブロック図追加
		27	アラームブロック図追加
		29	時刻更新割り込みブロック図追加
		30 以降	14.7. バックアップ電源切替機能章 全面改訂
51,52	表と図の一覧追加		

-06	2021/05/31	全体	Figure 番号と Table 番号を降ろし連番に変更 フッタに目次へのリンクを追加
		6	"4.1. 電源接続例" レイアウト変更 VD シンボルを削除
		9	"推奨動作条件" インターフェイス電源電圧 INIEN = 1/0 それぞれ記載
		14	"10. 電源 ON/OFF 時の PC インターフェイスタイミング" 10 章タイトルと章構成修正
		15	電源投入シーケンスチャートを電源切替有無の 2 種に分割 "10.3 電源切替使用時の V _{DD} ON/OFF" "10.4 電源切替を使用しない場合の V _{DD} ON/OFF" tF 説明誤記を訂正 誤 : V _{DD} から V _{DD} = -V _{DET1X} 到達までの時間 正 : V _{DD} = OFF から V _{DD} = V _{CLK} の下降時間 電源 tR / tF を満足しない場合のリスク追加 Table11 電源投入特性の説明追記
		21	"13.2.2. 初期電源投入後のレジスタ初期値" ソフトウェアリセット後も同様である説明追記
		35	"14.7.3 充電特性"を追加 Figure 27 V _{BAT} 充電特性追加 Figure 28 2 次電池接続の充電経路図追加
		36	"14.7.4. バックアップ電源切替機能の関連レジスタ" INIEN bit の使用方法の説明修正。
		42	"STOP ビットの注意事項" 内容修正
		45	"14.7.7. バックアップ電源(V _{BAT})電圧と充電状態" Figure 37 電源上昇、降下時の 2 次電池充電動作の 充電停止/可能の条件とタイミング修正
		50	"14.11.1 ソフトウェアによるリセット"追加
51	"初期設定例" のフローに INIEN ビット処理の説明追加		
57	"14.3.2 32.768 kHz 発振器として利用する場合の端子設定"追加		

-07	2022/03/04	7	電源接続回路例を追加更新 バックアップバッテリーの接続回路例 電源切替機能を使用しない接続回路例
		8	"5.1. 外形寸法図" (*1)端面パッドの注意事項追記
		9	"推奨動作条件" INIEN ビット値に応じた電圧仕様に変更
		15	V _{DD} /V _{IO} の電源投入の順序追加 "10.3. 電源投入の順序"
		32~33	"Table28 時刻更新割り込み検出" " Figure 25 時刻更新割り込みタイムチャート" 動作訂正：UF がクリアされると時刻更新割り込みは "直ちに解放されない"を "直ちに解放される"に修正
		34	電源切替回路 SW のデフォルト状態を追加 14.7.1. バックアップ電源切替機能の概要
		37	"14.7.4. バックアップ電源切替機能の関連レジスタ" "INIEN ビット" CHGEN,INIEN ビットの説明の修正と注意事項を追加
-08	2022/05/23	51	初期設定例" のフローの INIEN ビット処理に注意事項リンク追加
		23,31,32	割り込み自動復帰時間 tRTN を時刻更新割り込みでは tRTN1 タイマー割り込みは tRTN2 として機能別にシンボル名を明確化 14.2. ウェイクアップタイマー割り込み機能 14.4 時刻更新割り込み機能
		34	14.7.3. 電源切替部 参考特性 内蔵ダイオードの Vf 参考特性値を修正
全体	お問い合わせリンクなどを追加		
-09	2023/05/10	13	Table 6 DC 電気的特性 LOW 出力電圧 VOL4 の条件誤記訂正 VIO ≥ 2.0V を VIO ≥ 1.6V に修正
		38	INIEN ビット操作の 補助説明表 を追加
		57	アドレス指定の書き込み手順の アドレス循環表 に 0x00h~0x0Fh の循環を追記
		58	③ アドレス指定しない読み出し手順 に注意事項を追記

目次

改訂履歴.....	2
目次.....	5
1. 概要.....	7
2. ブロック図.....	7
3. 端子説明 端子配置 / 端子機能.....	8
3.1. 端子配置.....	8
4. 電源接続回路例.....	9
4.1. バックアップバッテリーの接続回路例.....	9
4.2. 電源切替機能を使用しない接続回路例.....	10
5. 外形寸法、はんだパターン、マーキング.....	10
5.1. 外形寸法 はんだパターン.....	11
5.2. マーキングレイアウト.....	11
6. 絶対最大定格.....	12
7. 推奨動作条件.....	12
8. 周波数特性.....	12
9. 電気的特性.....	13
9.1. DC 電気的特性.....	13
9.2. AC 電気的特性.....	15
9.2.1. AC 電気的特性(1).....	15
9.2.2. AC 特性 (2).....	15
9.2.3. AC 特性 (3).....	16
10. 電源 ON/OFF 時の I ² C インターフェイスタイミング.....	17
10.1. 初期電源投入時およびバックアップ復帰時のアクセス動作の制限.....	17
10.2. 電源 ON/OFF の注意事項.....	17
10.3. 電源切替使用時の V _{DD} ON/OFF.....	18
10.4. 電源切替を使用しない場合の V _{DD} ON/OFF.....	18
10.3. 電源投入の順序.....	19
11. 周波数温度特性、時計精度.....	19
12. 取扱い注意事項.....	20
13. 機能概要およびレジスタテーブル.....	21
13.1. 機能概要.....	21
13.2. レジスタテーブル.....	22
13.2.1. レジスタテーブル.....	22
13.2.2. 初期電源投入後のレジスタ初期値.....	23
13.3. レジスタ概要.....	23
13.3.1. 計時・カレンダーレジスタ(10h~16h).....	23
13.3.2. RAM レジスタ(20h~23h).....	23
13.3.3. アラームレジスタ(17h~19h).....	23
13.3.4. ウェイクアップタイマー用ダウンカウンター(1Ah~1Eh).....	23
13.3.5. 機能関連レジスタ(1Ch~1Eh),(31h).....	24
13.3.6. 機能関連レジスタ 2 (1Fh).....	24
13.3.7. デジタル歩度調整レジスタ (30h).....	24
14. 機能解説.....	25
14.1. 時計カレンダー説明.....	25
14.1.1. 時計カウンター.....	25
14.1.2. 曜日カウンター.....	25
14.1.3. カレンダーカウンター.....	26

14.2.	ウェイクアップタイマー割り込み機能.....	26
14.2.1.	ウェイクアップタイマー割り込み機能 関連レジスタ	26
14.2.2.	タイマースタートタイミング	29
14.3.	アラーム割り込み機能.....	31
14.3.1.	アラーム割り込み機能 関連レジスタ.....	31
14.3.2.	アラーム設定例.....	32
14.3.3.	アラーム割り込み機能図.....	33
14.4.	時刻更新割り込み機能.....	34
14.4.1.	時刻更新割り込み機能 関連レジスタ.....	34
14.4.2.	時刻更新割り込み機能図.....	35
14.5.	発振停止検出機能.....	36
14.5.1.	発振停止検出機能 関連レジスタ.....	36
14.6.	FOUT 機能(クロック出力機能).....	36
14.6.1.	FOUT 機能関連レジスタ.....	36
14.6.2.	FOUT 機能 機能動作表.....	36
14.7.	バックアップ電源切替機能.....	37
14.7.1.	バックアップ電源切替機能の概要.....	37
14.7.2.	デフォルトの電源切替スイッチ状態.....	37
14.7.3.	電源切替部 参考特性.....	37
14.7.4.	充電電流の参考特性.....	38
14.7.5.	バックアップ電源切替機能の関連レジスタ.....	39
14.7.6.	検出電圧設定一覧.....	45
14.7.7.	電源切替シーケンスチャート.....	46
14.7.8.	メイン電源(V _{DD})電圧と電源駆動状態.....	47
14.7.9.	バックアップ電源(VBAT)電圧と充電状態.....	48
14.8.	リセット出力機能.....	49
14.8.1.	リセット出力機能関連レジスタ.....	49
14.9.	デジタル歩度調整機能.....	49
14.9.1.	デジタル歩度調整機能 関連レジスタ.....	49
14.9.2.	デジタル歩度調整機能を使用した場合の他機能への影響について.....	50
15	フローチャート.....	51
15.1	ソフトウェアによるリセット.....	52
15.2	初期設定例.....	53
15.3	時計機能のみ使用する場合の初期設定例.....	54
15.4	時計・カレンダーの書き込み例.....	54
15.5	時計・カレンダーの読み出し例.....	55
15.6	ウェイクアップタイマー割り込み機能の設定例.....	55
15.7	アラーム割り込み機能の設定.....	56
16.	I ² C-Bus.....	57
16.1.	I ² C-Bus の特性.....	57
16.2.	ビット転送.....	57
16.3.	開始条件と停止条件.....	57
16.4.	スレーブアドレス.....	57
16.5.	システム構成.....	58
16.6.	アクノリッジ.....	58
16.7.	I ² C-Bus プロトコル.....	58
17	参考回路例.....	60
17.1	一般的 MCU との接続例.....	60
17.2	32.768 kHz 発振器として利用する場合の端子設定.....	61
18	Table.....	62
19.	Figure.....	63
Contact.....		64

バッテリー充電制御機能搭載

I²C インターフェイス リアルタイムクロックモジュール

RX8130 CE

- 32.768 kHz 水晶振動子 (周波数精度 調整済み) を内蔵
- 時刻・カレンダー機能、タイマー機能、時刻更新割り込み、ユーザーRAM
- インターフェイス方式 : I²C-Bus (400 kHz)
- インターフェイス電圧範囲 : 1.6 V ~ 5.5 V
- 計時電圧範囲 : 1.1 V ~ 5.5 V
- 電源切替回路内蔵 : V_{DD} 電圧監視による電源切替機能搭載
- バックアップ側充電制御機能 : リチウム2次電池の過充電停止機能搭載
- 低リーク バッテリー切替回路 : バッテリー端子から V_{DD} へのリーク電流 5 nA (Max.)
- リセット出力機能 : メイン電源の復帰時のディレイリセット機能

1. 概要

本モジュールは、I²C シリアルインターフェイス方式のリアルタイムクロックです。リアルタイムクロック部は、秒から年までの自動うるう年補正 時刻&カレンダー回路、時刻アラーム、ウェイクアップタイマー、時刻更新割り込み、32.768 kHz 出力、ユーザーRAM 等の豊富な機能を備えています。主電源への逆流防止 MOS スイッチを内蔵した電源切り替え回路と I/O 専用電源端子により、さまざまな電源回路構成に対応可能です。低消費電流設計と低リークプロセスにより、各種 IoT 端末をはじめ、あらゆる電子機器の時計用途に最適です。

2. ブロック図

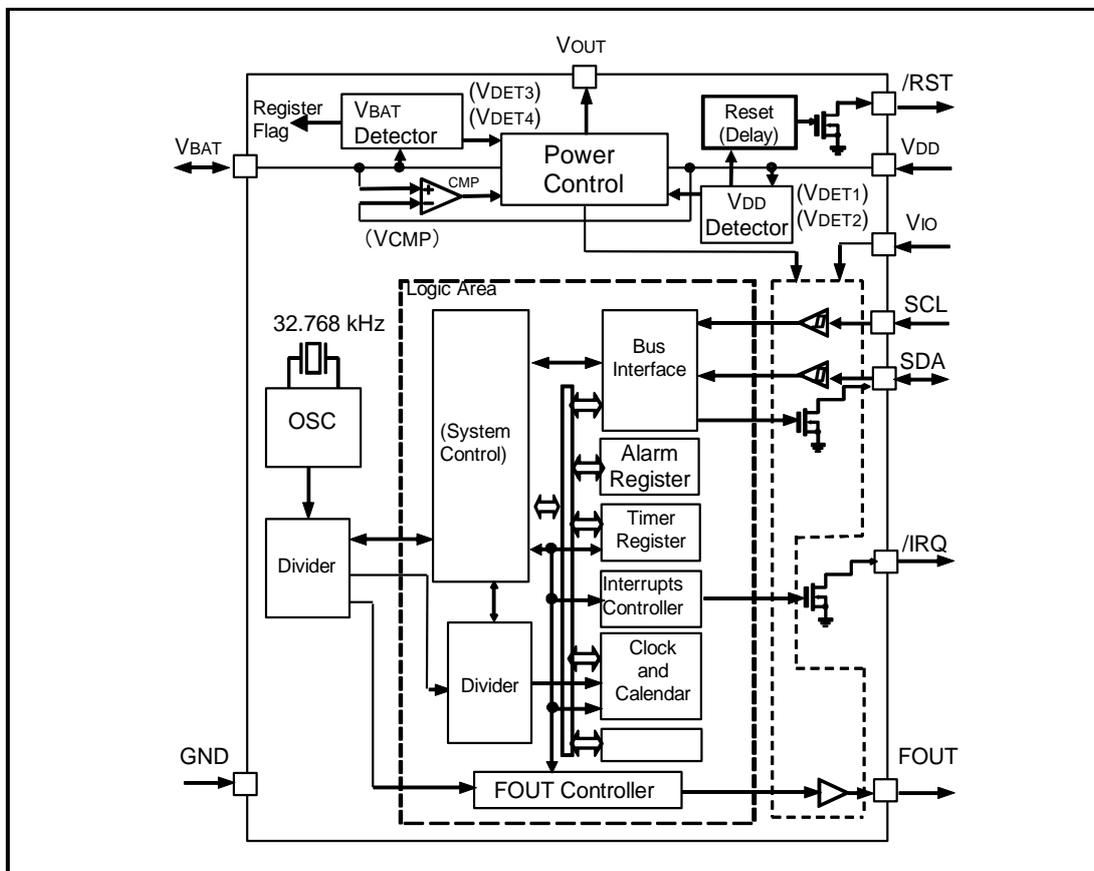


Figure 1 ブロック図

3. 端子説明 端子配置 / 端子機能

3.1. 端子配置

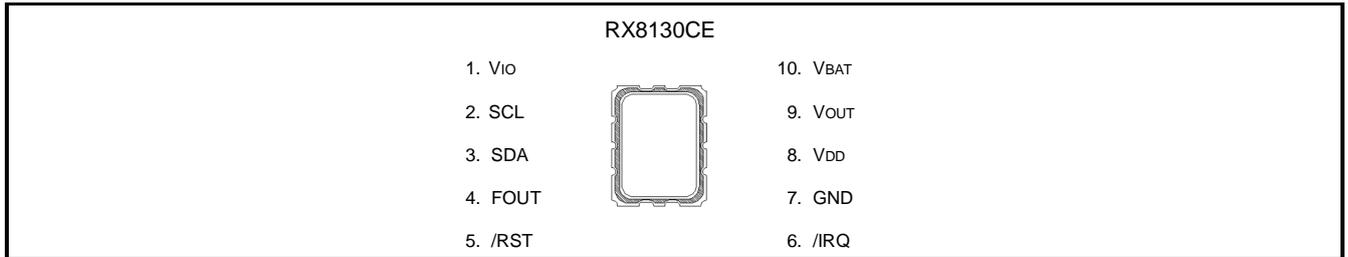


Figure 2 端子配置図

3.2. 端子機能

Table 1 端子機能

端子名	入出力	機能
SCL	Input	I ² C-Bus シフトクロック入力端子
SDA	Bi-directional	I ² C-Bus データ入出力端子
FOUT	Output	クロック出力端子(CMOS) 32.768 kHz, 1024 Hz, 1 Hz 出力が選択可能です。
/RST	Open-Drain Output	リセット出力端子(N-ch オープンドレイン)で、バックアップ時でも出力可能です。 V _{DD} 電圧低下検知時、リセット信号を Low 出力します。 V _{DD} 電圧上昇検知時、60 ms 後に Hi-Z となり出力解除します。
/IRQ	Open-Drain Output	割り込み出力端子(N-ch オープンドレイン)で、バックアップ時でも出力可能です。 ウェイクアップタイマー／時刻更新／アラームの割り込みが OR で出力されます。
V _{DD}	–	メイン電源入力端子 メイン電源駆動範囲では、この端子から内部に電圧が供給されます。 V _{IO} と異なる電圧を印加することが可能です。
V _{IO}	–	SDA, SCL, FOUT 用電源入力端子 通常はコントローラと同じ電源を接続してください。
V _{OUT}	–	内部動作電源出力端子 1.0 μF の安定化容量を接続して下さい。
V _{BAT}	–	バックアップ電源接続端子 大容量キャパシタ、2次電池、1次電池等のバックアップ用電源を接続して下さい。 バックアップ電源駆動範囲では、この端子から内部に電圧が供給されます。
GND	–	グラウンドに接続してください。

注) 電源端子(V_{DD}, V_{IO})には 0.1 μF 以上、V_{OUT}には 1 μF 以上のバイパスコンデンサを接続してください。

- ・ 入力端子は V_{IO} 電圧に関わらず 5.5 V まで入力することが可能です。
- ・ N-ch オープンドレイン端子は V_{IO} 電圧に関わらず 5.5 V までプルアップ接続が可能です。
- ・ FOUT, /RST, /IRQ 出力を使用されない場合は端子をプルアップダウン処理しないで N.C, オープンにしてください。

4. 電源接続回路例

4.1. バックアップバッテリーの接続回路例

2次電池を使用する場合 (INIEN ビット = 1, CHGEN ビット = 1)

V_{DD} 電圧が V_{DET1} 以下のときは V_{IO} 電圧に関わらず/RST 出力が Low にアサートされて I²C インターフェイスと FOUT 出力が無効にされます。 V_{DD} が V_{DET2} 以下に低下すると RTC 電源は V_{DD} から V_{BAT} に切り替わります。

I²C-Bus と V_{DD} が同一電源ソースのとき。

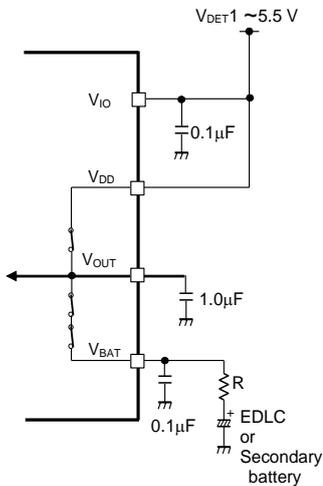


Figure 3 回路例 1

I²C-Bus 電圧と V_{DD} 電圧が異なるとき。

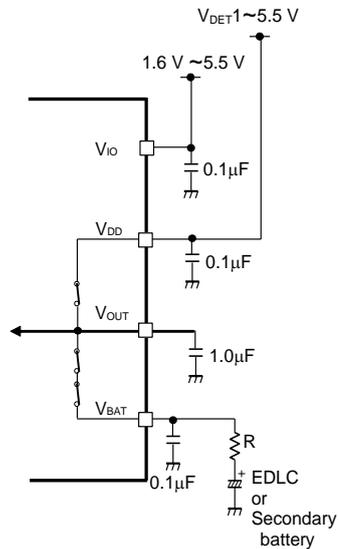


Figure 4 回路例 2

1次電池を使用する場合 (INIEN ビット= 1, CHGEN ビット=0)

V_{DD} 電圧が V_{DET1} 以下のときは V_{IO} 電圧に関わらず/RST 出力が Low にアサートされて I²C インターフェイスと FOUT 出力が無効にされます。 V_{DD} が V_{DET2} 以下に低下すると RTC 電源は V_{DD} から V_{BAT} に切り替わります。

I²C-Bus と V_{DD} が同一電源ソースのとき

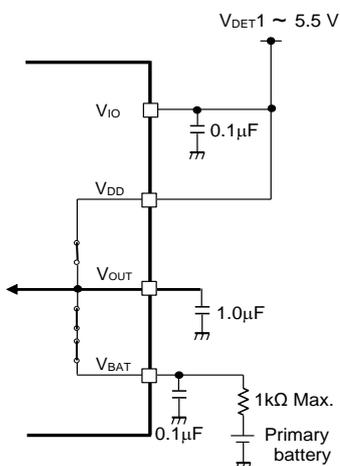


Figure 5 回路例 3

I²C-Bus 電圧と V_{DD} 電圧が異なるとき

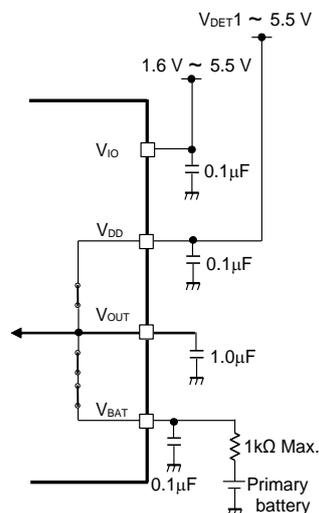


Figure 6 回路例 4

4.2. 電源切替機能を使用しない接続回路例

電源切替機能を使用しない場合 (INIEN ビット=1、CHGEN ビット=0)	
<p>電源は常に V_{DD} から供給されますが、安定動作のために V_{BAT} はオープンにしないで V_{DD} に接続してください。 V_{DD} 電圧が V_{DET1} 以下のときは V_{IO} 電圧に関わらず RST 出力が Low にアサートされて I^2C インターフェイスと $FOUT$ 出力が無効にされます。</p>	
<p>I^2C-Bus と V_{DD} が同一電源ソースの場合は V_{DET1} 以上で I^2C をご使用ください。 RTC データは $V_{DD} = 1.1 V$ まで計時保持されます。</p>	<p>I^2C-Bus 電圧と V_{DD} 電圧が異なる場合は V_{DD} は V_{DET1} 以上、V_{IO} は $1.6 V$ 以上でご使用下さい。 V_{IO} 電圧に関わらず RTC データは $V_{DD} = 1.1 V$ まで計時保持されます。</p>
Figure 7 回路例 5	Figure 8 回路例 6

電源切替機能を使用しない場合 (INIEN ビット=0、CHGEN ビット=0)	
<p>V_{DD} 電圧が V_{DET1} 以下で $INIEN$ ビットを 1 にセット困難でパワーオンリセット後の $INIEN = 0$ のままで使用する場合は、電源は常に V_{DD} から供給されますが、安定動作のために V_{BAT} はオープンにしないで V_{DD} に接続してください。</p>	
<p>I^2C-Bus と V_{DD} が同一電源ソースの場合は $1.6V$ 以上で I^2C をご使用ください。 V_{DD} が V_{DET1} 電圧以下でも I^2C がディセーブルされることはありません。 RTC データは $V_{DD} = 1.1 V$ まで計時保持されます。</p>	<p>I^2C-Bus 電圧と V_{DD} 電圧が異なる場合は V_{DD} は $1.25 V$ 以上、V_{IO} は $1.6 V$ 以上でご使用下さい。 V_{DD} が V_{DET1} 電圧以下でも I^2C がディセーブルされることは有りません。 RTC データは $V_{DD} = 1.1 V$ まで計時保持されます。</p>
Figure 7 回路例 7	Figure 8 回路例 8

電源供給とレジスタアクセスのタイミング詳細は"10. 電源 ON/OFF 時の I^2C インターフェイスタイミング"を参照してください。
 各バイパスコンデンサーは RX8130CE 各電源端子の可能な限り直近に設置してください。

5.1. 外形寸法 はんだパターン

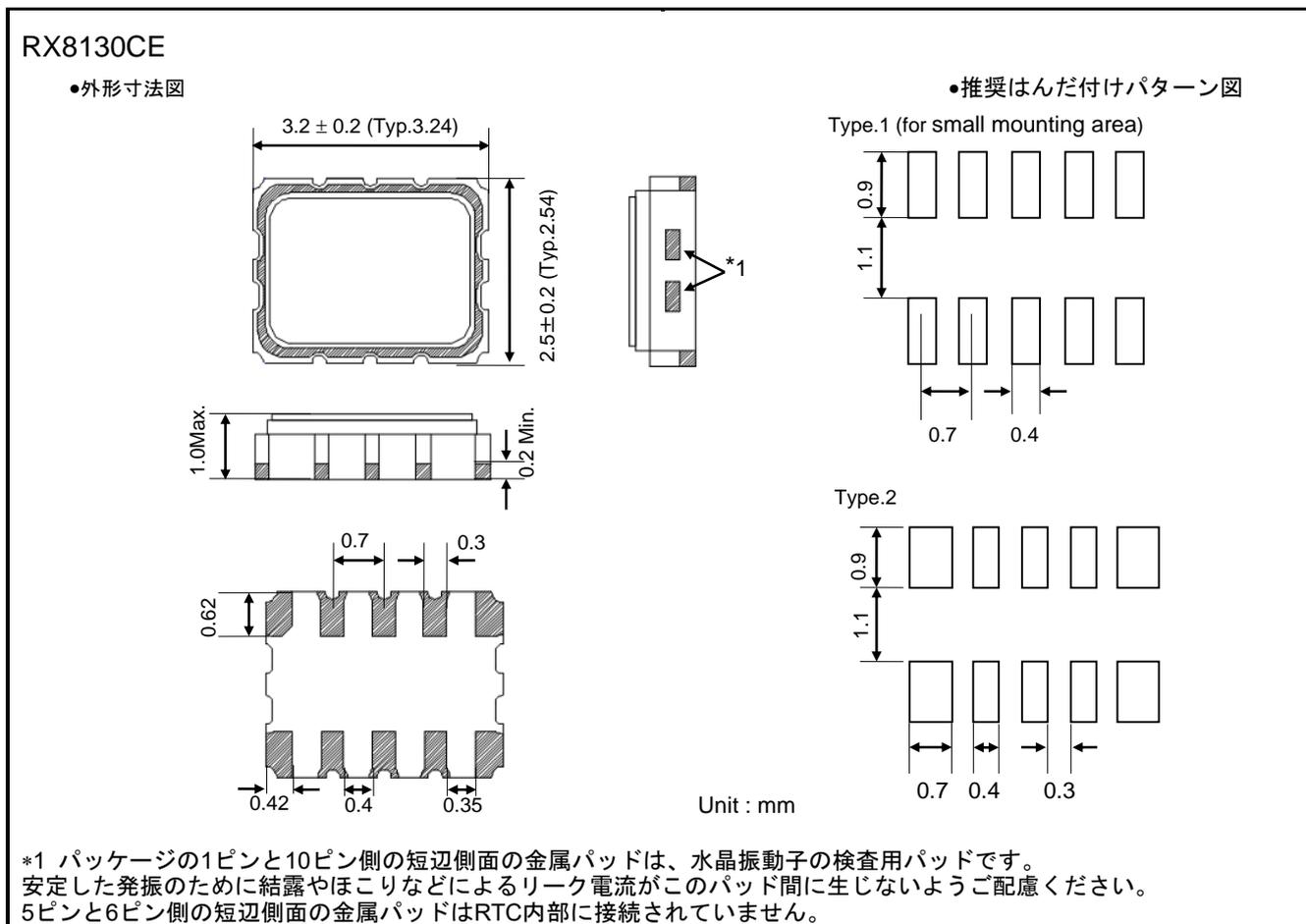


Figure 9 外形寸法図

5.2. マーキングレイアウト

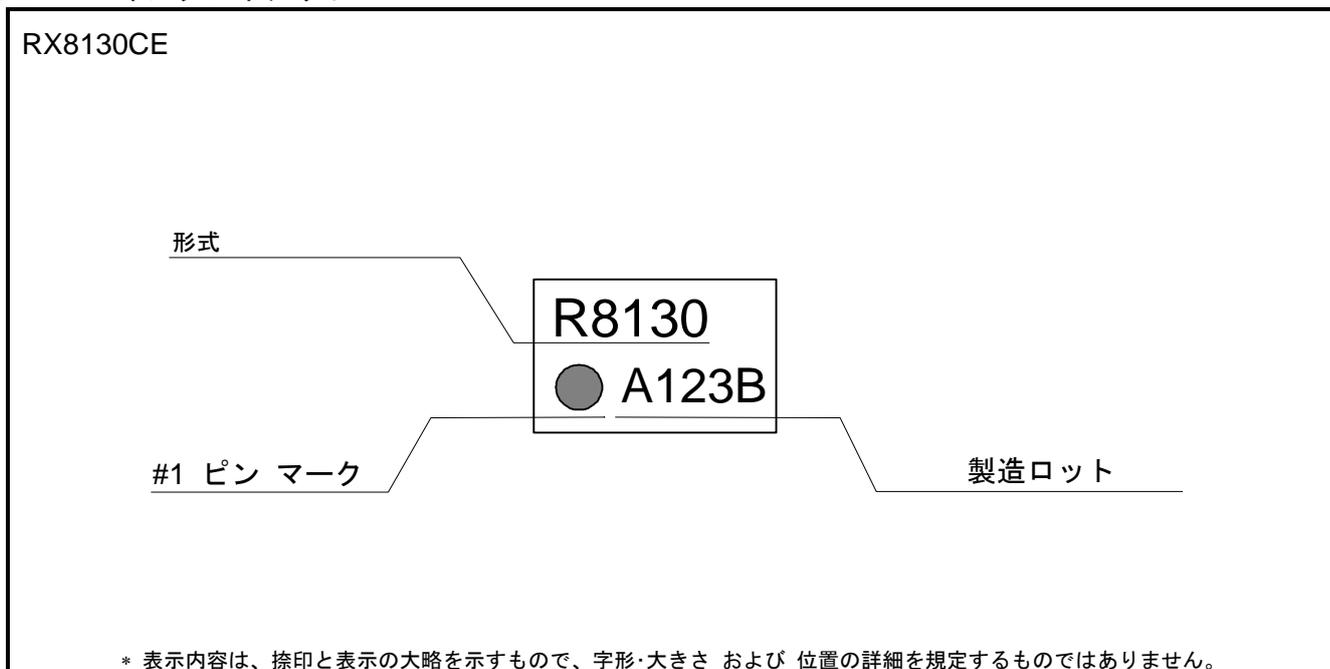


Figure 10 マーキングレイアウト

6. 絶対最大定格

Table 2 絶対最大定格値

GND = 0V

項目	記号	条件	定格値	単位
メイン電源電圧	V _{DD}	-	-0.3 ~ +6.5	V
内部動作電源電圧	V _{OUT}	-	-0.3 ~ +6.5	V
バックアップ電源電圧	V _{BAT}	-	-0.3 ~ +6.5	V
インターフェイス 電源電圧	V _{IO}	-	-0.3 ~ +6.5	V
入力電圧 1	V _{IN1}	SCL, SDA	-0.3 ~ +6.5	V
出力電圧 1	V _{OUT1}	/RST, /IRQ, SDA	-0.3 ~ +6.5	V
出力電圧 2	V _{OUT2}	FOUT	-0.3 ~ V _{IO} +0.3	V
保存温度	T _{STG}	梱包状態を除く 単品での保存	-55 ~ +125	°C

7. 推奨動作条件

Table 3 推奨動作条件

*特記無き場合、GND = 0V, Ta = -40°C ~ +85°C

項目	記号	条件	Min.	Typ.	Max.	単位
動作電源電圧	V _{DD}	INIEN = 0	1.25	3.0	5.5	V
		INIEN = 1	V _{DET1}	3.0	5.5	V
インターフェイス 電源電圧	V _{IO}	INIEN=0	1.6	3.0	5.5	V
		INIEN=1 V _{DD} > V _{DET1}				
計時電源電圧	V _{CLK}	V _{OUT} 電圧	1.1	3.0	5.5	V
動作温度範囲	T _{use}	結露無きこと	-40	+25	+85	°C

* 計時電源電圧 V_{CLK} の Min. 値は、V_{DD} ≥ V_{DET1} で初期設定した後の計時保持下限値です。

8. 周波数特性

Table 4 周波数特性

*特記無き場合、GND = 0V, Ta = -40°C ~ +85°C

項目	記号	条件	Min.	Typ.	Max.	単位
出力周波数	f _o		32.768			kHz
周波数偏差	Δf/f	Ta = +25°C V _{DD} = 3.0V	5 ± 23.0 (*1)			× 10 ⁻⁶
周波数電圧特性	f/V	Ta = +25°C V _{DD} = 1.1V ~ 5.5V	-2		+2	× 10 ⁻⁶ /V
周波数温度特性	T _{op}	Ta = -20°C ~ +70°C V _{DD} = 3.0V ; +25°C 基準	-120		+10	× 10 ⁻⁶
発振開始時間	t _{str}	V _{DD} = 2.75V ~ 5.5V 内部水晶発振開始		0.19	1.0	s
エージング	f _a	Ta = +25°C, V _{BAT} = 3.0V ; 初年度	-5		+5	× 10 ⁻⁶ /year

*1) 月差 ±60 秒相当。(オフセット値を除く)

9. 電気的特性

9.1.DC 電気的特性

Table 5 DC 電気的特性(1)

*特記無き場合、GND = 0 V, V_{BAT} = 1.1 V ~ 5.5 V, V_{IO} = 1.6 V ~ 5.5 V, Ta = -40 °C ~ +85 °C

項目	記号	条件	Min.	Typ.	Max.	単位
消費電流(1)	I _{DD}	SCL=SDA = H, FOUT = OFF, /IRQ = OFF, V _{DD} =V _{IO} = 3.0V, -40 °C ~ +85 °C CHGEN=0b or V _{BAT} ≥ V _{DET3}		1500	1600	nA
消費電流(2)	I _{32k}	SCL=SDA = H, FOUT = 32.768 kHz, /IRQ = OFF, V _{DD} =V _{IO} =3.0V, -40 °C ~ +85 °C FOUT pin CL = 15 pF CHGEN=0b or V _{BAT} ≥ V _{DET3}		3.5	4.0	μA
消費電流(3)	I _{BAT}	SCL=SDA = L, V _{BAT} =3.0V, V _{DD} = V _{IO} = 0.0V, -40 °C ~ +85 °C		300	500	nA
VDD 立ち上がり時 検出電圧 1	+V _{DET11}	2.75V 設定時、検出時リセット解除	2.72	2.80	2.88	V
VDD 立ち下がり時 検出電圧 1	-V _{DET11}	2.75V 設定時、検出時リセット出力	2.67	2.75	2.83	V
VDD 立ち上がり時 検出電圧 2	+V _{DET12}	2.7V 設定時、検出時リセット解除	2.67	2.75	2.83	V
VDD 立ち下がり時 検出電圧 2	-V _{DET12}	2.7V 設定時、検出時リセット出力	2.62	2.70	2.78	V
VDD 立ち上がり時 検出電圧 3	+V _{DET2}	バックアップ電源(V _{BAT})→メイン電源(V _{DD})移行 電圧	1.25	1.35	1.45	V
VDD 立ち下がり時 検出電圧 3	-V _{DET2}	メイン電源(V _{DD})→バックアップ電源(V _{BAT}) 移行電圧	1.20	1.30	1.40	V
V _{BAT} 立ち上がり時検 出電圧 1	+V _{DET31}	充電停止電圧(満充電) BFVSEL = 00b	2.94	3.02	3.10	V
V _{BAT} 立ち下がり時検 出電圧 1	-V _{DET31}	再充電電圧 BFVSEL = 00b	2.89	2.97	3.05	V
V _{BAT} 立ち上がり時検 出電圧 2	+V _{DET30}	充電停止電圧(満充電) BFVSEL = 10b	2.84	2.92	3.00	V
V _{BAT} 立ち下がり時検 出電圧 2	-V _{DET30}	再充電電圧 BFVSEL = 10b	2.79	2.87	2.95	V
V _{BAT} 立ち上がり時検 出電圧 3	+V _{DET32}	充電停止電圧(満充電) BFVSEL = 01b	3.00	3.08	3.16	V
V _{BAT} 立ち下がり時検 出電圧 3	-V _{DET32}	再充電電圧 BFVSEL = 01b	2.95	3.03	3.11	V
V _{BAT} 終止電圧	-V _{DET4}	過放電検知 レジスタフラグ VBLF = 1b	2.32	2.40	2.48	V
VDD-VOUT 電源間 オフリーク電流	I _{SW1}	V _{OUT} =3.0V、V _{DD} = 0.0V			5.0	nA
V _{BAT} -VOUT 電源間 オフリーク電流	I _{SW2}	V _{BAT} =3.0V、V _{OUT} = 0.0V			5.0	nA

Table 6 DC 電気的特性(2)

*特記無き場合、GND = 0 V, VBAT = 1.1 V ~ 5.5 V, I_{IO} = 1.6 V ~ 5.5 V, Ta = -40 °C ~ +85 °C

項目	記号	条件		Min.	Typ.	Max.	単位
V _{OUT} 出力電圧 1	V _{VOUT1}	V _{DD} =3.0V、I _{OUT} = 1 mA			V _{DD} - 0.06		V
出力電圧 2	V _{VOUT2}	V _{BAT} =3.0V、I _{OUT} = 0.1 mA			V _{BAT} - 0.02		V
High 入力電圧	V _{IH}	SCL, SDA		0.8 × V _{IO}		5.5	V
Low 入力電圧	V _{IL}	SCL, SDA		GND - 0.3		0.2 × V _{IO}	V
High 出力電圧	V _{OH}	F _{OUT}	I _{OH} = -1 mA	V _{IO} - 0.5		V _{IO}	V
Low 出力電圧	V _{OL1}	F _{OUT}	I _{OL} = 1 mA	GND		GND + 0.5	V
	V _{OL2}	/RST, /IRQ	V _{IO} = 5 V, I _{OL} = 1 mA	GND		GND + 0.25	V
	V _{OL3}		V _{IO} = 3 V, I _{OL} = 1 mA	GND		GND + 0.4	V
	V _{OL4}	SDA	V _{IO} ≥ 1.6 V, I _{OL} = 3 mA	GND		GND + 0.4	V

9.2.AC 電気的特性

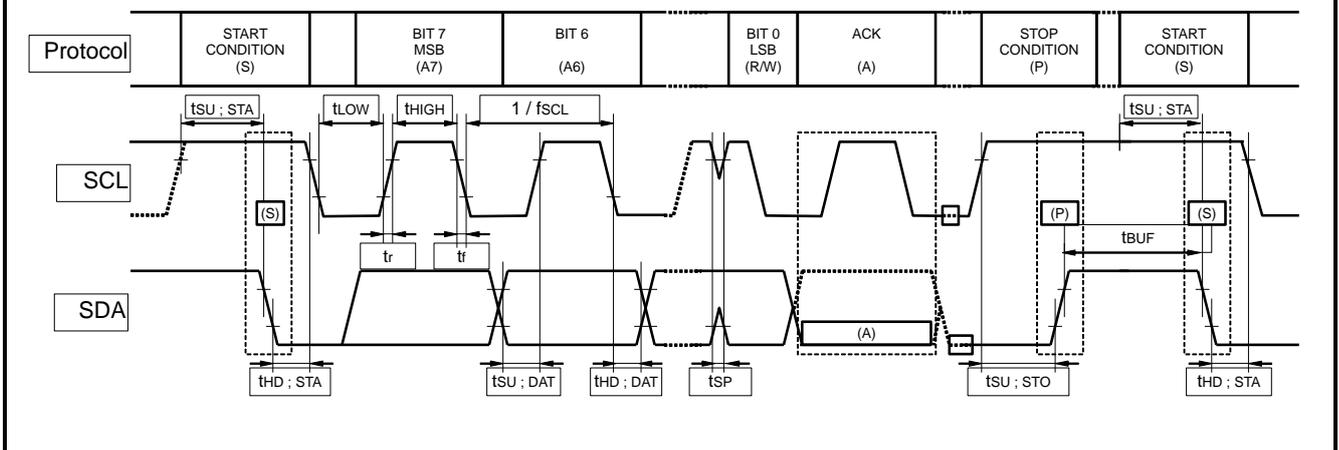
9.2.1.AC 電気的特性(1)

Table 7 AC 電気的特性

*特記無き場合、GND = 0 V, V_{IO} = 1.6 V ~ 5.5 V, T_a = -40°C ~ +85°C

項目	記号	100 kHz アクセス (Standard-Mode)		400 kHz アクセス (Fast-Mode)		単位
		Min.	Max.	Min.	Max.	
SCL クロック周波数	f _{SCL}		100		400	kHz
開始条件 セットアップ時間	t _{SU;STA}	4.7		0.6		μs
開始条件 ホールド時間	t _{HD;STA}	4.0		0.6		μs
データ セットアップ時間	t _{SU;DAT}	250		100		ns
データ ホールド時間	t _{HD;DAT}	0		0		ns
停止条件 セットアップ時間	t _{SU;STO}	4.0		0.6		μs
開始条件と停止条件の間の バスフリー時間	t _{BUF}	4.7		1.3		μs
SCL Low 時間	t _{LOW}	4.7		1.3		μs
SCL High 時間	t _{HIGH}	4.0		0.6		μs
SCL, SDA 立ち上がり時間	t _r		1.0		0.3	μs
SCL, SDA 立ち下がり時間	t _f		0.3		0.3	μs
バス上の許容スパイク時間	t _{SP}		50		50	ns

• タイミングチャート

Figure 11 I²C-Bus タイミングチャート

本デバイスへのアクセスは、デバイスアドレスの送信後からアクセス終了後の STOP コンディション送信までの一連の通信を 0.95 秒以内に終了してください。アクセスが 0.95 秒以上続くと、保持されていた秒桁上げ信号はキャンセルされ、1 回につき 1 秒の時刻遅れが発生します。このためタイムアウトが頻発すると大幅な時刻遅れが生じます。

誤動作防止のためデバイスアドレス一致から 1 秒以上の時間がかかった場合は、内部の監視タイマーにより I²C-Bus インターフェイスは自動的に通信を終了し、スタートコンディション待ち状態になります。

再度通信をする際はスタートコンディションから送信して下さい。

9.2.2. AC 特性 (2)

Table 8 AC 特性(FOUT)

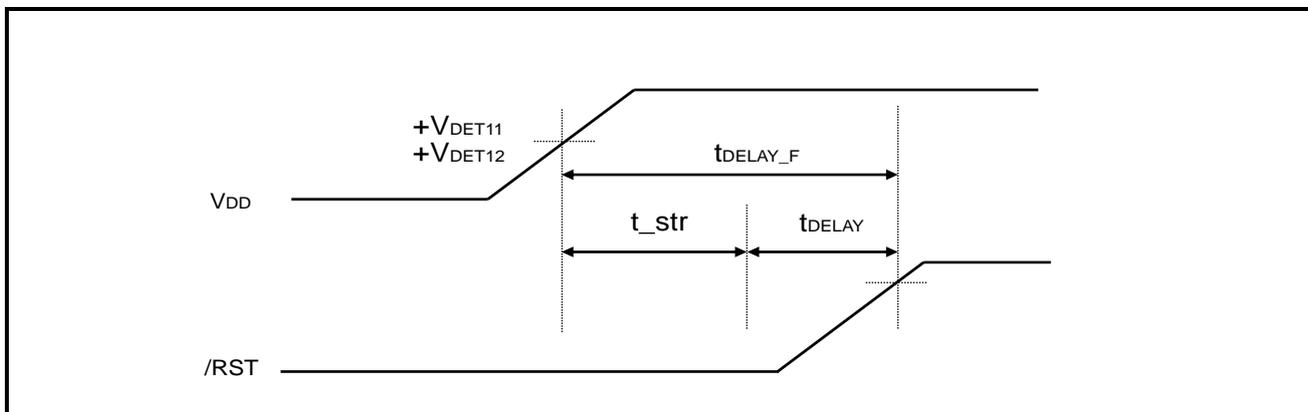
*特記無き場合、GND = 0 V, V_{IO} = 1.6 V ~ 5.5 V, T_a = -40°C ~ +85°C

項目	記号	条件	Min.	Typ.	Max.	単位
FOUT 波形シンメトリ	SYM	50% V _{IO} レベル	40		60	%

9.2.3. AC 特性 (3)

Table 9 AC 特性 (リセット)

項目	記号	Min.	Typ.	Max.	単位
リセット内部遅延時間	t _{DELAY}		60		ms
リセット遅延時間(電源初期投入時)	t _{DELAY_F}		250 t _{str} +t _{DELAY}		ms

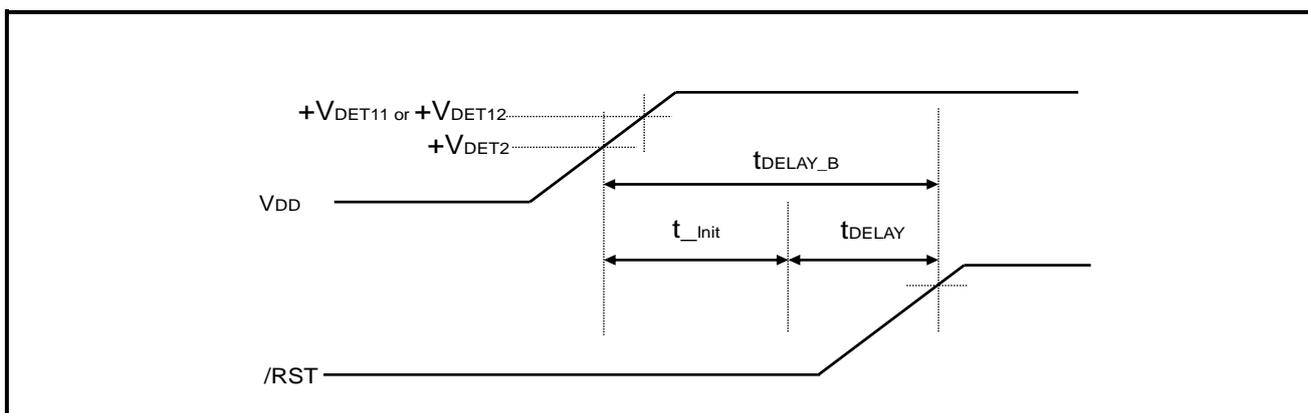


* t_{str} は発振開始時間です. ("Table4 周波数特性"参照)

Figure 12 リセット信号タイミングチャート(電源初期投入時)

Table 10 リセット信号特性

項目	記号	Min.	Typ.	Max.	単位
バックアップから復帰時の リセット出力解除電圧検出時間	t _{init}			35	ms
バックアップから復帰時のリセット遅延時間 t _{init} + t _{DELAY}	t _{DELAY_B}	60		95	ms



* t_{Init} は VDET2 検出タイミングまでの時間で 35 ms Max. です。

Figure 13 リセット信号タイミングチャート (バックアップ復帰時)

10. 電源 ON/OFF 時の I²C インターフェイスタイミング

10.1. 初期電源投入時およびバックアップ復帰時のアクセス動作の制限

- RTC レジスタ の動作の多くは内蔵水晶振動子の発振クロックに連動していますので、発振停止状態では正常に動作できません。
そのため、初期電源投入時の初期設定は発振開始時間 " t_{str} 特性" 後に行うことを推奨します。
- 初期電源投入時

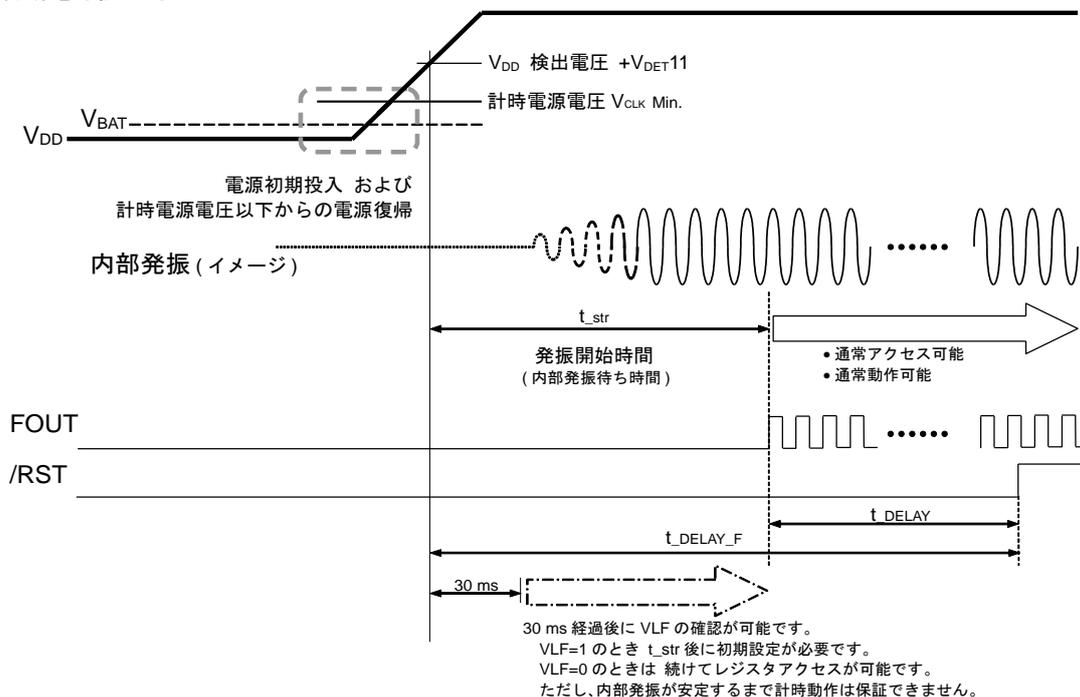


Figure 14 発振開始タイミグチャート (初期電源投入時)

10.2. 電源 ON/OFF の注意事項

- 1: 初期電源投入においてパワーオンリセットを確実に機能させるためには $V_{DD}=ON$ の前に $V_{DD}=V_{BAT}=GND$ の状態を 10 秒以上確保してください。
- 2: 初期電源投入の t_{R1} はパワーオンリセットを有効とするための規格です。この規格を満足できない場合にはパワーオンリセットが発生しない場合があります。この結果、時刻精度や消費電流等が仕様を満足しない可能性がありますのでソフトウェアによるリセットを行ってください。
フローチャート ("[14.11.2 ソフトウェアによるリセット](#)"参照)
- 3: バックアップ中における V_{DD} の ON/OFF 変動が t_F , t_{R2} の仕様を外れた場合は内蔵水晶発振の一時的停止や RTC 内部電源 V_{OUT} 電圧が V_{CLK} を下回り VLF フラグがセットされる等の不具合が生じる可能性があります。
- 3: V_{DD} 初期電源投入時とバックアップモードからの V_{DD} 投入では I²C インターフェイスが有効になるタイミングが異なります。次のチャートの t_{CL} 仕様および t_{CU} 仕様をご参照ください。
- 4: この規格は電源ノイズ特性を示すものではありません。
シグナルジェネレータ等から出力される振幅信号を電源として使用しないでください。

10.3 電源切替使用時の V_{DD} ON/OFF

"4.1. 電源接続例" 回路例 1, 回路例 2, 回路例 3, 回路例 4 参照

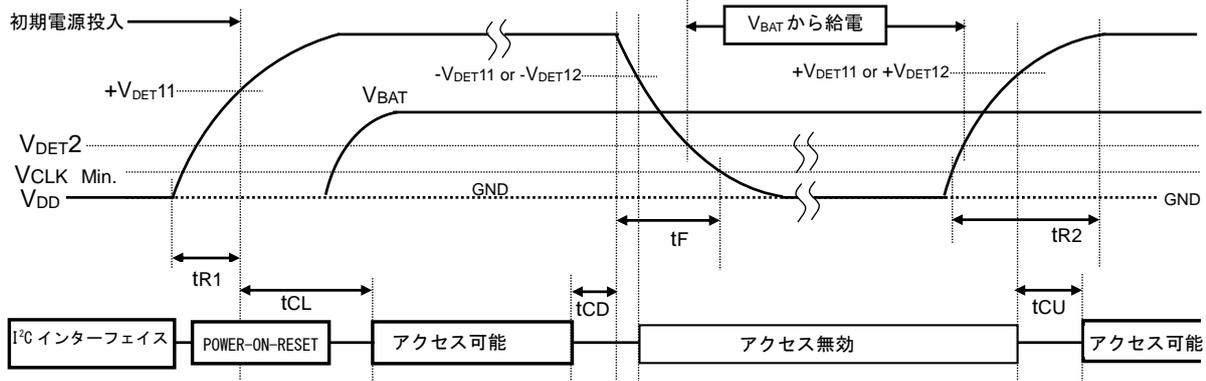


Figure 15 電源投入シーケンス 1

10.4 電源切替を使用しない場合の V_{DD} ON/OFF

"4.1. 電源接続例" 回路例 5, 回路例 6, 回路例 7, 回路例 8

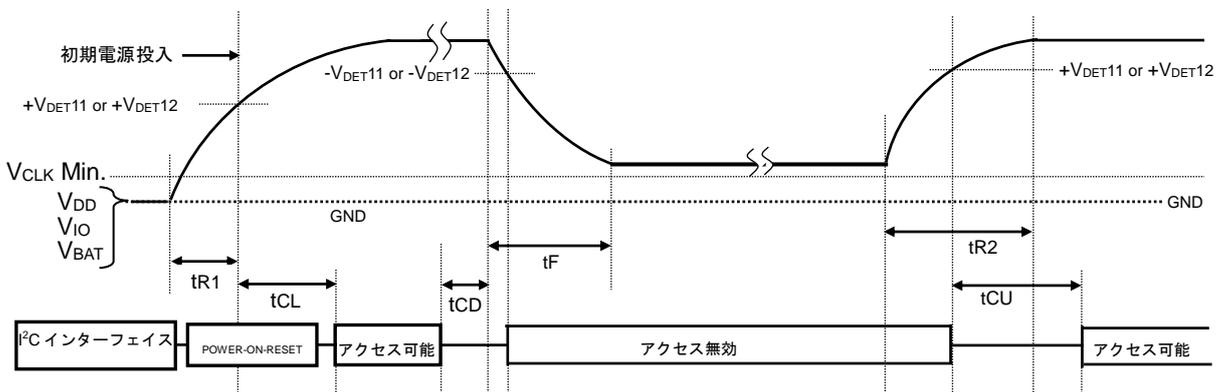


Figure 16 電源投入シーケンス 2

Table 11 電源投入特性

項目	記号	条件	Min.	Typ.	Max.	単位
電源立上時間	tR1	$V_{DD} = GND$ から $V_{DD} = +V_{DET1}$ 到達までの時間	0.1	-	10	ms / V
アクセス待機時間	tCL	$V_{DD} = +V_{DET1}$ 到達からアクセス開始までの時間	-	-	30	ms
アクセス停止時間	tCD	アクセス終了から電源切替開始時間	0	-	-	ms
電源下降時間	tF	V_{DD} から $V_{DD} = V_{CLK}$ 到達までの時間	1	-	-	ms / V
電源立上時間	tR2	V_{DD} を動作電圧まで復帰させる時間	1	-	-	ms / V
アクセス待機時間	tCU	電源復帰後からアクセス開始までの時間	-	-	35	ms

tR1, tR2, tF は指定された区間で Min/Max 仕様より高速/低速な電圧変動が無いことを規定しています。以下に規定を外れた場合のリスクをまとめます。

特性項目	高速変動のリスク	低速変動のリスク
tR1	パワーオンリセット不発生	パワーオンリセット不発生
tR2	FOUT 出力一時停止と停止時間分の時刻遅れ	無し
tF	VLF ビットセット RTC データ喪失	

Figure13,14 の V_{DD} , V_{BAT} は RX8130CE の V_{DD} , V_{BAT} 端子の電圧です。

初期電源投入後の時計レジスタへのアクセスは"10.1. 電源初期投入時およびバックアップ復帰時のアクセス動作の制限"も参照してください。 FOUT からのクロックは tCU 後から出力されます。

初期電源投入前の $V_{DD} = V_{BAT} = V_{IO} = GND$ 状態が 10 秒以上維持されない場合は tR/tF 仕様を満足してもパワーオンリセットが発生する可能性があります。

10.3. 電源投入の順序

RX8130CE は主電源 V_{DD} とインターフェイス電源 V_{IO} が独立しており、それぞれに異なる電圧を供給することが可能です。

V_{DD} および V_{IO} は仕様電圧範囲内であれば電圧の大小関係に制約はありません。

V_{DD} に V_{DET1} 以上の電圧が供給された状態で V_{DD} -GND 間の中間電位が V_{IO} に与えられると $10\mu\text{A}$ 前後の C-MOS 貫通電流が生じるため、下図の電源投入シーケンスを推奨します。

V_{DD} と V_{IO} を単一電源で共通使用される場合は V_{DD} と V_{IO} が同じ電圧変動になるため問題ありません。

V_{DD} を先行して供給する場合は V_{IO} が上記の中間電位にならないように V_{IO} は GND レベルから投入してください。

C-MOS 貫通電流の発生によって RX8130CE が誤動作や故障することは有りませんが、 V_{IO} が中間電位付近で停滞した場合は意図せず I²C のスタートコンディションやストップコンディションが生成される可能性にご配慮ください。

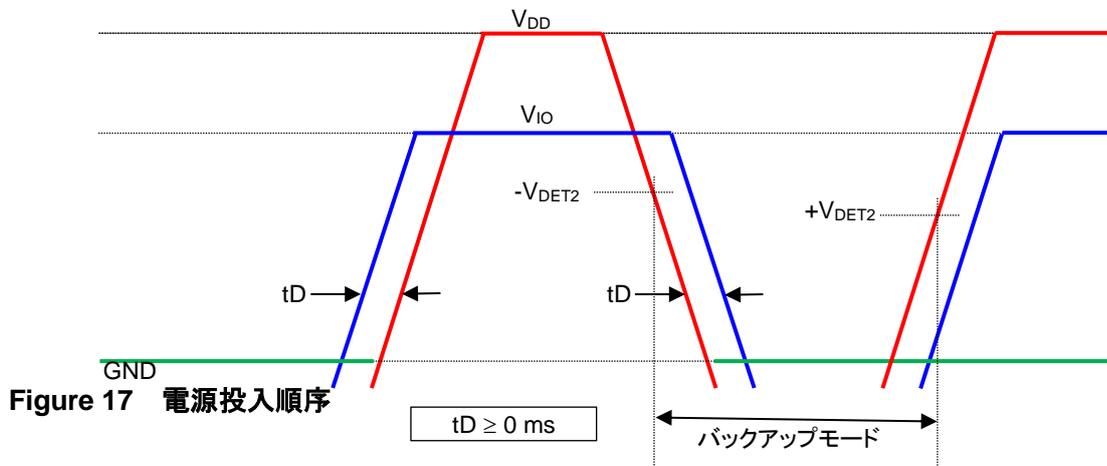
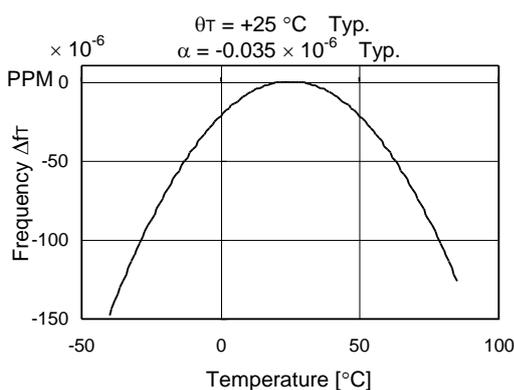


Figure 17 電源投入順序

11. 周波数温度特性、時計精度

周波数温度特性例



32kHz 水晶振動子の温度特性とその時刻ズレ計算および RTC のバックアップ時間やデジタルオフセット機能セット値が簡単に求められる計算ツールなどをご用意しておりますのでご利用ください。

以下の弊社リンクからダウンロードください。

リンク → ["RTC モジュール便利ツール"](#)

[周波数安定度の求め方]

1. 周波数温度特性は、以下の式で近似できます。

$$\Delta f_T = \alpha (\theta_T - \theta_X)^2$$

- Δf_T : 任意の温度における周波数偏差
- α : 2次温度係数 = -0.035 ± 0.005
- θ_T [°C] : 頂点温度 = $+25 \pm 5$ °C
- θ_X [°C] : 任意の温度

2. 時計精度を求めるためには、更に周波数精度と電圧特性を加えます。

$$\Delta f/f = \Delta f/f_0 + \Delta f_T + \Delta f_V$$

- $\Delta f/f$: 任意の温度、電圧における時計精度 (周波数安定度)
- $\Delta f/f_0$: 周波数精度
- Δf_T : 任意の温度における周波数偏差
- Δf_V : 任意の電圧における周波数偏差

3. 日差の求め方

$$\text{日差} = \Delta f/f \times 86400 [\text{秒}]$$

* たとえば、 $\Delta f/f = 11.574 \times 10^{-6}$ (PPM) で約 1 秒/日の誤差になります。

Figure 18 周波数温度特性

12. 取扱い注意事項

1) 取り扱い上の注意事項

- 本モジュールは水晶振動子を内蔵していますので、過大な衝撃・振動を与えないようにしてください。
また、低消費電力実現のために C-MOS IC を用いておりますので、以下に注意して使用してください。

(1) 静電気

耐静電気破壊保護回路は内蔵しておりますが、過大な静電気が加わると IC が破壊されるおそれがありますので、梱包 および運搬容器には導電性の物を使用してください。

はんだごてや測定回路などは高電圧リークのないものを使用し、また、実装時・作業時にも静電気対策をお願いいたします。

(2) ノイズ

電源 および 入出力端子に過大な外来ノイズが印加されると、誤動作やラッチアップ現象等による破壊の原因となることがあります。

安定動作のため、本モジュールの電源端子の極力近い場所に、0.1 μ F 以上のバスコン(セラミックを推奨)を使用してください。
また、本モジュールの近くには、高ノイズを発生するデバイスを配置しないようにしてください。

(3) 入力端子の電位

入力端子に入力電圧仕様範囲外の電圧が定常的に入力されると貫通電流が発生し、消費電流の増加、ラッチアップなどの原因になり、内蔵 IC の破壊等を招く場合があります。入力端子は入力電圧仕様に従ってご使用頂き、できる限り V_{IO} か GND 直近の電圧を入力してください。

(4) 未使用入力端子の処理

入力端子を開放状態（オープン）で使用されると消費電流の増加や不安定な動作を招く場合があります。未使用の入力端子は V_{IO} か GND に接続してください。

2) 実装上の注意事項

(1) はんだ付け温度

パッケージ内部が +260 °C を越えますと、水晶振動子の特性劣化 および 破壊を招く場合がありますので、弊社はんだ耐熱性評価プロファイルを越えない領域でのご使用を推奨します。ご実装前に必ず実装条件（温度・時間）をご確認ください。また、条件変更時も同様の確認をしていただいた後に ご使用ください。

(2) 実装機

汎用実装機の使用が可能ですが、使用機器、条件等によっては実装時の衝撃力により内蔵の水晶振動子の破壊を招く場合がありますので、ご使用前には必ず貴社にてご確認ください。条件変更時も同様の確認をしていただいた後に ご使用ください。実装時・作業時には、静電気対策をお願いいたします。

(3) 超音波洗浄

超音波洗浄は、使用条件によっては内蔵の水晶振動子が共振破壊される場合があります。貴社での使用条件（洗浄機の種類、パワー、時間、槽内の状態等）を弊社にて特定できませんので、超音波洗浄の保証はいたしかねます。

(4) 実装方向

逆向きに実装しますと破壊の原因となります。方向を確認した上で実装を行なってください。

(5) 端子間リーク

製品が汚れていたり結露している状態などで電源投入しますと端子間リークを招く場合がありますので、洗浄し さらに 乾燥させた後に電源投入を行なってください。

(6) バックアップ電池実装

充電済みのバックアップ電池を半田実装する際は、誤動作を防止するために電池を接続する端子を GND 電位に固定した状態でバックアップ電池を実装してください。また実装時・作業時には、静電気対策をお願いいたします。

13. 機能概要およびレジスタテーブル

注意事項

使用しない機能においても、必ず初期化を行ってください。

13.1. 機能概要

1) 時計機能

西暦年の下二桁・月・日、曜、時・分・秒までのデータの設定 / 計時 / 読み出しが可能です。
西暦の下二桁が 4 の倍数のときはうるう年と認識し 2 月が 29 日までカウントされます。
通信開始時に、時刻データは固定され(桁上げホールド)、通信終了時に自動で時刻補正されます。

2) ウェイクアップタイマー割り込み機能

244.14 μ s ~ 65535 h までの任意の周期で定期的なウェイクアップ割り込みを発生させる機能です。
割り込み発生時には TF ビット = 1 および /IRQ 端子を LOW アサートできますので
ソフトウェアポーリング、ハード割り込み、どちらにも対応可能です。
IRQ 端子は一定時間で割り込みが自動リリースされます。

3) 長時間タイマー機能

ウェイクアップタイマーを、稼働時間減算タイマーとしても利用可能です。
V_{DD} 動作または V_{BAT} 動作の選択されたモードだけタイマーをカウントダウンさせることが可能です。

4) アラーム割り込み機能

設定された日、曜、時、分で割り込みを発生させる機能です。
割り込み発生時には AF ビット = 1 および /IRQ 端子を LOW アサートできますので
ソフトウェアポーリング、ハード割り込み、どちらにも対応可能です。

5) 時刻更新割り込み機能

1 秒毎または 1 分毎に内部計時に連動したタイミングで割り込みを発生させる機能です。
割り込み発生時には UF ビット = 1 および /IRQ 端子を LOW アサートできますので
ソフトウェアポーリング、ハード割り込み、どちらにも対応可能です。

6) 発振停止検出機能

電源電圧の低下を検出する機能です。
水晶発振が停止した履歴を確認できますので、計時内容が有効かを判定することができます。

7) FOUT クロック出力機能

FOUT 出力端子から 32.768 kHz などのクロック出力を得ることができます。

8) ユーザーRAM

任意データの Read/Write が可能な RAM を 32bit 内蔵しています。

9) デジタル歩度調整機能

時刻の進み・遅れを高精度に調整することができます。

13.2. レジスタテーブル

13.2.1. レジスタテーブル

Table 12 レジスタテーブル

Address	Function	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
10	SEC	z	40	20	10	8	4	2	1
11	MIN	z	40	20	10	8	4	2	1
12	HOUR	z	z	20	10	8	4	2	1
13	WEEK	z	6	5	4	3	2	1	0
14	DAY	z	z	20	10	8	4	2	1
15	MONTH	z	z	z	10	8	4	2	1
16	YEAR	80	40	20	10	8	4	2	1
17	MIN Alarm	AE	40	20	10	8	4	2	1
18	HOUR Alarm	AE	•	20	10	8	4	2	1
19	WEEK Alarm	AE	6	5	4	3	2	1	0
	DAY Alarm		•	20	10	8	4	2	1
1A	Timer Counter 0	128	64	32	16	8	4	2	1
1B	Timer Counter 1	32768	16384	8192	4096	2048	1024	512	256
1C	Extension Register	FSEL1	FSEL0	USEL	TE	WADA	TSEL2	TSEL1	TSEL0
1D	Flag Register	VBLF	z	UF	TF	AF	RSF	VLF	VBFF
1E	Control Register0	TEST	STOP	UIE	TIE	AIE	TSTP	TBKON	TBKE
1F	Control Register1	SMP TSEL1	SMP TSEL0	CHG EN	INIEN	z	RS VSEL	BF VSEL1	BF VSEL0

Address	Function	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
20 23	RAM	User Register 32 Bit (4 word x 8 Bit)							

Address	Function	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
30	Digital offset	DTE	L7	L6	L5	L4	L3	L2	L1
31	Extension Register1	-	-	-	-	-	-	-	VBLFE

- (1) 0Vからの初期電源投入時、および VLF ビット読み出し時の結果が VLF=1 のときは、必ずレジスタの初期化を行ってから使用してください。その際、日付・時間として正しくないデータの設定はしないでください。
非存在日時からの計時動作は保証できません。
- (2) TEST ビットは弊社テスト用ビットです。初期化の際に必ず 0 に設定し、以降、必ず 0 クリアして使用してください。
- (3) "z" は、書き込み無効で読み出し値は常に 0 です。
- (4) '•' マークは、任意データを Write / Read 可能な RAM Bit です。
- (5) RAM User Register は、任意データを Write / Read することができます。
- (6) レジスタテーブルに記載のアドレス以外へは Write / Read しないでください。

13.2.2. 初期電源投入後のレジスタ初期値

パワーオンリセット発生後の値を示します。またソフトウェアリセット実行後も同じ値となります。

X: 0/1 は不定、あるいはパワーオンリセット直前のデータを保持します。

0: リセット状態です。

1: セット状態です。

Table 13 レジスタ初期値

Address	Function	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
10	SEC	0	X	X	X	X	X	X	X
11	MIN	0	X	X	X	X	X	X	X
12	HOUR	0	0	X	X	X	X	X	X
13	WEEK	0	X	X	X	X	X	X	X
14	DAY	0	0	X	X	X	X	X	X
15	MONTH	0	0	0	X	X	X	X	X
16	YEAR	X	X	X	X	X	X	X	X
17	MIN Alarm	X	X	X	X	X	X	X	X
18	HOUR Alarm	X	X	X	X	X	X	X	X
19	WEEK Alarm	X	X	X	X	X	X	X	X
	DAY Alarm		X	X	X	X	X	X	X
1A	Timer Counter 0	X	X	X	X	X	X	X	X
1B	Timer Counter 1	X	X	X	X	X	X	X	X
1C	Extension Register	0	0	0	0	0	1	0	0
1D	Flag Register	0	0	0	0	0	1	1	0
1E	Control Register0	0	0	0	0	0	0	0	0
1F	Control Register1	0	0	0	0	0	0	0	0

Address	Function	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
20-23	RAM	X	X	X	X	X	X	X	X

Address	Function	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
30	Digital offset	0	0	0	0	0	0	0	0
31	Extension Register1	0	0	0	0	0	0	0	0

13.3. レジスタ概要

13.3.1. 計時・カレンダーレジスタ (10h~16h)

秒~年までを計時するカウンターレジスタです。

* 詳細は ["14.1. 時計カレンダー説明"](#) を参照してください。

13.3.2. RAM レジスタ (20h~23h)

00h~FFh までの任意データを Write / Read することができる RAM レジスタです。

13.3.3. アラームレジスタ (17h~19h)

アラーム割り込み機能を使用して [日], [曜], [時], [分] などに対する割り込みを得たいときに、AIE, AF ビット および WADA ビットと共に設定し使用します。当機能を使用しない場合は、AIE = 0 とすることでアラームデータの内容とは関係なく割り込みが禁止されます。

* 詳細は ["14.3. アラーム割り込み機能"](#) を参照してください。

13.3.4. ウェイクアップタイマー用ダウンカウンター (1Ah~1Eh)

ウェイクアップタイマー割り込み機能の、カウントダウン初期値 (プリセット値) を設定するレジスタです。

当機能を使用するには、TE, TF, TIE, TSEL2, TSEL1, TSEL0, TBKON, TBKE, TMPIN ビットと共に使用します。

当機能を使用しない場合は、TIE = TE = 0 とすることでタイマーデータの内容と関係なく割り込みが禁止されます。

* 詳細は ["14.2. ウェイクアップタイマー割り込み機能"](#) を参照してください。

13.3.5. 機能関連レジスタ(1Ch~1Eh),(31h)

- 1) FSEL1, FSEL0 bit
FOUT 機能を使用するときに、FOUT 出力端子の出力周波数、ON/OFF を設定するビットです。
FOUT 機能を使用しない場合の設定例 (FSEL1,FSEL0 は 1)
* 詳細は "[14.6. FOUT 機能 \(クロック出力機能\)](#)" を参照してください。
- 2) USEL, UF, UIE bit
時刻更新割り込み機能の動作を制御するビットです。
当機能を使用しない場合の設定例 (USEL, UIE は 0, UF は不問)
* 詳細は [項 14.4. 時刻更新割り込み機能] を参照してください。
- 3) TE, TF, TIE, TSEL2, TSEL1, TSEL0, TSTP, TBKON, TBKE bit
ウェイクアップタイマー割り込み機能の動作を制御するビットです。
当機能を使用しない場合の設定例 (TE,TIE,TSTP, TSEL1,TSEL0 は 0, TSEL2 は 1, TF は不問)
- 4) WADA, AF, AIE bit
アラーム割り込み機能の動作を制御するビットです。
当機能を使用しない場合の設定例 (WADA,AIE は=0, AF は不問)
- 5) **TEST** bit
弊社テスト用のビットです。初期化の際に必ず"0"に設定してください。
- 6) VLF bit
本製品の水嶼発振停止の検出を保持するフラグビットです。
初期電源投入時および、水晶発振停止が検出されたときに 1 にセットされます。
* 詳細は "[14.5 発振停止検出機能](#)" を参照してください。
- 7) STOP bit
計時動作を停止させるためのビットです。STOP ビットが 1 の場合は機能動作が以下のようになります。
* 停止 1) 年,月,日,曜,時,分,秒 の更新が停止
 - 計時,カレンダー動作の更新が全て停止します。
 - それに伴い、アラーム割り込み、時刻更新割り込みが発生しなくなります。
- * 停止 2) ウェイクアップタイマー割り込み機能の一部が停止
 - ウェイクアップタイマーのソースクロック設定が 64 Hz, 1 Hz, 1 min, 1 h のときは、カウントが停止します。(ソースクロック設定が 4096 Hz 時のみ、動作可能)
- * 停止 3) FOUT は、選択周波数によっては 出力が停止します。
 - 32.768 kHz, 1024 Hz を選択出力しているときは、継続出力します。
 - 1 Hz を選択出力しているときは、FOUT 出力が停止します。
- * 停止 4) $V_{DD} > V_{DET2}$ でバックアップモードへ移行しますが、31.25 ms 毎の電源切替検出動作が停止してバックアップ電源電切替機能が停止します。
STOP bit を 0 にセットすることでバックアップ電源切替機能は動作します。"[STOP bit の注意事項](#)"参照)
- 8) RSF bit
 V_{DD} 電圧低下を検出して、結果を保持するフラグビットです。
- 9) VBLFE bit
 V_{BAT} 電圧の検出をします。* 詳細は [14.7 バックアップ電源切替機能](#) を参照してください。

13.3.6. 機能関連レジスタ 2 (1Fh)

- 1) SMPTSEL1, SMPTSEL0 bit
内蔵 MOS スイッチの電圧監視回路の間欠動作アクティブ時間を設定するためのビットです。
- 2) CHGEN bit
 V_{BAT} 端子に外部接続した電池・コンデンサ等に充電を許可するためのビットです。
- 3) INIEN bit
電源切替機能およびインターフェースの有効/無効を制御するビットです。
- 4) RSVSEL bit
 V_{DD} 端子電圧検出レベルを設定するためのビットです。
- 5) BFVSEL1, BFVSEL0 bit
バックアップバッテリーの満充電検出電圧を設定するためのビットです。

13.3.7. デジタル歩度調整レジスタ (30h)

- 1) DTE ビット
デジタル歩度調整機能の ON/OFF を制御するビットです。
デジタル歩度調整機能を使用しない場合は、DTE=0 に設定してください。
* 詳細は "[14.10. デジタル歩度調整機能](#)" を参照してください。
- 2) L7 ~ L1 ビット
計時の歩度調整量を設定するビットです。

14. 機能解説

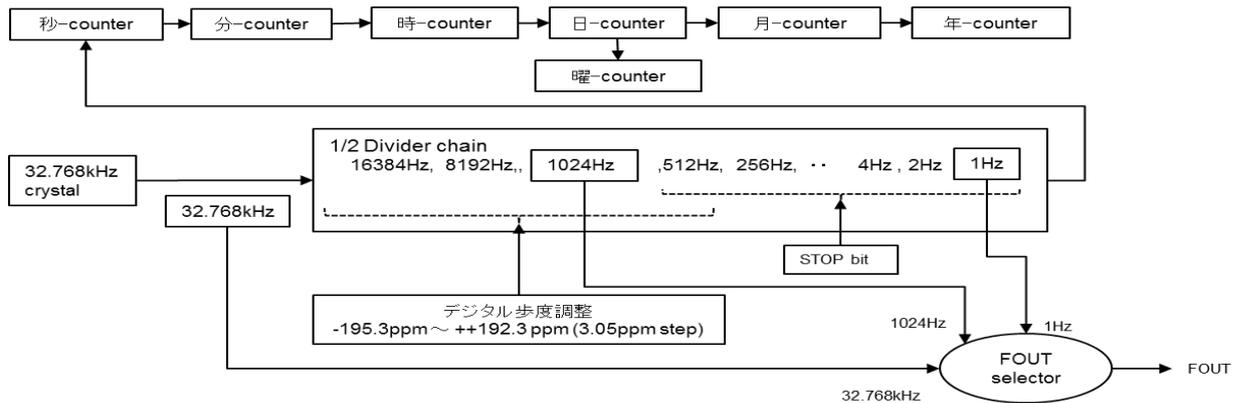


Figure 19 基本 (32.768 kHz 発振、カウンター、FOUT) 機能

14.1. 時計カレンダー説明

通信開始時に、時刻データは固定され(桁上げホールド)、通信終了時に自動で時刻補正されます。
 時計カレンダーにアクセスする場合は、オートインクリメント機能を利用した連続アクセスを行うことを推奨します。現在時刻を読み出す時に STOP ビットを使用しないでください。

Table 14 時計カレンダー設定例

88年2月29日(日曜日)17時39分45秒(うるう年)

Address	Function	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
10	SEC	0	1	0	0	0	1	0	1
11	MIN	0	0	1	1	1	0	0	1
12	HOUR	0	0	0	1	0	1	1	1
13	WEEK	0	0	0	0	0	0	0	1
14	DAY	0	0	1	0	1	0	0	1
15	MONTH	0	0	0	0	0	0	1	0
16	YEAR	1	0	0	0	1	0	0	0

* 存在しない時刻データが書き込まれた場合は 正常な動作ができない原因になります。

* 時刻設定時に STOP ビットを併用すると任意のタイミングで計時スタートできます。

14.1.1. 時計カウンター

1) [SEC][MIN] レジスタ

00~59までの60進BCDカウンターです。下位レジスタからの桁上げタイミングでインクリメントされ、59→00のタイミングで上位レジスタに桁上げが発生します。
 [SEC]レジスタに書き込みを行うと、1秒未満の内部カウンター(512Hz~1Hz)が0リセットされます。

2) [HOUR] レジスタ

24時間制のBCDカウンターで59分から00分へ桁上げが起こると共にインクリメントされます。

14.1.2. 曜日カウンター

• [曜(曜日)] を Bit 0~Bit 6 までの7ビットで表します。

01h 曜 → 02h 曜 → 04h 曜 → 08h 曜 → 10h 曜 → 20h 曜 → 40h 曜 (→ 01h 曜 → 02h 曜 ~) の順に更新します。

このレジスタは上位のレジスタへ桁上げ動作はしません。また、年・月・日と連動していませんので、これらのレジスタを変更した場合は、対応した曜データをセットする必要があります。

曜日カウンターを使用しない場合は、初期化時に01h~40hまでの任意データを設定してください。

Table 15 曜日設定例

Day	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	Data
Sunday	0	0	0	0	0	0	0	1	01 h
Monday	0	0	0	0	0	0	1	0	02 h
Tuesday	0	0	0	0	0	1	0	0	04 h
Wednesday	0	0	0	0	1	0	0	0	08 h
Thursday	0	0	0	1	0	0	0	0	10 h
Friday	0	0	1	0	0	0	0	0	20 h
Saturday	0	1	0	0	0	0	0	0	40 h

* 複数の曜日を1に設定しないでください。

14.1.3. カレンダーカウンター

1) [DAY], [MONTH] レジスタ

[DAY] レジスタは、月・うるう年に連動した可変型の[日]を表す28～31進BCDカウンターで、[MONTH]レジスタは、12進の[月]を表すBCDカウンターです。下位レジスタからの桁上げでインクリメントされます。

		Jan.	Feb.	Mar.	Apr.	May	June	July	Aug.	Sep.	Oct.	Nov.	Dec.
Days	Normal year		28	31	30	31	30	31	31	30	31	30	31
	Leap year	31	29										

2) [YEAR] レジスタ

- 00~99年までのBCDカウンターです。1月1日0時0分0秒への桁上げでインクリメントされます。
- RX8130は 00年と4の倍数年をうるう年として動作します。

このため 西暦 2100年, 2200年, 2300年, はソフトウェアで平年への変更対応が必要です。

<うるう年・平年の定義>

- うるう年：4で割り切れる西暦年 および 400で割り切れる西暦年
例) 2004, 2008, 2012, ..., 2096, 2000, 2400, 2800, ...
- 平年：4で割り切れない西暦年 および 100で割り切れる西暦年
例) 2001, 2002, 2003, 2005, ..., 2099, 2100, 2200, 2300, 2500, ...

14.2. ウェイクアップタイマー割り込み機能

244.14 μ s ~ 65535 h までの任意の周期で定期的な割り込みを発生させるダウンカウント機能です。

プリセット値から指定のソースクロックでダウンカウントされてタイマー値が1から0になるポロータイミングで割り込み出力されます。カウントダウンは一時停止することが可能です。

* 割り込み発生時の /IRQ からの Low 出力は一定時間(tRTN2)で自動解除されます。

14.2.1. ウェイクアップタイマー割り込み機能 関連レジスタ

Address	Function	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
1A	Timer Counter 0	128	64	32	16	8	4	2	1
1B	Timer Counter 1	32768	16384	8192	4096	2048	1024	512	256
1C	Extension Register	FSEL1	FSEL0	USEL	TE	WADA	TSEL2	TSEL1	TSEL0
1D	Flag Register	VBLF	z	UF	TF	AF	RSF	VLF	VBFF
1E	Control Register0	TEST	STOP	UIE	TIE	AIE	TSTP	TBKON	TBKE

* 動作設定は、TE ビットを 0 クリアしてから行ってください。

* 機能を使用しないときは、Timer Counter レジスタを RAM レジスタとして使用できます。その場合は TE, TIE を 0 にクリアしてタイマー機能を停止させてください。

1) ウェイクアップタイマー用ダウンカウンター

- プリセットブル・ダウンカウンターの初期値(プリセット値)を設定するレジスタで、カウント値は 1~65535 までの任意の値を設定できます。プリセット値の書き込みは必ず TE ビットが 0 の状態で行ってください。

- タイマーカウンター値の読み出し

TE ビットが 0 のときは カウントダウン初期値(プリセット値)が読み出せます。

TE ビットが 1 のときは カウントダウン中のカウント値が読み出せます。

但し、読み出されるデータはカウント変化中の不定データの可能性があるため 2 度読みして一致したら採用するなどのご配慮をお願いいたします。

2) TSEL2, TSEL1, TSEL0 ビット

カウントダウン周期(ソースクロック)を選択するビットです。

* ソースクロックの設定変更は TE ビットを 0 にしてから行ってください。

Table 16 カウントダウン周期選択

TSEL2 (bit 2)	TSEL1 (bit 1)	TSEL0 (bit 0)	ソース クロック	自動復帰時間 (tRTN2)
0	0	0	4096 Hz / 244.14 μ s 周期	122 μ s
0	0	1	64 Hz / 15.625 ms 周期	7.57 ms
0	1	0	1 Hz / 1 秒周期	7.57 ms
0	1	1	1/60 Hz / 1 分周期	7.57 ms
1	0	0	1/3600 Hz / 1 時間周期	7.57 ms

タイマー割り込み出力の自動復帰時間 tRTN2 は、4096Hz 設定だけ異なります。

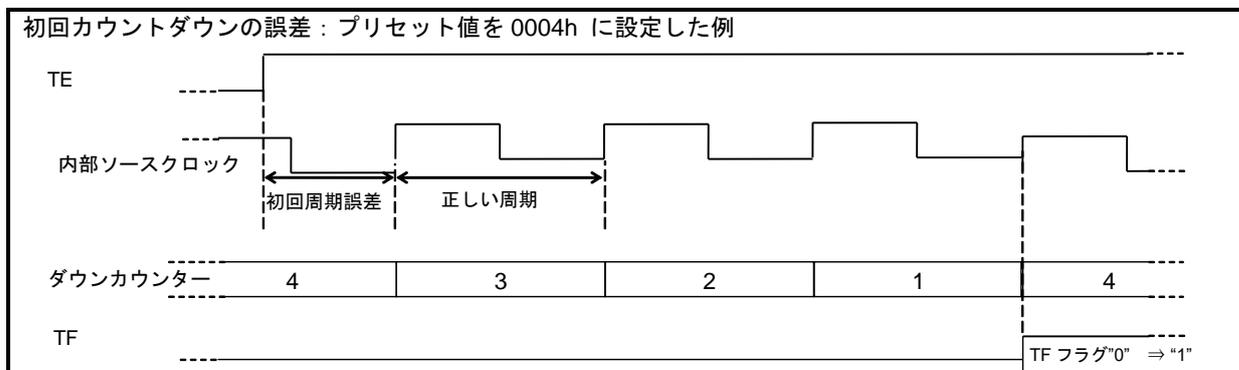


Figure 20 ウェイクアップタイマー初期シーケンス

初回のカウントダウンまたは、カウント再開した初回周期は選択したソースクロックより短い時間になります。ソースクロックを 4096 Hz, 64 Hz, 1 Hz を選択したときは、1 周期分の誤差が発生します。ソースクロックを 1/60 Hz, 1/3600 Hz を選択したときは、1 Hz の誤差が発生します。

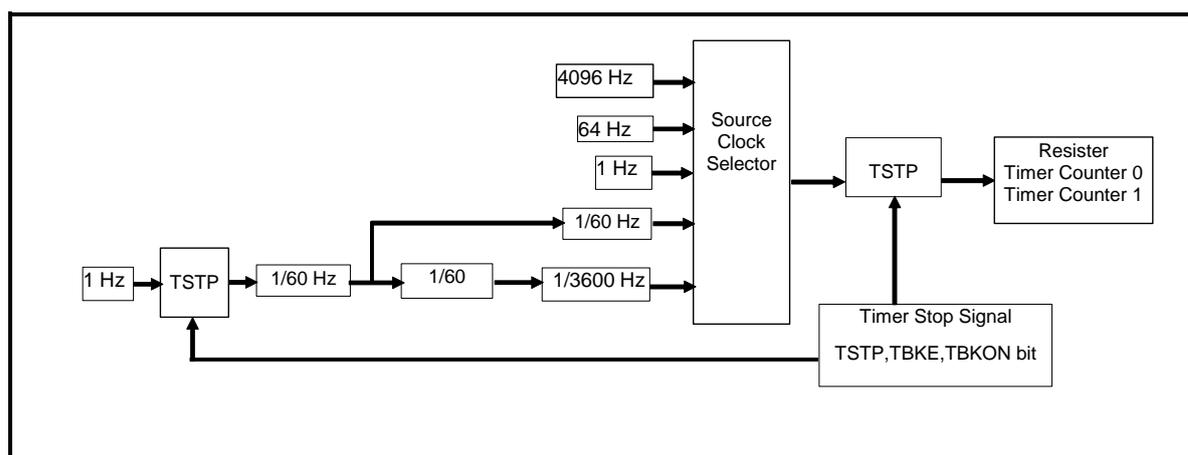


Figure 21 ウェイクアップタイマー回路ブロック図

3) TE bit (Timer Enable)

ウェイクアップタイマーを動作、開始させるビットです。

Table 17 ウェイクアップタイマー制御

TE	Data	内容
Write	0	ウェイクアップタイマー割り込み機能は停止されます。 ウェイクアップタイマー割り込み出力は、直ちに解除されます。 タイマーカウンター0,1には直前にセットされたプリセット値がロードされますがタイマーカウンター0,1に新たなプリセット値をセットできます。
	1	ウェイクアップタイマー割り込み機能が動作を開始します。 TEを0→1にセットするとタイマーカウンターはプリセット値からカウントダウンがスタートされます。

4) TF bit (Timer Flag)

ウェイクアップタイマー割り込みを検出して、結果を保持するフラグビットです。

Table 18 ウェイクアップタイマー割り込み検出フラグ

TF	Data	内容
Write	0	ウェイクアップタイマー割り込み出力は直ちに解除されます
	1	1 は書き込めません。
Read	0	ウェイクアップタイマー割り込みは有りません。-
	1	ウェイクアップタイマー割り込みが有りました。 0 にクリアされるまで 1 は保持されます。

5) TIE bit (Timer Interrupt Enable)

ウェイクアップタイマー割り込み発生時の/IRQ 端子への割り込み信号の出力可否を設定します。

Table 19 ウェイクアップタイマー割り込み信号制御

TIE	Data	内容
Write	0	1) ウェイクアップタイマー割り込み信号は禁止されます。 2) ウェイクアップタイマー割り込み信号が解除されます。
	1	割り込み信号を出力許可します。

6) TBKON, TBKE bit

TBKE=1 の時にノーマルモード / バックアップモードのどちらでカウント動作を行うか選択します。
するためのビットです。

Table 20 ウェイクアップタイマー通常/バックアップ動作制御

	TBKE	TBKON	内容
Write	0	X	通常動作/バックアップ動作関係なくカウント動作
	1	0	通常動作時(VDD 動作時)のときカウント動作
		1	バックアップ動作時(VBAT 動作時)のときカウント動作

7) TSTP bit (Timer Stop)

ダウンカウンタを一時停止させるためのビットです。

Table 21 ウェイクアップタイマー停止制御

TE	STOP	TBKE	TSTP	Description
1	0	0	0	カウントを開始 (停止を解除) します。 カウントダウンの再開値は、停止値から開始 します。
			1	カウントを停止します。
	1	1	X	TSTP の設定は無効になり TSTP=1 に設定し てもカウントは停止しません。
		X	X	X
0	X	X	X	タイマーカウンタ 0,1 にはプリセット値がロ ードされて停止します。

14.2.2. タイマー スタートタイミング

ウェイクアップタイマー割り込み機能のタイマーカウントダウンは、TE = 0 → 1 への書き込み終了時の ACK 送信時の立ち上がりエッジ (ACK 送信終了時) から開始します。

*タイマーソースクロック選択ビット (TSEL2、TSEL1、TSEL0) も CLK の立ち上がりエッジで取り込みます。

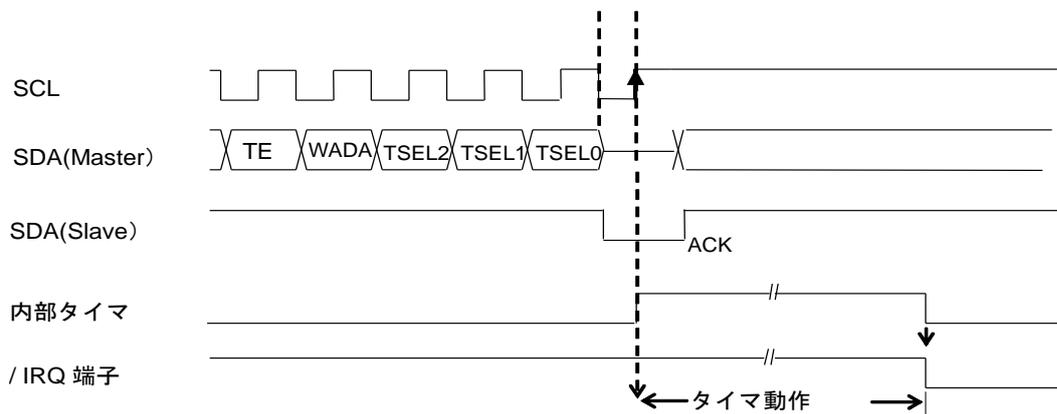


Figure 22 ウェイクアップタイマースタートタイミング

14.2.3. ウェイクアップタイマー割り込み周期

ソースクロック設定とダウンカウンター設定の組み合わせによる割り込み周期の例を示します。

Timer Counter 設定値 1 ~ 65535	Source clock				
	4096 Hz TSEL2 = 0 TSEL1, 0 = 0, 0	64 Hz TSEL2 = 0 TSEL1, 0 = 0, 1	1 Hz TSEL2 = 0 TSEL1, 0 = 1, 0	1 / 60 Hz TSEL2 = 0 TSEL1, 0 = 1, 1	1 / 3600 Hz TSEL2 = 1 TSEL1, 0 = 0, 0
0	–	–	–	–	–
1	244.14 μs	15.625 ms	1 s	1 min	1 h
:	:	:	:	:	:
410	100.10 ms	6.406 s	410 s	410 min	410 h
:	:	:	:	:	:
3840	0.9375 s	60.000 s	3840 s	3840 min	3840 h
:	:	:	:	:	:
4096	1.0000 s	64.000 s	4096 s	4096 min	4096 h
:	:	:	:	:	:
65535	15.9998 s	1023.984 s	65535 s	65535 min	65535 h

14.2.3. ウェイクアップタイマー割り込み機能図

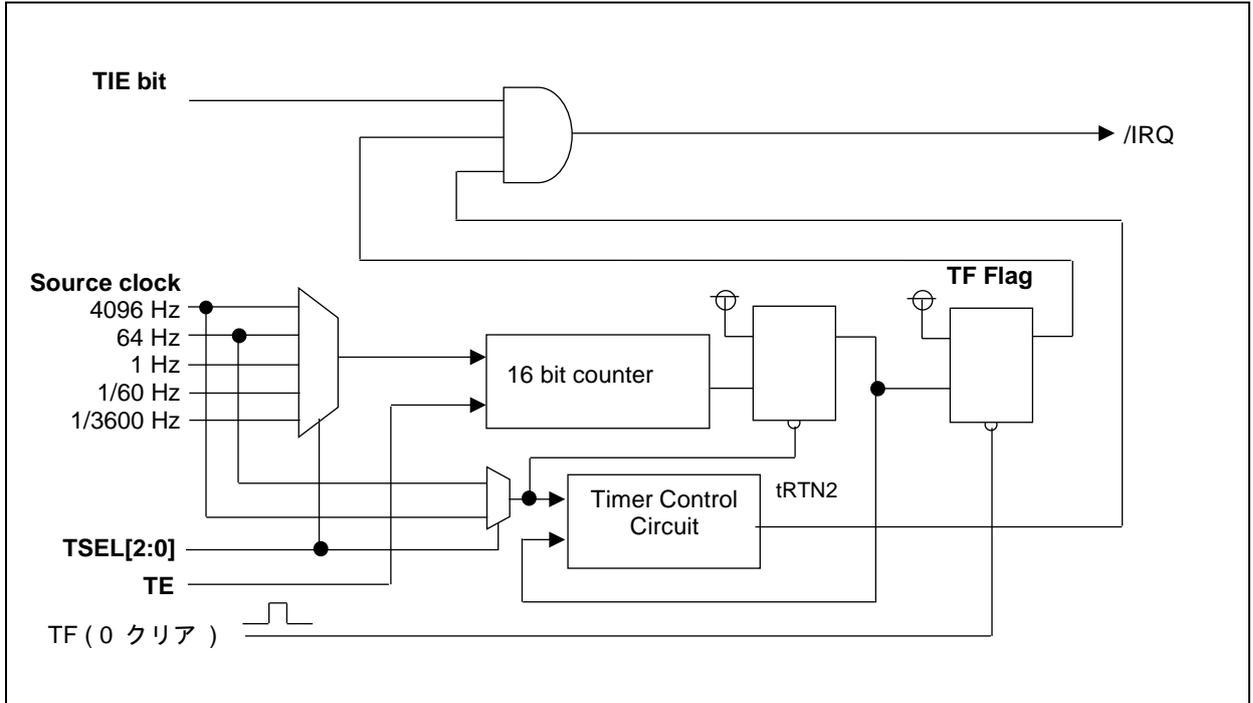


Figure 23 ウェイクアップタイマー内部ブロック図

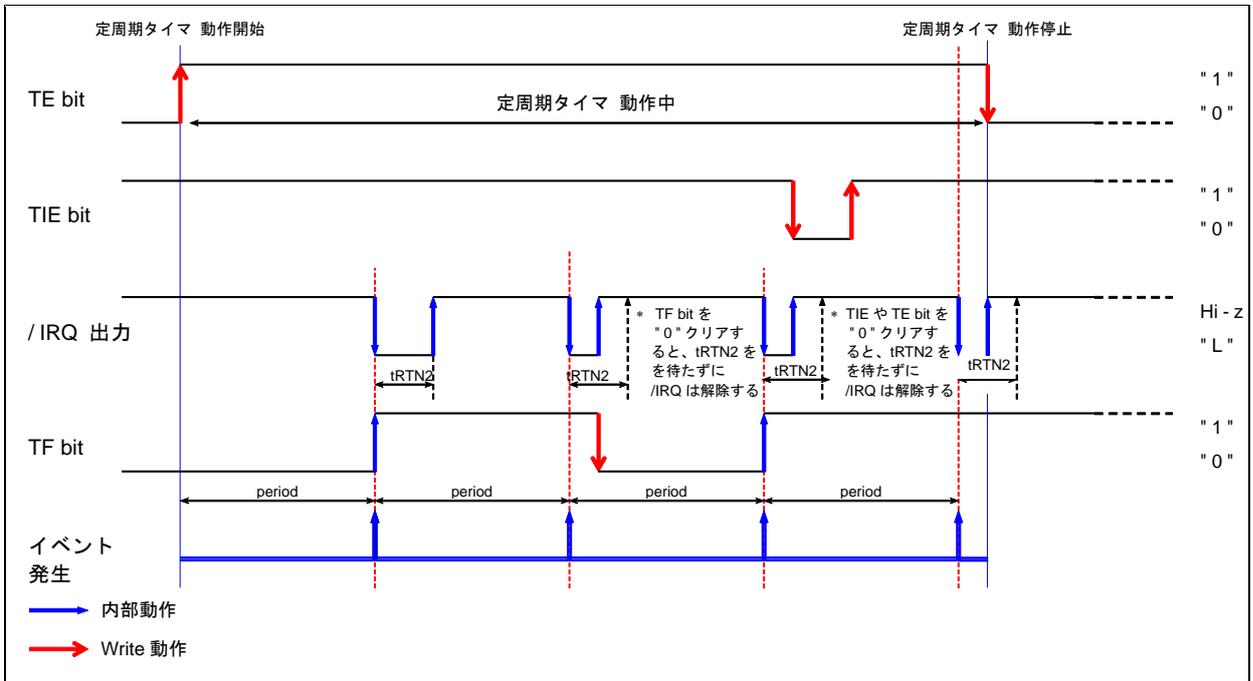


Figure 24 ウェイクアップタイマータイムチャート

ダウンカウンタが 0001h → 0000h になり、割り込みが発生した後は、プリセット値を自動的に再ロードし、再びプリセット値よりカウントダウンを開始します。(繰り返し動作)
 TE を 0 → 1 により、ウェイクアップタイマー割り込み機能が動作を開始します。
 TE を 0 → 1 にするとプリセット値からカウントダウンを開始します。

14.3. アラーム割り込み機能

指定された[日], [曜], [時], [分]に割り込みが出力される機能です。

アラームは毎分桁の更新時にアラーム日時と現在日時が比較されます。

アラーム一致時は AF ビット = 1 および /IRQ 端子 = Low アサートなどで、アラームの発生が報知されます。

アラーム一致時の /IRQ = Low 出力は、出力解除操作を行わない限り自動解除されず、/IRQ = Low が保持されます。

14.3.1. アラーム割り込み機能 関連レジスタ

Address	Function	bit 7	bit 6	bit 5	bit 4	bit 3	bit 2	bit 1	bit 0
17	MIN Alarm	AE	40	20	10	8	4	2	1
18	HOUR Alarm	AE	•	20	10	8	4	2	1
19	WEEK Alarm	AE	6	5	4	3	2	1	0
	DAY Alarm		•	20	10	8	4	2	1
1C	Extension Register	FSEL1	FSEL0	USEL	TE	WADA	TSEL2	TSEL1	TSEL0
1D	Flag Register	VBLF	z	UF	TF	AF	RSF	VLF	VBFF
1E	Control Register0	TEST	STOP	UIE	TIE	AIE	TSTP	TBKON	TBKE

動作設定は、設定時の不用意なハードウェア割り込みを避けるために、最初に AIE ビットを 0 にすることを推奨します。

STOP ビットが 1 のときは、アラーム割り込みは発生しません。

アラーム割り込み機能を使用しないときは、アラームレジスタを RAM レジスタとして使用できます。その場合は、AIE ビットを必ず 0 にしてください。

1) AE ビット

1) AE ビットがセットされたアラームレジスタは、常にアラーム一致となります。

例) WEEK Alarm / DAY Alarm レジスタに 80h (AE = 1) がセットされた場合。

[曜/日]は常にアラーム一致となり、残る[時],[分]が一致すればアラーム成立となります。

2) 3 つの AE ビットの全てを 1 にしたときは、常にアラーム一致となるため、毎分のアラーム比較タイミングでアラーム割り込みが発生します。

3) 現時刻と同じ時刻を設定してもアラームは発生しません。

以降の分析更新時に時刻一致するとアラームが発生します。

2) WADA ビット (Week Alarm / Day Alarm Select)

アラーム割り込み機能の対象を選択指定するビットです。

WEEK/DAY は、WADA ビット値に応じて[曜]データもしくは[日]データを設定できます。

[曜]を選択したときは、曜日設定を(例えば)月・水・金・土のような複数曜日の同時設定が可能です。

Table 22 曜/日動作制御

WADA	Data	内容
Write	0	WEEK Alarm(曜)で動作します。
	1	DAY Alarm(日)で動作します。

3) AF bit (Alarm Flag)

アラーム割り込みを検出して、結果を保持するフラグビットです。

Table 23 アラーム割り込み検出フラグ

AF	Data	内容
Write	0	アラーム割り込み出力は直ちに解除されます
	1	1 は書き込めません。
Read	0	アラーム割り込みは有りません。-
	1	アラーム割り込みが有りました。 0 にクリアされるまで 1 は保持されます。

4) AIE bit (Alarm Interrupt Enable)

アラーム割り込み発生時の、/IRQ 端子への割り込み信号の出力可否を設定します。

Table 24 アラーム割り込み許可制御

AIE	Data	内容
Write	0	1) アラーム 割り込み出力は禁止されます。 2) アラーム 割り込み出力を解除します。
	1	割り込み出力を許可します。

14.3.2. アラーム設定例

1) [曜] 指定時 の アラーム設定例 / WADA ビット = 0

Table 25 曜日指定アラーム設定例

[曜] 指定時 WADA ビット 0	bit 7	bit 6	bit 5	bit 4	bit 3	bit 2	bit 1	bit 0	HOUR Alarm	MIN Alarm
	AE	土	金	木	水	火	月	日		
毎週 月 ~ 金, 午前 7 時 * [分] 不問	0	0	1	1	1	1	1	0	07 h	AE bit 1
毎週 日, 土, 毎時 30 分 * [時] 不問	0	1	0	0	0	0	0	1	AE bit 1	30 h
毎日, 午後 6 時 59 分	0	1	1	1	1	1	1	1	18 h	59 h
	1	X	X	X	X	X	X	X		

X : don't care

2) [日] 指定時 の アラーム設定例 / WADA ビット = 1

Table 26 日指定アラーム設定例

[日] 指定時 WADA ビット 1	bit 7	bit 6	bit 5	bit 4	bit 3	bit 2	bit 1	bit 0	HOUR Alarm	MIN Alarm
	AE	●	20	10	08	04	02	01		
毎月 01 日, 午前 7 時 * [分] 不問	0	0	0	0	0	0	0	1	07 h	AE bit 1
毎月 15 日, 毎時 30 分 * [時] 不問	0	0	0	1	0	1	0	1	AE bit 1	30 h
毎日, 午後 6 時 59 分	1	X	X	X	X	X	X	X	18 h	59 h

X : don't care

14.3.3. アラーム割り込み機能図

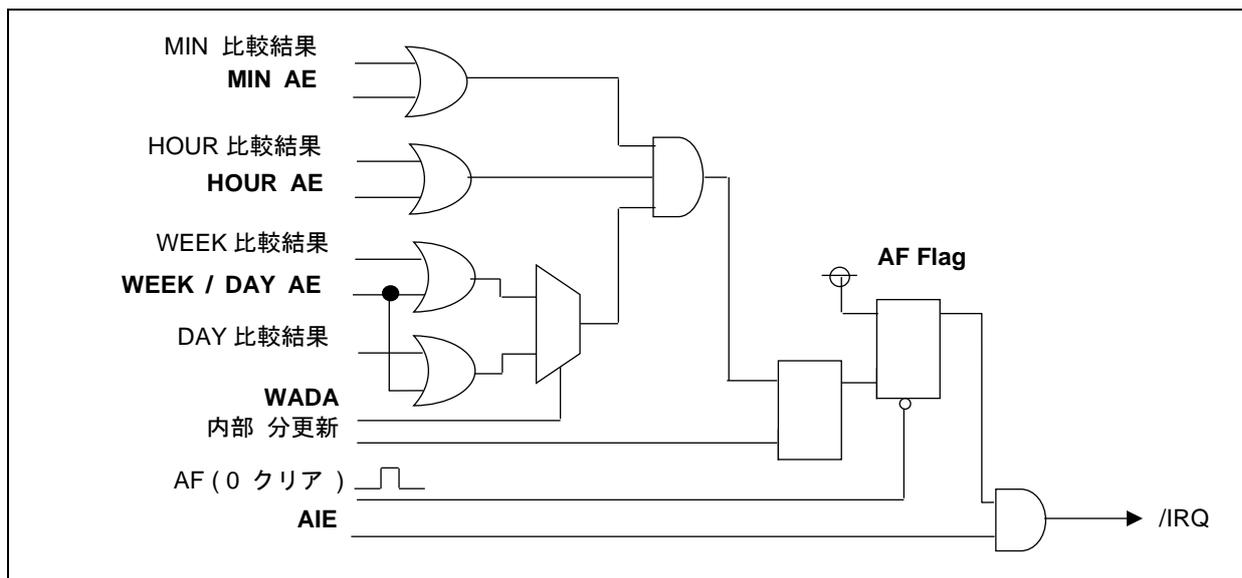


Figure 25 アラーム割り込み内部ブロック図

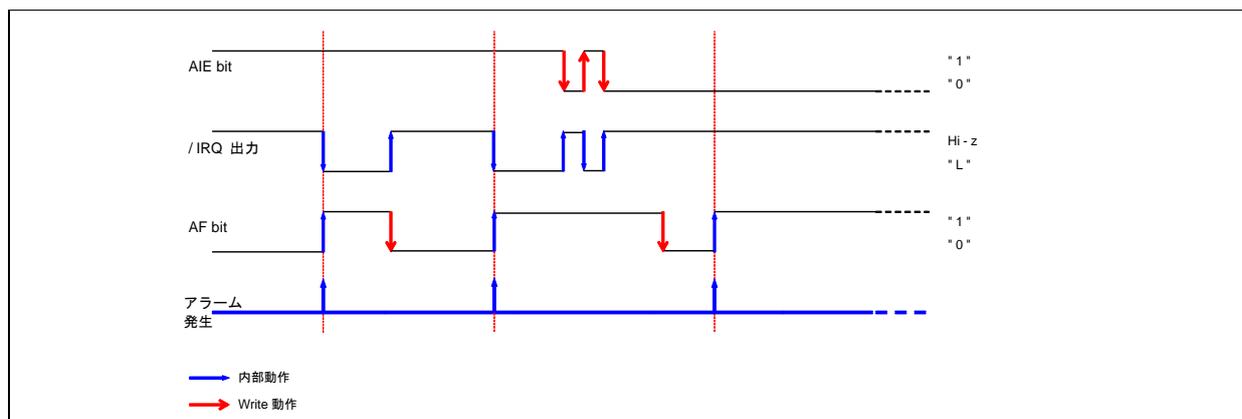


Figure 26 アラーム割り込みタイムチャート

14.4. 時刻更新割り込み機能

時刻更新割り込み機能は、秒桁更新または分析更新のタイミングで割り込みを発生させる機能です。

割り込み発生から自動解除時間(tRTN1)後に割り込み出力は自動解除されます。

I²C アクセス中に時刻更新が発生した場合は、アクセス終了後に割り込みが発生します。

この場合の自動解除されるまでの時間(tRTN1)は 7.57 ms ~15.63ms です。

14.4.1. 時刻更新割り込み機能 関連レジスタ

Address	Function	bit 7	bit 6	bit 5	bit 4	bit 3	bit 2	bit 1	bit 0
1C	Extension Register	FSEL1	FSEL0	USEL	TE	WADA	TSEL2	TSEL1	TSEL0
1D	Flag Register	VBLF	z	UF	TF	AF	RSF	VLF	VBFF
1E	Control Register0	TEST	STOP	UIE	TIE	AIE	TSTP	TBKON	TBKE

時刻更新割り込みの設定を行うときは設定中の不要な時刻更新割り込みを避けるために UIE ビットを 0 にすることを推奨します。

STOP ビットが 1 のときは、時刻更新割り込みは発生しません。

時刻更新割り込み機能は停止できません。時刻更新割り込み機能による /IRQ 出力を禁止することは可能です。

1) USEL ビット (Update Interrupt Select)

時刻更新割り込みの発生タイミングを設定するビットです。

Table 27 時刻更新秒/分選択

USEL	データ	内容
Write / Read	0	秒桁更新時の割り込み発生が指定されます。
	1	分析更新時の割り込み発生が指定されます。

2) UF ビット (Update Flag)

時刻更新割り込みの発生を保持するフラグビットです。

Table 28 時刻更新割り込み検出フラグ

UF	データ	内容
Write	0	時刻更新割り込み出力は解除されます
	1	1 は 書き込めません。
Read	0	時刻更新割り込みは有りません。-
	1	時刻更新割り込みが有りました。 0 にクリアされるまで 1 は保持されます。

3) UIE ビット (Update Interrupt Enable)

時刻更新割り込み発生時の、/IRQ 端子への割り込み信号の出力可否を設定します。

Table 29 時刻更新割り込み制御

UIE	データ	内容
Write / Read	0	1)時刻更新割り込み出力は禁止されます。 2) 時刻更新割り込み出力を解除します。
	1	時刻更新割り込み出力を許可します。

14.4.2. 時刻更新割り込み機能図

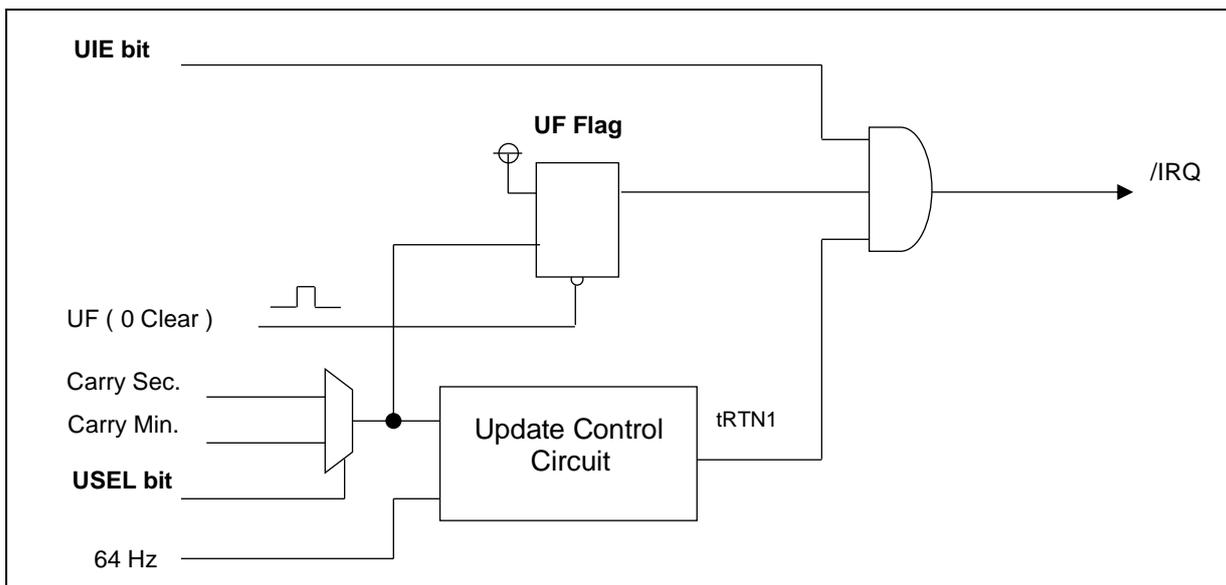


Figure 27 時刻更新割り込み内部ブロック図

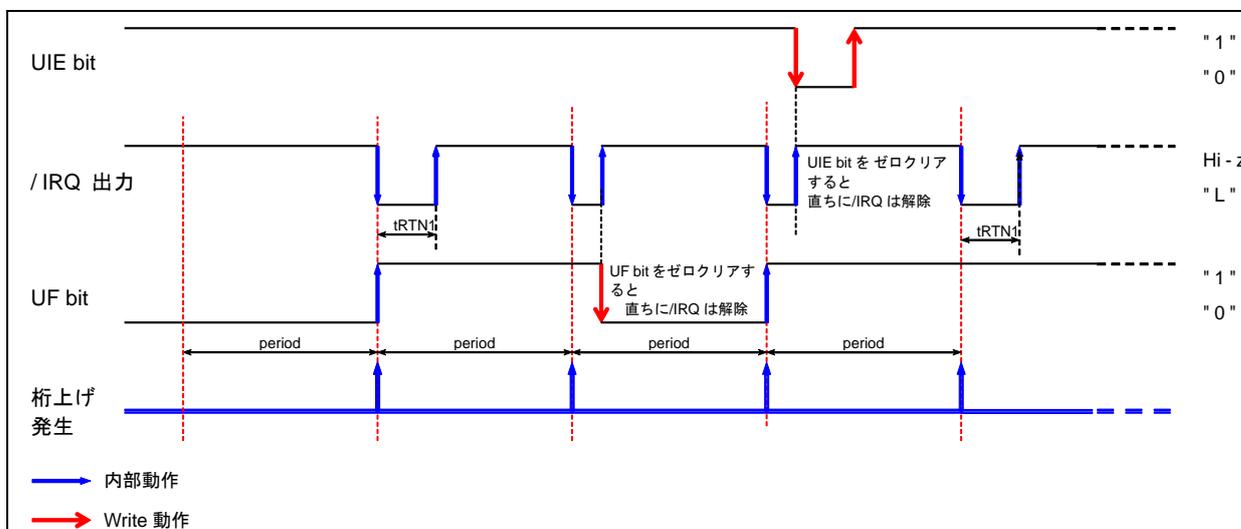


Figure 28 時刻更新割り込みタイムチャート

14.5. 発振停止検出機能

RTC の内蔵水晶発振回路の発振停止を検出して、結果を保持するフラグビットです。
初期電源投入時のパワーオンリセットおよび電源電圧の低下などにより水晶発振回路が停止した場合に 1 にセットされます。
読み出し値が 1 の場合はレジスタの内容は無効の可能性がありますので必ず全てのレジスタを初期設定してから使用してください。

14.5.1. 発振停止検出機能 関連レジスタ

Address	Function	bit 7	bit 6	bit 5	bit 4	bit 3	bit 2	bit 1	bit 0
1D	Flag Register	VBLF	z	UF	TF	AF	RSF	VLF	VBFF

1) VLF bit

Table 30 発振停止検出フラグ

VLF	Data	内容
Write	0	VLF ビットを 0 クリアし、また、次回検出に備える。
	1	1 の書き込みは無効です。
Read	0	水晶発振停止の検出なし。
	1	水晶発振停止の検出あり。レジスタの内容は無効。 * 結果は、0 クリアするまで保持されます。

14.6. FOUT 機能(クロック出力機能)

32.768 kHz などのクロック出力を得ることができます。V_{DD} の電圧低下を検出(-VDET1)すると出力は停止します。

FOUT 端子出力を停止させたときは、端子はハイインピーダンスになります。

14.6.1. FOUT 機能関連レジスタ

Address	Function	bit 7	bit 6	bit 5	bit 4	bit 3	bit 2	bit 1	bit 0
1C	Extension Register	FSEL1	FSEL0	USEL	TE	WADA	TSEL2	TSEL1	TSEL0

14.6.2. FOUT 機能 機能動作表

2) FSEL1, FSEL0 bit

Table 31 FOUT 周波数選択

FSEL1	FSEL0	output
0	0	32.768k Hz Output
0	1	1024 Hz Output
1	0	1 Hz Output
1	1	OFF

X: don't care

*初期電源投入後は、FSEL1、FSEL0 共に 0 が設定されます。

*STOP 1 のときの FOUT は選択周波数によって出力が停止します。

(1) 32.768 kHz、1024 Hz が選択されているときは継続出力します。

(2) 1 Hz が選択されているときは FOUT 出力が停止します。

14.7. バックアップ電源切替機能

14.7.1. バックアップ電源切替機能の概要

メイン電源 V_{DD} の電圧低下を検出する電源検出回路 (V_{DET2}) と、メイン電源端子 V_{DD} とバックアップ電源端子 V_{BAT} 間に配置された内蔵 Pch-MOS スイッチ (SW1, SW2A, SW2B) から構成されます。

V_{DET1} 、 V_{DET2} の電源電圧検出結果に応じて SW1, SW2 を制御しながらノーマルモード (V_{DD} 電源で RTC を駆動) とバックアップモード (V_{BAT} 電源で RTC を駆動) を切り替えますのでノーマルモードからバックアップモードに移行したときの V_{BAT} から V_{DD} へのリーク電流を防止します。
バックアップモードでは FOUT, SCL, SDA 端子は Hi-z となります。
下図は電源切替回路イメージでパワーオンリセット後のスイッチ状態を示します。

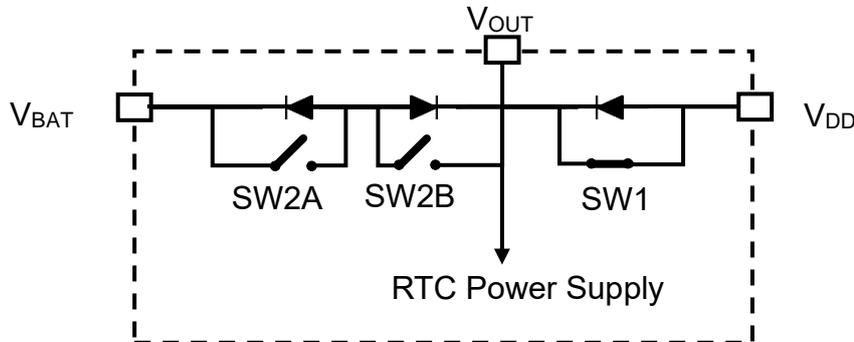


Figure 29 バックアップ電源切替回路

14.7.2. デフォルトの電源切替スイッチ状態

パワーオンリセット後の電源切替スイッチ状態を上図に示します。

SW1 : 常に ON

SW2A : 常に OFF

SW2B : 常に OFF

V_{DET2} 電圧監視 : 常に OFF で電源切替は行われず V_{DD} 給電のみです。

INIEN ビットはゼロクリアされています。

14.7.3. 電源切替部 参考特性

Table 32 電源切替素子参考特性

項目	参考特性値	条件
Pch-Switch 定格電流	40 mA Max.	SW1 = SW2A = SW2B = ON, +25 °C
ダイオード V_f	0.40V / 1 μ A Typ. 0.70 V / 1 mA Typ. 0.90 V / 10 mA Typ.	+25 °C
ダイオード IR	5 nA Max.	$V_R = 5.5$ V, -40 °C ~ +85 °C

2次電池、EDLC などへの充電電流は 40 mA 以下でご使用ください。

14.7.4 充電電流の参考特性

2次電池へ充電可能な電流特性 (SW1,SW2B,SW2A が全て ON の抵抗特性)を示します。25°C Typ. サンプルの参考値です。V_{DD} 電圧が高いほど電流量は大きくなり、V_{DD}とV_{BAT}の電圧差が少なくなるほど電流量が低下します。縦軸が充電電流 I_{chg}を示し、横軸がV_{DD}とV_{BAT}の電圧差 V_{def}(V_{DD}-V_{BAT})を示します。

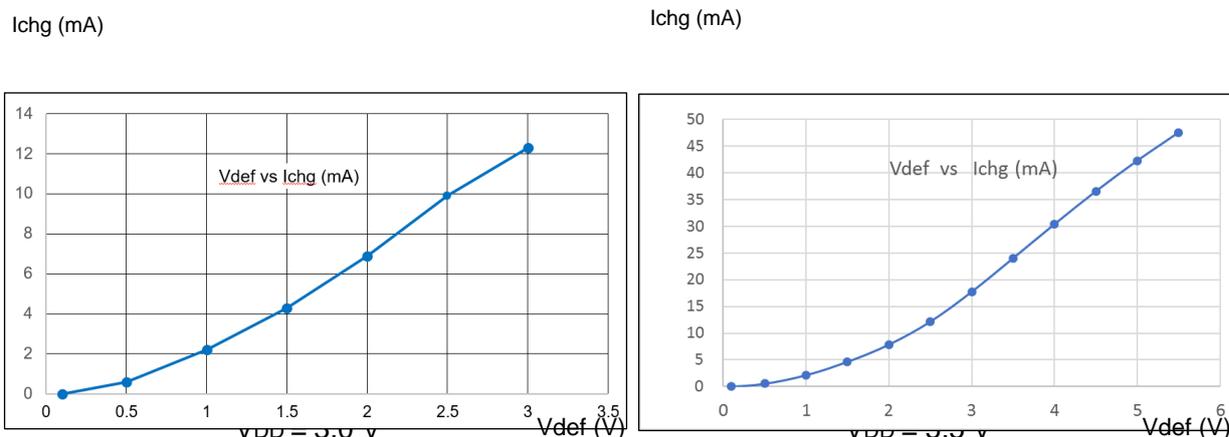


Figure 30 VBAT 充電特性 V_{DD} = 3.0 V, 5.5 V

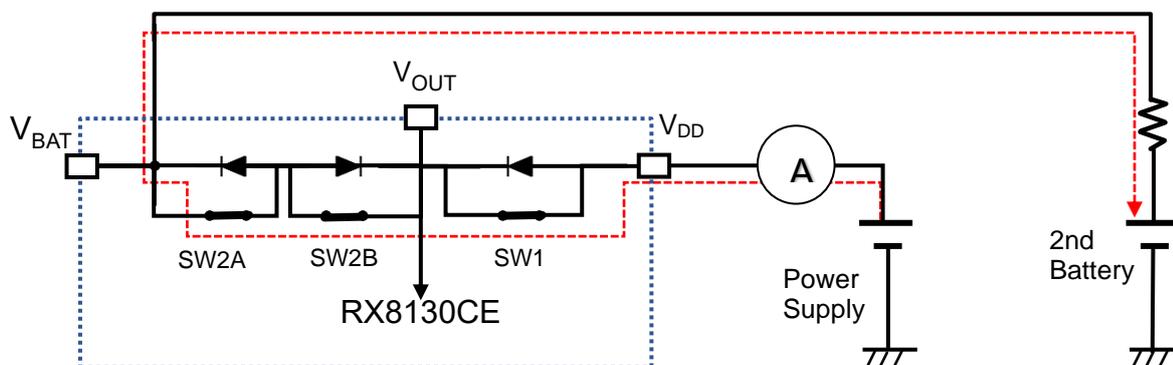


Figure 31 2次電池への充電経路

RTC のバックアップ時間およびデジタル歩度調整機能の設定値や 32kHz 水晶振動子の温度特性による時刻ズレ量が簡単に求められる計算ツールなどをご用意しておりますのでご利用ください。

以下のリンクからダウンロードください。

リンク → ["RTC モジュール便利ツール"](#)

14.7.5. バックアップ電源切替機能の関連レジスタ

Address	Function	bit 7	bit 6	bit 5	bit 4	bit 3	bit 2	bit 1	bit 0
1D	Flag Register	VBLF	z	UF	TF	AF	RSF	VLF	VBFF
1F	Control Register1	SMP TSEL1	SMP TSEL0	CHG EN	INIEN	z	RS VSEL	BF VSEL1	BF VSEL0

CHGEN bit

充電式バッテリー（2次電池、EDLC）を利用する場合 VDD 端子から VBAT 端子経由で充電を可能にします。

Table 33 CHGEN bit

CHGEN	Data	内容
Write / Read	0	1次電池を利用する場合の設定。(0: Default setting) VDD 駆動時は SW2 は常時 OFF でバッテリーを充電しません。
	1	SW1, SW2 を自動制御して VDD から VBAT 経由でバッテリーへ充電します。

充電制御は一度 INIEN を 1 にセットするまで動作を開始しません。
充電動作開始後は INIEN を 0 にリセットしても動作は停止しません。
充電動作を停止するには CHGEN ビットを 0 にリセットしてください。

INIEN bit

下表の INIEN = 0 の設定を有効にするためには一度 INIEN ビットを 1 にセットする必要がありますので初期設定で INIEN ビットを 1 にセットされることを推奨します。
以下の注意事項およびフローチャートの "[初期設定例](#)" を参照してください。

Table 34 INIEN bit

INIEN	Data	内容
Write / Read	0	VDD 端子電圧が V _{DET1} 以下でも I ² C, FOUT が動作します。(Default) I ² C インターフェイスが中間電位にならないようにご配慮ください。 パワーオンリセットによる 0 の状態では電源切替機能は動作していません。 このビットを 1 度でも 1 にセットすると電源切替機能が動作を開始します。 その後は、このビットがゼロクリアされても電源切替機能は動作継続します。
	1	VDD 端子電圧が V _{DET1} 以上で I ² C, FOUT が動作します。 V _{DET1} 以下の場合には I ² C, FOUT 機能は動作停止します。

注意： RTC の VDD 電圧が V_{DET1} 以下でご使用される場合は、INIEN ビットを 1 にセットした瞬間に電源が VDD から VBAT に切り替えられると共に I²C インターフェイスおよび FOUT が停止するため INIEN ビットを再びゼロにクリアできなくなります。
そのようなケースでは INIEN ビットはパワーオンリセット後の 0 のままでご使用ください。
ただし電源を切り替えるための V_{DET2} 検出が停止しているため電源は VDD 固定です。

INIEN ビット操作	電源切替、充電制御	I/O 遮断機能	/RST 出力
パワーオンリセット後の "0" のまま	停止しています VBAT 電源は無効で 常に VDD で動作します 回路例 7、8	無効です FOUT, I ² C は常に機能します	機能します
パワーオンリセットの INIEN = 0 を 1 にセット	機能します 回路例 1, 2, 3, 4, 5, 6	有効です FOUT, I ² C は V _{DET1} 検出で遮断されます。	
再び INIEN = 1 を 0 にクリア	機能します 回路例 7, 8		

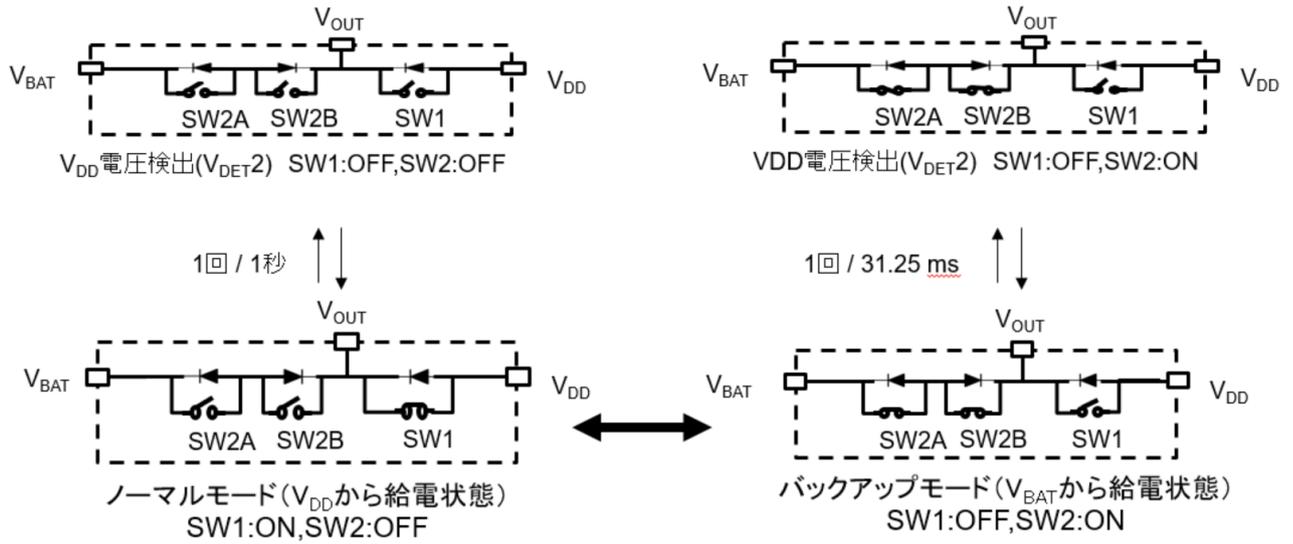


Figure 32 1次電池使用時のSW1,SW2制御 (INIEN:1,CHGEN:0)

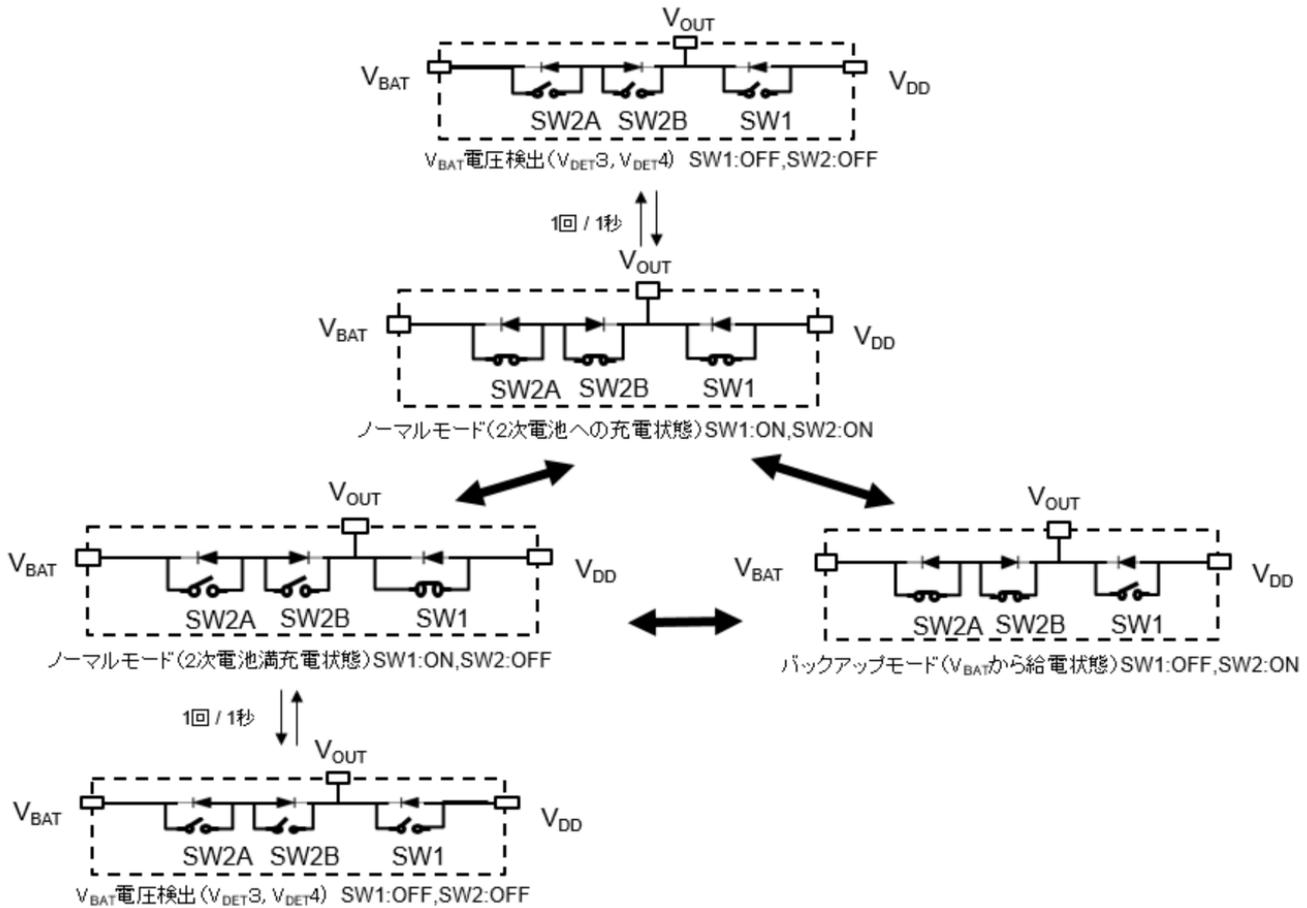


Figure 33 2次電池使用時のSW1,SW2制御 (INIEN:1, CHGEN:1)

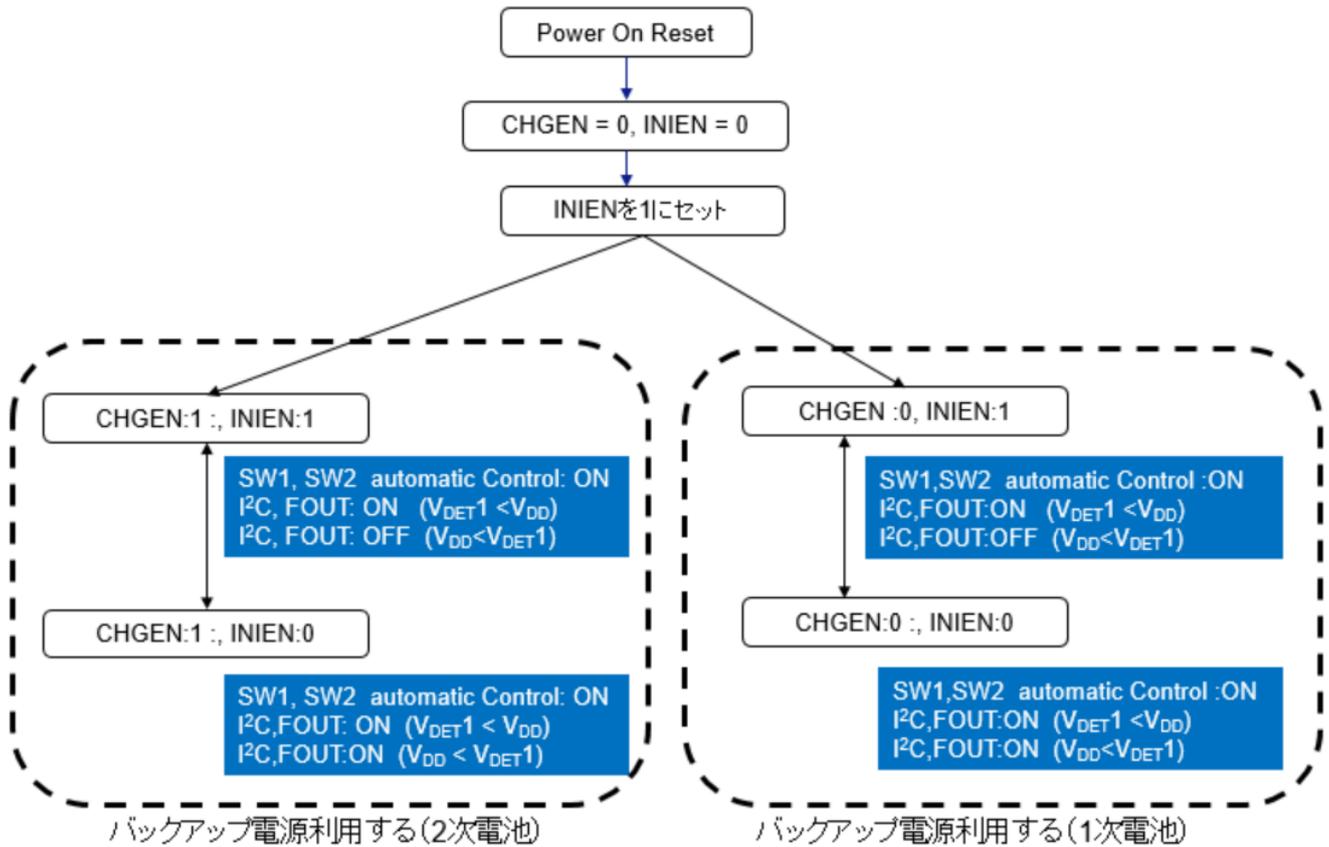


Figure 34 バックアップ電源(SW1,SW2 自動制御)、I2C-Bus 制御例

SMPTSEL1, SMPTSEL0 bit

- ・ V_{DD} 電圧の V_{DET1} (リセット電圧)、 V_{DET2} (V_{BAT}/V_{DD} 切替電圧) の検出動作

二次電池への充電時は SW1 が ON にされています。

この状態で V_{DD} 電源が OFF されると V_{DD} 端子には二次電池の電圧が現れてしまい、 V_{DD} 端子電圧の低下が正確に検出されません。

そこで 1 秒に 1 回、SW1 を OFF して V_{BAT} と V_{DD} を切り離して V_{DD} 電圧低下(V_{DET2})が判定されます。

この結果 V_{DD} 電圧低下が検出されると SW1 が OFF されて RX8130 はバックアップモードへ移行します。

"Figure 35 二次電池使用時の SW1, SW2 制御"および

"Figure 36 V_{DD} 電圧検出 (V_{DET2}) タイミング" を参照ください。

- ・ V_{BAT} 電圧の V_{DET3} (満充電電圧)、 V_{DET4} (過放電電圧) の検出

ノーマルモードの場合 SMPTSEL1, SMPTSEL0 の bit で設定された期間、周期的に SW1、SW2 を OFF し V_{DD} 端子からの充電電流を遮断した状態で検出します。

"Figure 37 V_{DET3}, V_{DET4} 電圧監視タイミング"を参照ください。

Table 35 電源電圧検出タイミング

	電源駆動モード	ノーマルモード VDD 駆動 (V_{DD} から V_{BAT} へ充電状態)	ノーマルモード VDD 駆動 (V_{BAT} 端子満充電 充電停止状態)	ノーマルモード VDD 駆動 (バックアップ復帰後 $V_{DET1} > V_{DD} > +V_{DET2}$ 時)	バックアップモード V_{BAT} 駆動
V_{DD} 電圧 検出	リセット検出 $V_{DD} < V_{DET1}$	常時	常時	常時	停止
	電源切替検出 $V_{DD} < V_{DET2}$	常時	常時	常時	1 回/31.25 ms
V_{BAT} 電圧 検出	満充電検出 $V_{DET3} < V_{BAT}$	1 回/1.0 s	1 回/1.0 s	1 回/1.0 s	停止
	過放電検出 $V_{BAT} < V_{DET4}$	1 回/1.0 s	1 回/1.0 s	1 回/1.0 s	停止

SW1、SW2 間欠動作周期:

Table 36 V_{DD}, V_{BAT} 電圧検出間欠動作タイミング

	電源駆動モード	ノーマルモード (V_{BAT} 端子充電状態)	ノーマルモード (V_{BAT} 端子満充電 充電停止状態)	ノーマルモード (バックアップ復帰後 $V_{DET1} > V_{DD} > +V_{DET2}$ 時)
	SMPTSEL1,0			
間欠動作 アクティブ 期間 *	00b (Default)	2 ms	2 ms	2 ms
	01b	16 ms	16 ms	2 ms
	10b	128 ms	128 ms	2 ms
	11b	256 ms	256 ms	2 ms

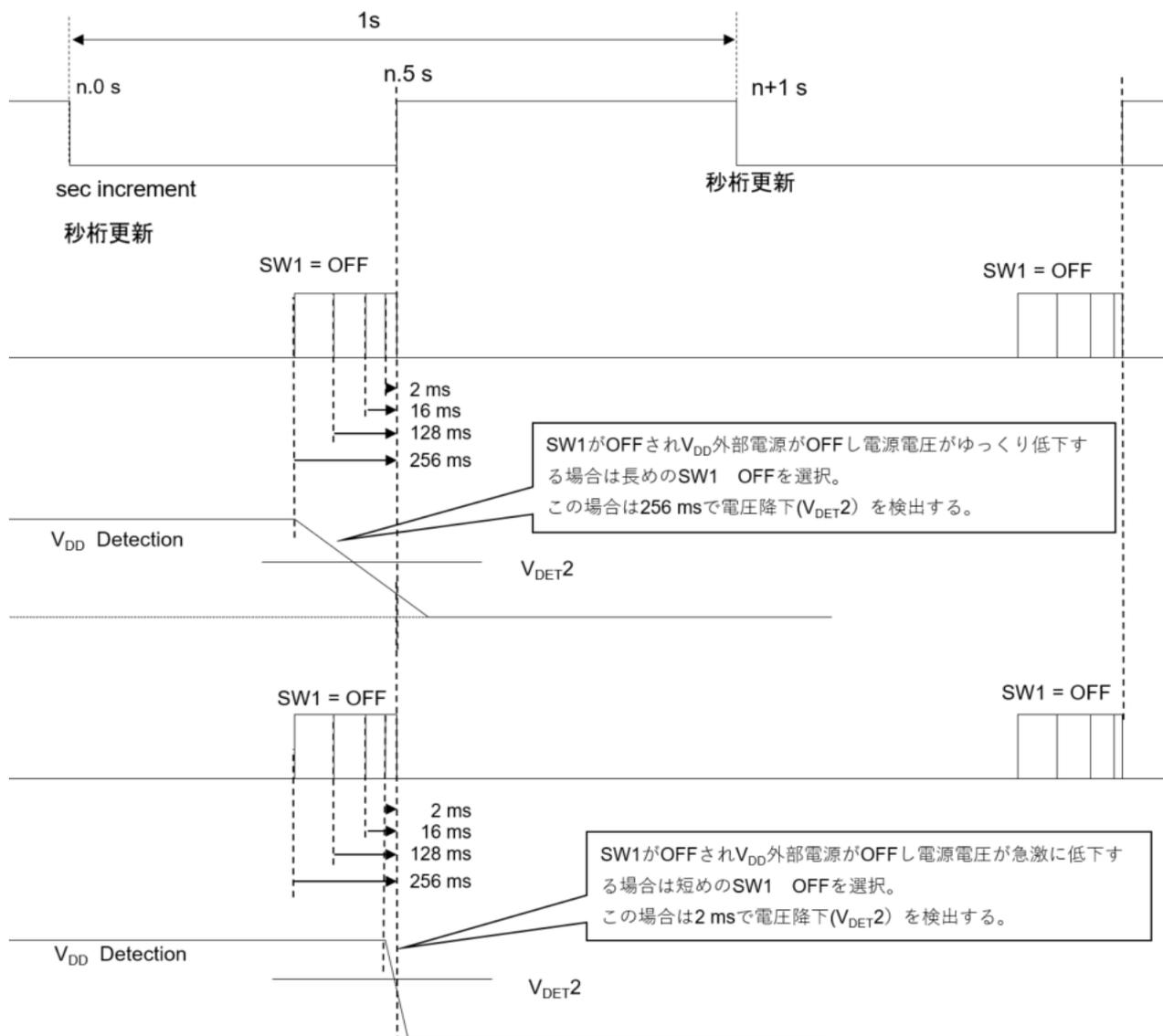


Figure 36 VDD 電圧検出 (VDET2) タイミング

ノーマルモードでのV_{DET2}検出は常時監視です。

V_{DD}端子に接続される外部電源がOFFされた際のインピーダンスが低く、速やかにV_{DD}電圧が低下する場合は短時間のSW1がOFFの状態でもV_{DD}電圧低下が検出されます。

外部電源のインピーダンスが高く電源電圧低下が緩やかな場合は長時間のSW1=OFFの設定でV_{DD}電源低下が検出されやすくなります。

SW1=OFF期間は電圧検出回路が動作するためOFF期間が長いほどRTCの消費電流が増加されて二次電池への充電は停止状態になります。

バックアップモードでは31.25msの間隔でV_{DD}電圧が検出されます。

STOPビットの注意事項

STOP=1の場合、バックアップモードの31.25m秒毎のV_{DET2}検出動作が停止します。

このためV_{DD}電源低下が検出されずバッテリーから消滅したV_{DD}にリーク電流が生じる可能性があります。

STOP=1でバックアップモードに移行した場合はV_{DD}復帰後に速やかにSTOPビットをゼロクリアしてください。

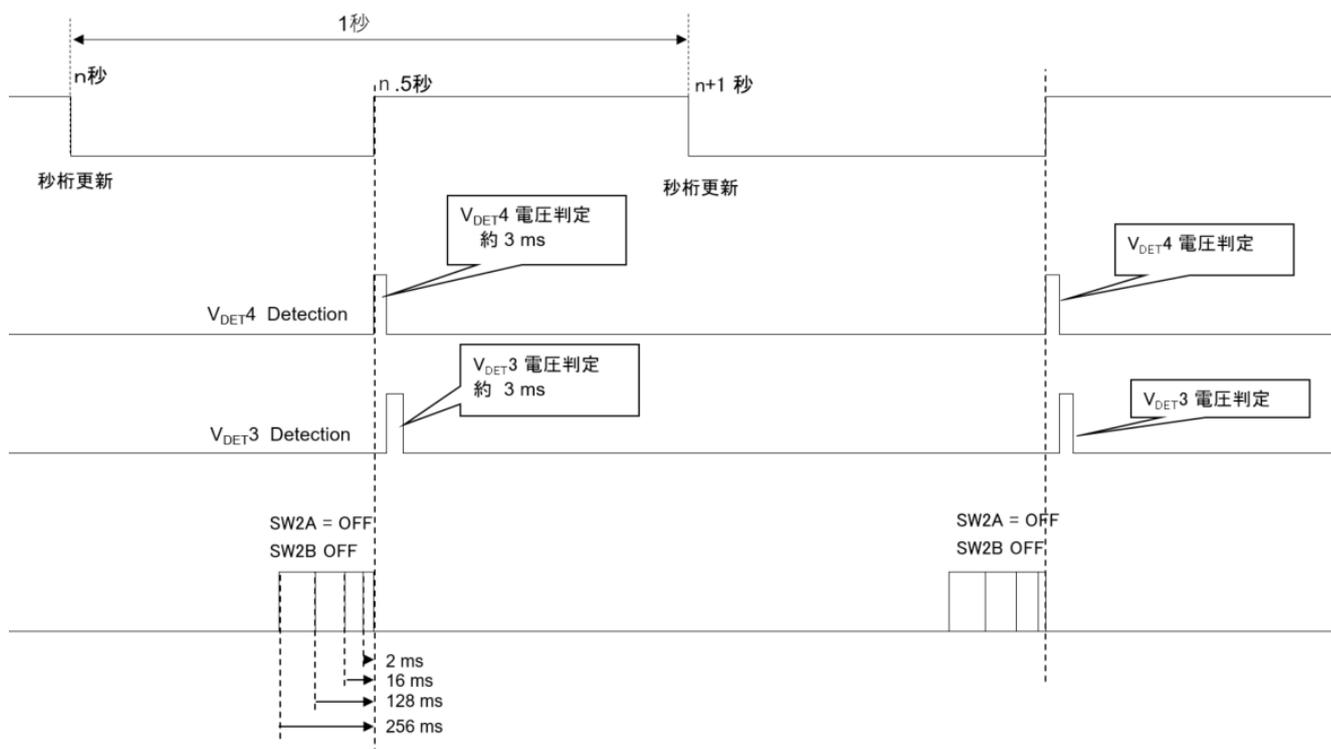


Figure 37 VDET3,VDET4 電圧監視タイミング

SW1=OFF の時間は Diode を経由して 2 次電池に充電されます。長い時間 (256 msec) を選択するとダイオードの電圧降下によって充電電圧が低下している時間が長くなり充電効率が低下します。

14.7.6. 検出電圧設定一覧

VDET1~4の検出内容および電圧と設定ビットの関係は以下の通りです。

+VDET(上昇)と-VDET(下降)の違いは"[10.3 電源切替使用時のV_{DD} ON/OFF チャート](#)"および"[14.7.8. メイン電源\(VDD\)電圧と電源駆動状態チャート](#)"をご参照ください。

Table 37 VDET1, VDET2, VDET3, VDET4 各電圧

	項目	記号	検出電圧 Typ.	設定
VDET1	リセット/リセット解除電圧	+VDET11 / -VDET11	2.8V / 2.75V	RSVSEL=0 Default
		+VDET12 / -VDET12	2.7V / 2.65V	RSVSEL 1
VDET2	バックアップ移行/復帰電圧	+VDET2 / -VDET2	1.35V / 1.30V	
VDET3	満充電検出電圧	+VDET31 / -VDET31	3.02V / 2.97V	BFVSEL=00b Default
		+VDET30 / -VDET30	2.92V / 2.87V	BFVSEL=01b
		+VDET32 / -VDET32	3.08V / 3.03V	BFVSEL=10b
VDET4	電圧低下検出電圧	-VDET4	2.4V	

BFVSEL1, BFVSEL0 bit

バックアップ電源のVDET3(満充電検出電圧)を設定します

Table 38 BFVSEL1, BFVSEL0

BFVSEL1	BFVSEL0	内容
0	0	3.02 V (Default)
0	1	3.08 V
1	0	2.92 V
1	1	満充電検出動作は行われません。 充電動作を行うが、満充電電圧での上限で停止しません。

VBFF bit

Table 39 VBFF

VBFF	Data	内容
Read	0	充電状態 (V _{BAT} < V _{DET3})
	1	満充電状態 (V _{DET3} < V _{BAT})

VBLF bit

1回/秒の間隔でV_{BAT}とV_{DET4}電圧比較をします。

Table 40 VBLF

VBLF	Data	内容
Write	0	ビットを0クリアし、また、次回検出に備える。
	1	1の書き込みは無効です。
Read	0	V _{DET4} < V _{BAT}
	1	V _{BAT} の電圧低下を検出 (V _{BAT} < V _{DET4})

VBLFE bit

Table 41 VBLFE

VBLFE	Data	内容
Write	0	CHGEN:0 VBLF 検出無効 CHGEN:1 VBLF 検出動作 (ノーマルモード、2次電池充電中)
	1	V _{DD} 駆動中 VBLF 検出動作

VBLFE 検出動作のためには初期設定で1回でもINIENが1にセットされている必要があります。V_{DD} 駆動で動作中に1次電池、2次電池の電圧降下を検出することができます。

バックアップモードではVBLF 検出は停止していますので、ノーマルモードに復帰してからV_{BAT} 電圧検出動作が機能します。

14.7.7. 電源切替シーケンスチャート

V_{DD} 電源と V_{BAT} 電源の変化に応じた RX8130CE の動作状態を示します。

1次電池利用

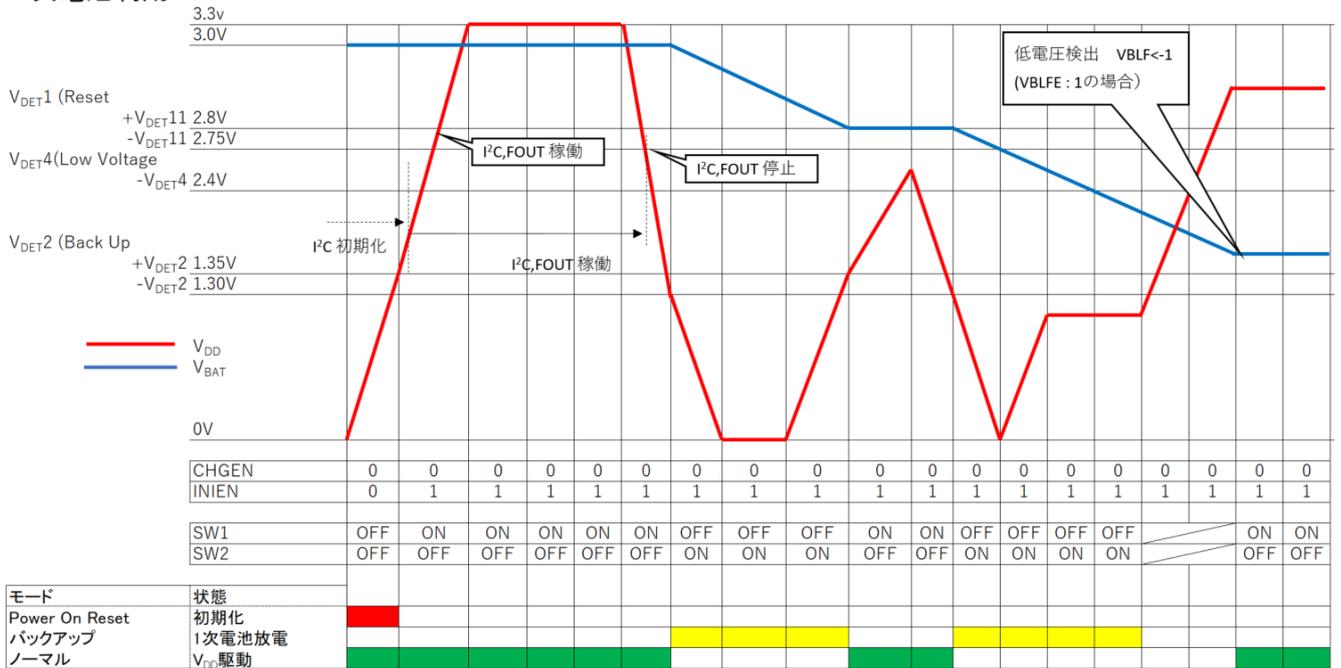


Figure 38 $V_{DD}, V_{BAT}, SW1, SW2, I^2C, FOUT$ シーケンス : 1次電池

2次電池利用

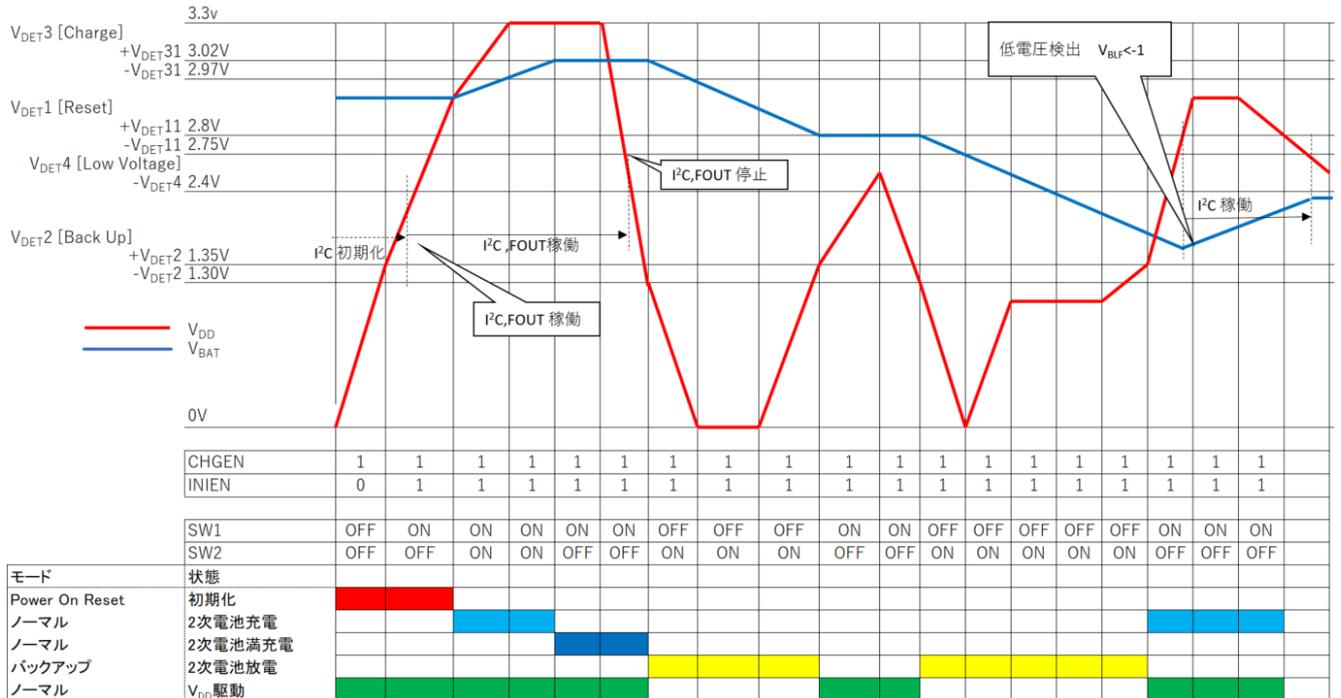
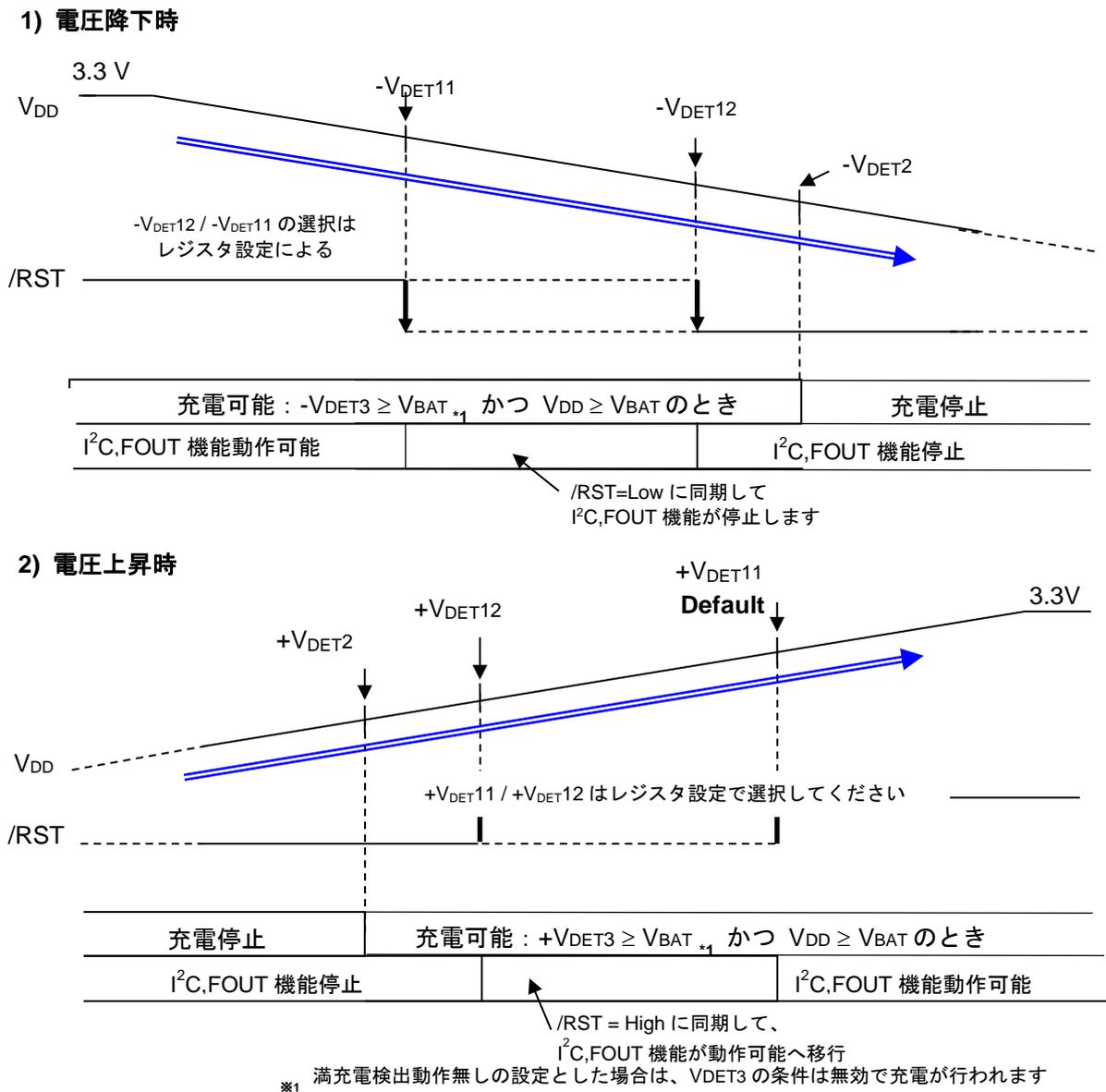


Figure 39 $V_{DD}, V_{BAT}, SW1, SW2, I^2C, FOUT$ シーケンス : 2次電池

14.7.8. メイン電源(V_{DD})電圧と電源駆動状態Figure 40 電源降下時、上昇時の $I^2C,FOUT$ 動作

14.7.9. バックアップ電源(VBAT)電圧と充電状態

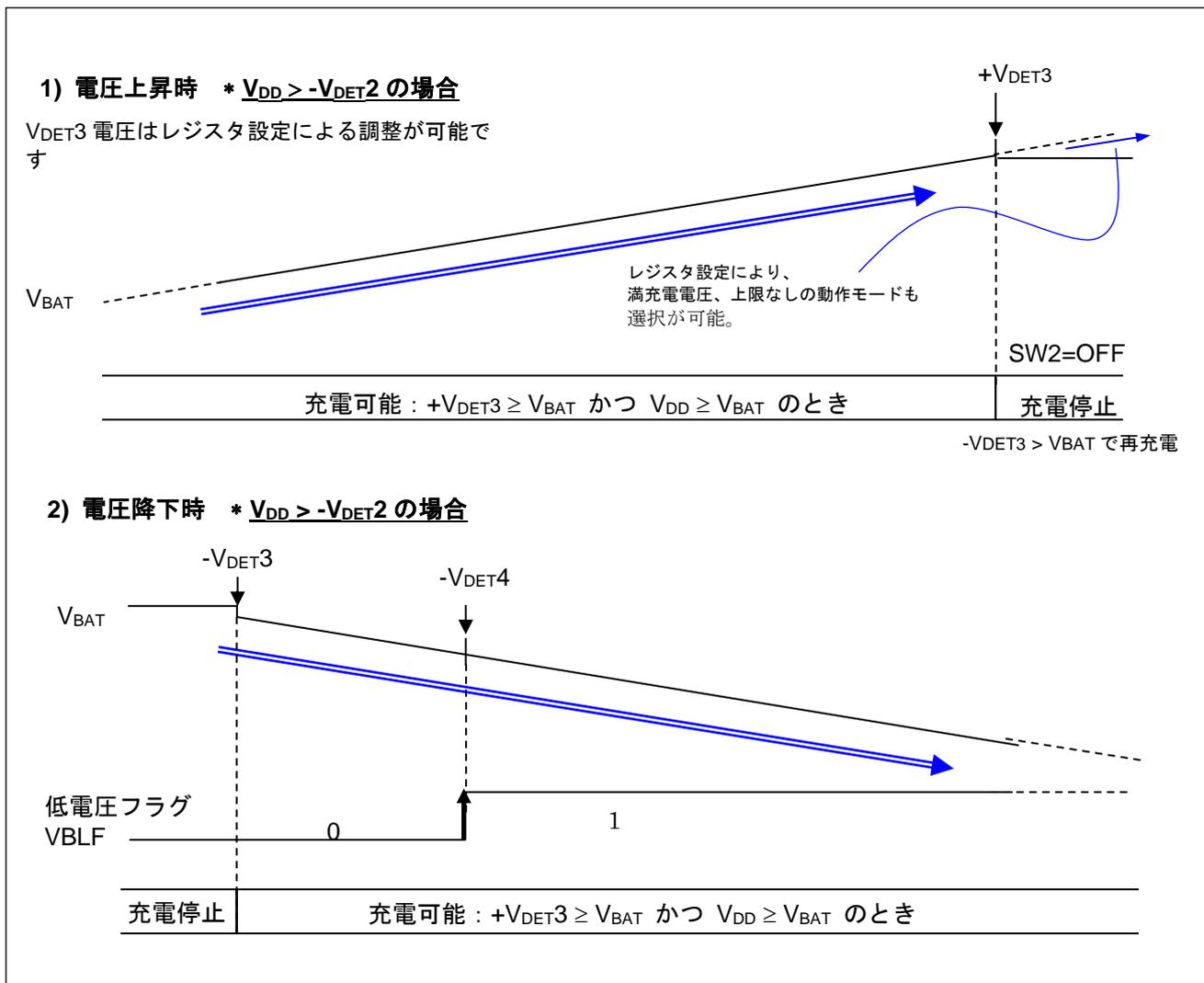


Figure 41 電源上昇、降下時の2次電池充電動作

14.8. リセット出力機能

パワーオンリセット時も含め、VDD 端子電圧が所定の電圧以上となった場合、一定の遅延時間経過後に/RST 端子は Hi-Z に解放されてリセットをリリースします。VDD 端子の電圧低下が検出されると/RST 端子のリセット Low 出力と同時に I²C 動作と FOUT 出力が停止されます。INIEN=0 の場合は I²C 動作と FOUT 出力は停止しません。

14.8.1. リセット出力機能関連レジスタ

Address	Function	bit 7	bit 6	bit 5	bit 4	bit 3	bit 2	bit 1	bit 0
1D	Flag Register	VBLF	z	UF	TF	AF	RSF	VLF	VBFF
1F	Control Register1	SMP TSEL1	SMP TSEL0	CHG EN	INIEN	z	RS VSEL	BF VSEL1	BF VSEL0

1) RSVSEL-bit

リセット検出電圧 V_{DET1} を設定します。

Table 42 RSVSEL

RSVSEL	Data	内容
Write / Read	0	+V _{DET11} 2.75 V Default
	1	+V _{DET12} 2.7 V

2) RSF-bit

電圧の低下を検出して、結果を保持するフラグビットです。

Table 43 RSF

RSF	Data	内容
Write	0	ビットを 0 クリアし、また、次回検出に備える。
	1	1 の書き込みは無効です。
Read	0	-
	1	VDD の電圧低下を検出

14.9. デジタル歩度調整機能

時刻の進み・遅れを高精度に調整することができ、最小分解能は 3.05×10^{-6} で $-195.3 \times 10^{-6} \sim +192.3 \times 10^{-6}$ の範囲で調整が可能です。

14.9.1. デジタル歩度調整機能 関連レジスタ

Address	Function	bit 7	bit 6	bit 5	bit 4	bit 3	bit 2	bit 1	bit 0
30	Digital Tuning	DTE	L7	L6	L5	L4	L3	L2	L1

- DTE=1 でデジタル歩度調整機能が有効になり

デジタル補正レジスタに設定した値に従って 10 秒に 1 回 RTC 内部 1 秒の時間を短縮あるいは伸長して最終的に時計精度の遅れ進み度合いが調整されます。内蔵水晶振動子の発振周波数は変化しませんので、32.768 kHz の周波数は変わりません。

- デジタル歩度調整を無効にするときは DTE=0 とします。その時 L7~L1 の設定値は任意です。

- L7 ビットの機能

L7 ビット=0 でプラス補正、L7 ビット=1 でマイナス補正になります。

- デジタル歩度調整機能の設定値および RTC のバックアップ時間や 32kHz 水晶振動子の温度特性による時刻ズレ量の計算が簡単に求められる計算ツールなどをご用意しておりますのでご利用ください。

以下の弊社 web リンクからダウンロードください。

リンク → ["RTC モジュール便利ツール"](#)

Table 44 デジタル補正量

デジタル補正ビット							補正値 ($\times 10^{-6}$)
L7	L6	L5	L4	L3	L2	L1	
0	1	1	1	1	1	1	+192.26
0	1	1	1	1	1	0	+189.21
⋮							⋮
0	0	0	0	0	1	0	+6.10
0	0	0	0	0	0	1	+3.05
0	0	0	0	0	0	0	± 0.00
1	1	1	1	1	1	1	-3.05
1	1	1	1	1	1	0	-6.10
⋮							⋮
1	0	0	0	0	0	1	-192.26
1	0	0	0	0	0	0	-195.31

補正値は周波数で規定しています。

● 補正値の計算方法

1) 補正値がプラスの時

$L[7 \sim 1] = [\text{補正値}] / 3.05 \dots$ ただし、小数点以下 四捨五入

計算例) 補正値が $+192 \times 10^{-6}$ 時

$$L[7 \sim 1] = 192.26 / 3.05 = 63 \text{ (10 進)}$$

= 0111111(2 進)をセットします。

2) 補正値がマイナスの時

$L[7 \sim 1] = 128 - [\text{補正値}] / 3.05 \dots$ ただし小数点以下 四捨五入

計算例) 補正値が -158×10^{-6} 時

$$DT[6 \sim 0] = 128 - (158 / 3.05) = 76 \text{ (10 進)}$$

= 1001100(2 進)をセットします。

3) 時計のズレ量から計算する時

30 日間で 30 秒を補正する場合

計算例) 30 秒 / 2592000 秒(30 日) = 11.57×10^{-6}

進ませたい場合

$$L[7 \sim 1] = 11.57 / 3.05 = 4 \text{ (10 進)} \dots \text{ 小数点以下 四捨五入}$$

= 0000100(2 進)をセットします。

遅らせたい場合

$$L[7 \sim 1] = 128 - (11.57 / 3.05) = 124 \text{ (10 進)} \dots \text{ 小数点以下 四捨五入}$$

= 1111100(2 進)をセットします。

14.9.2. デジタル歩度調整機能を使用した場合の他機能への影響について

この機能は内部の分周クロックを調整するためウエイクアップタイマー機能と FOUT 機能に影響します。

1) FOUT 機能

・ 1 Hz を選択した場合…10 秒に 1 回、1 Hz 周期が変動します。

・ 1024 Hz を選択した場合…10 秒に 1 回、1024 Hz 周期が変動します。

※ [L7 ~ L1]の設定によって変動しない場合があります。

・ 32.768 kHz には影響しません。

2) ウェイクアップタイマー機能

・ ソースクロック 64 Hz, 1 Hz を選択した場合 …10 秒に 1 回、1 周期が変動します。

ダウンカウンターの設定値が大きいほど、相対的に影響が小さく見えます。

・ ソースクロック 4096 Hz を選択した場合は影響を受けません。

15 フローチャート

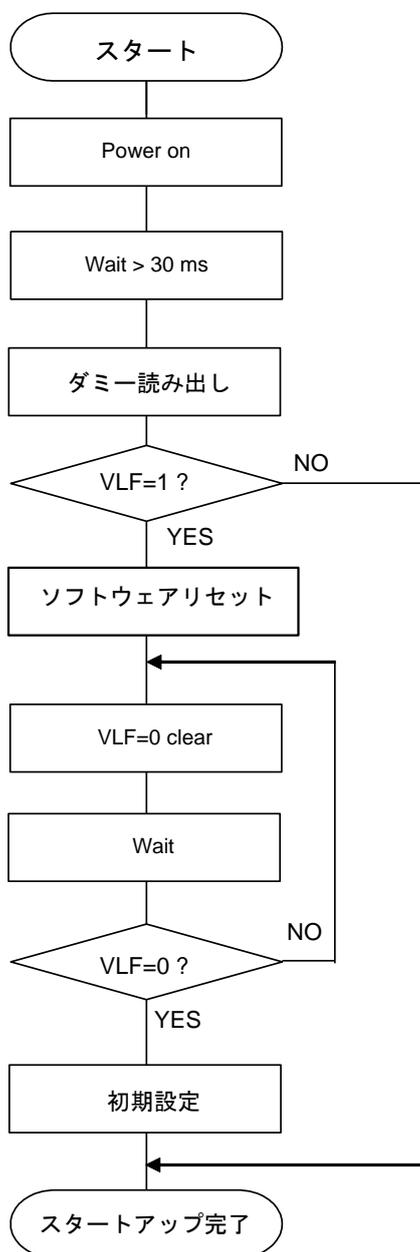
以下のフローチャートは一例です。

判りやすさを優先した記載にしていますので実際の処理の際には非効率な部分があります。

より効率的な処理を行いたいときはいくつかの処理を同時に実施したり操作手順を入れ替えても問題無い部分などを確認調整してください。記載内容の中には使用状況によっては必要の無い処理もあります。

期待通りの動作を行うためにはシステムの使用条件に合わせた調整を行ってください。

1) 電源投入時の処理例



•30 ms 以上の待ち時間が必要です。

•パワーオンリセットが有効となる電源条件を満足できない場合はダミー読み出しを実行してください。
ダミー読み出しでは RTC からの NACK は無視してください。

•バックアップから正常復帰かを確認します。

•パワーオンリセットが有効となる電源条件を満足できない場合はソフトウェアリセットを実行してください。
[ソフトウェアリセット]は"14.11.1 ソフトウェアによるリセット"の 4)から処理を行ってください。

•内部発振が開始するまで VLF は 0 にクリアすることができません。

•任意の待ち時間を設定してください。

•万が一の水晶発振異常に備えて最大ループ回数を設定して異常時の無限ループを回避してください。

Figure 42 電源投入時のフロー例

15.1 ソフトウェアによるリセット

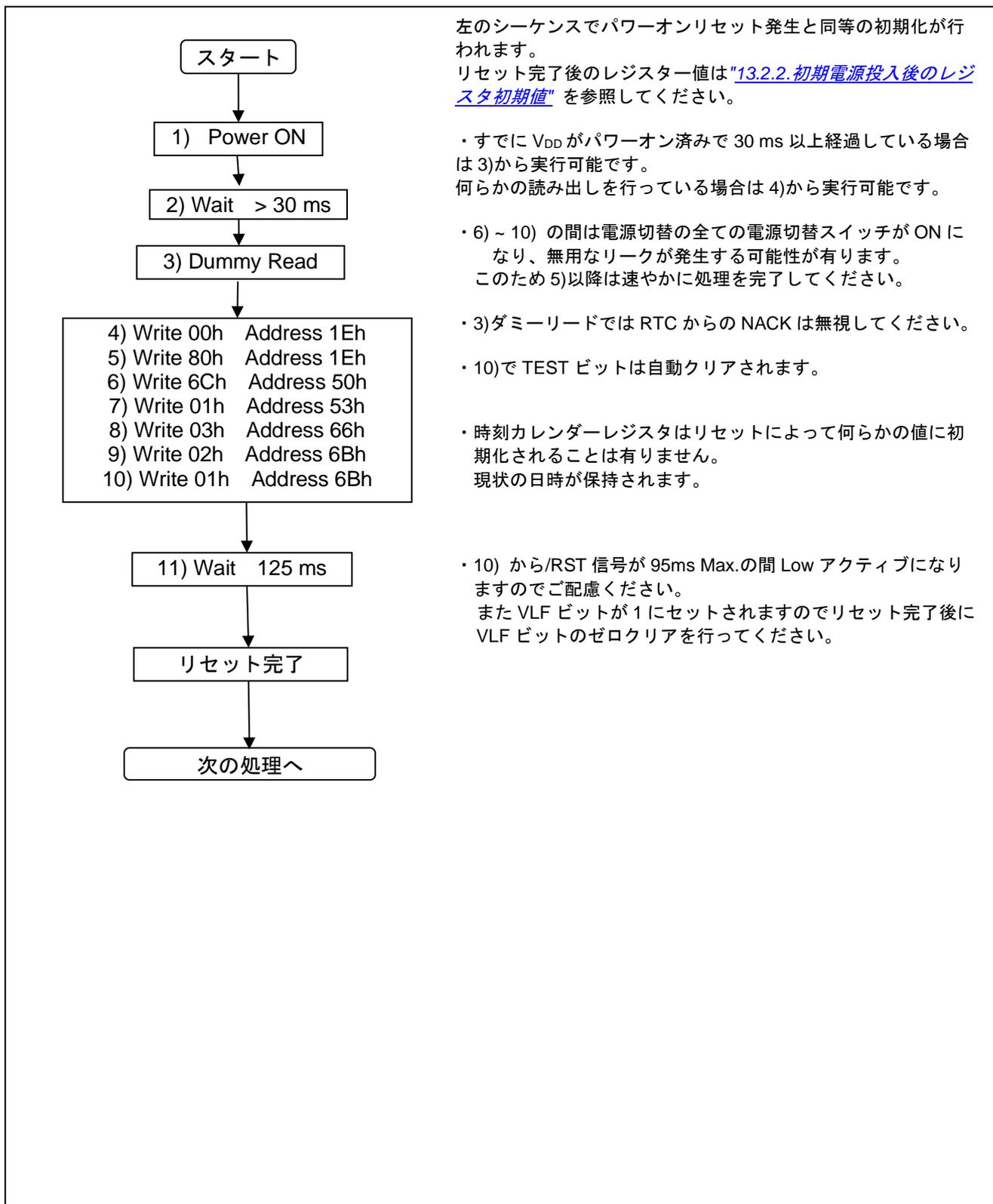


Figure 43 ソフトウェアによるリセットフロー

15.2 初期設定例

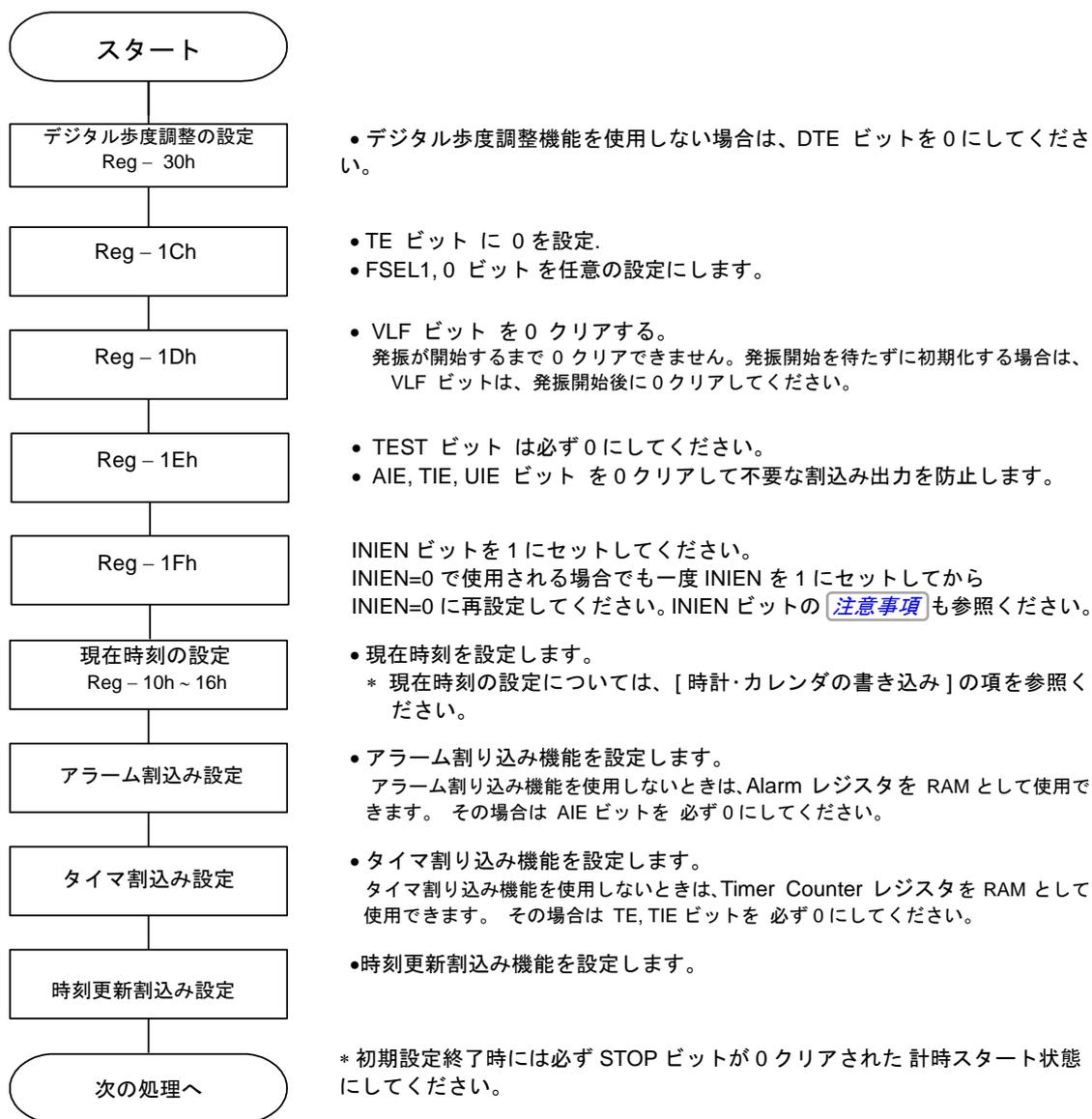


Figure 44 初期設定 フロー例

15.3 時計機能のみ使用する場合の初期設定例

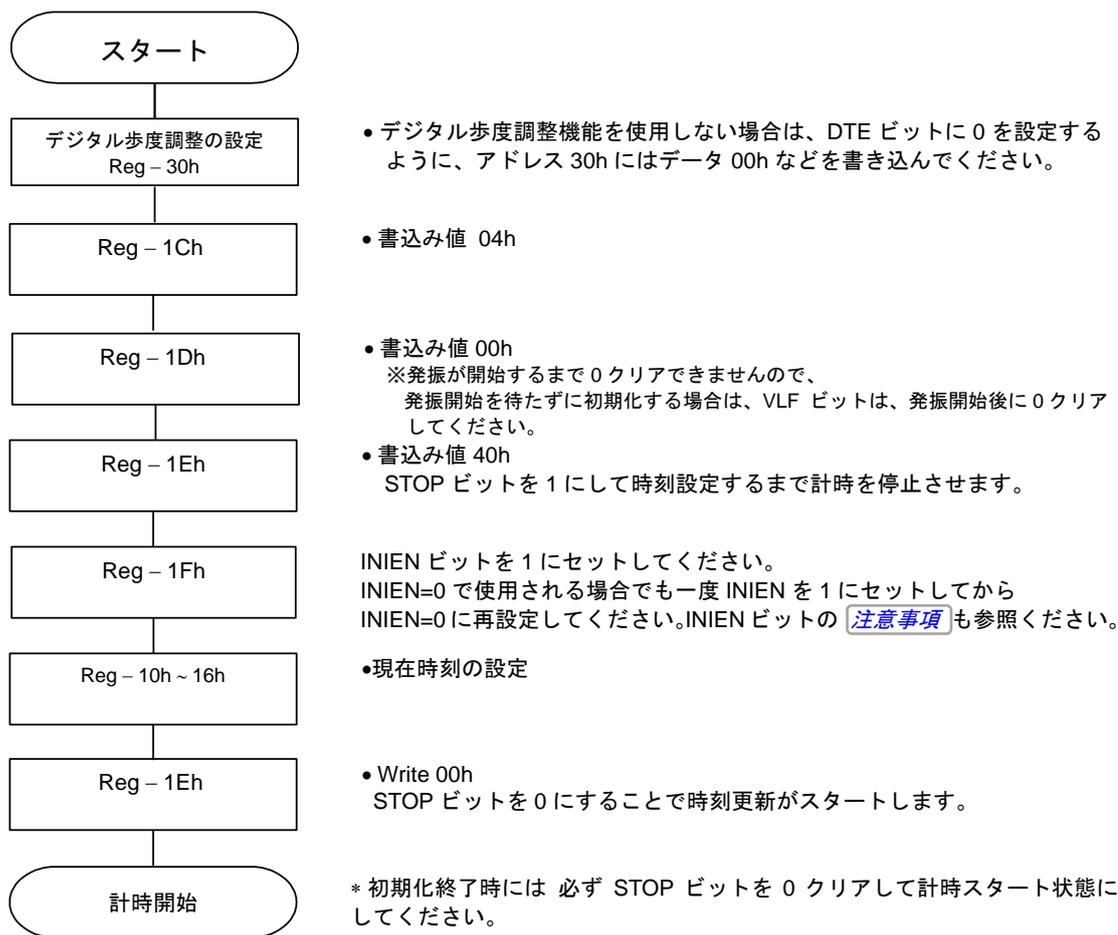
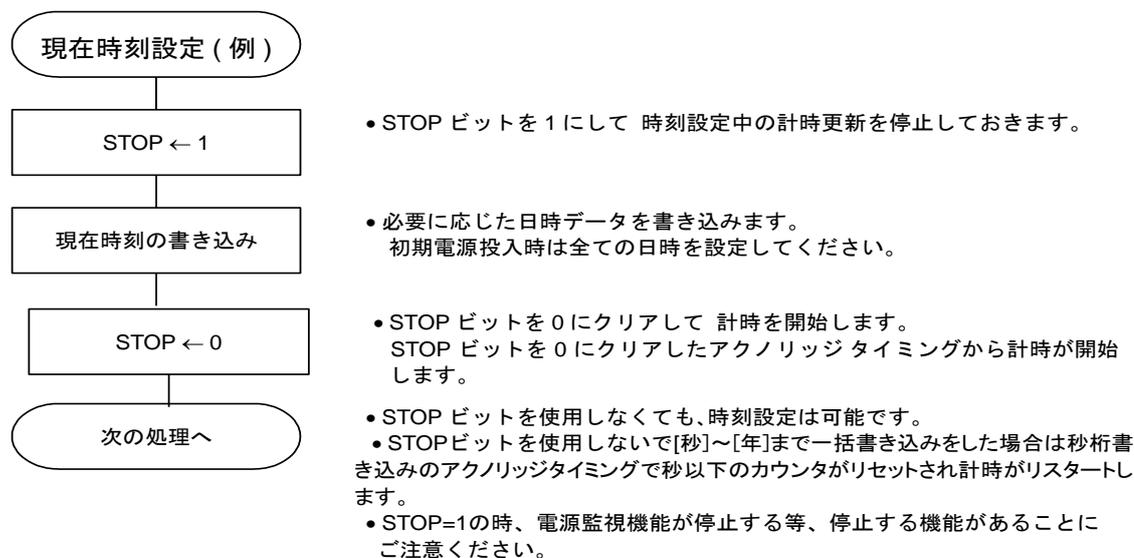


Figure 45 時計機能のみ使用する場合の初期設定フロー例

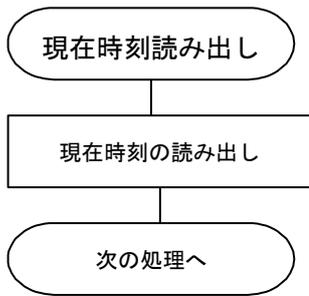
15.4 時計・カレンダーの書き込み例



"13.3.5. 機能関連レジスタ1" STOPビット参照

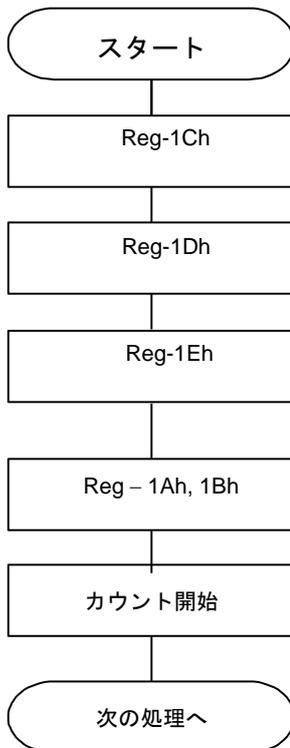
Figure 46 時計・カレンダーの書き込みフロー例

15.5 時計・カレンダーの読み出し例



- 0.95 秒以内に[年 / 月 / 日 [曜] 時:分:秒] より、必要な情報を読み出します。読み出しはSTOP=0で 行ってください。
(STOPビットを1にして読み出すと、時刻遅れの発生原因になります)
- 読み出されるデータは、通信開始時の時刻情報です。通信開始時に、時刻データは固定され(桁上げホールド)、通信終了時に、自動で時刻補正されます。
- 現在時刻の読み出しにおきましては、アドレスオートインクリメント機能を利用して1回のアクセスで一括読み出しすることを推奨いたします。

15.6 ウェイクアップタイマー割り込み機能の設定例



- TE ビットを0クリアして、タイマー割り込み機能を停止させます。
 - TSEL2, TSEL1, TSEL0 ビットの組み合わせでタイマーのカウントダウン周期 (= ソースクロック) を設定します。
 - TF ビットを0クリアして、前回のタイマー割り込み出力 (/IRQ 出力) を解除します。
 - TIE ビットにイベント発生時の /IRQ 出力可否を設定します。
 - 通常動作/バックアップ動作のどちらでカウント動作を行うか、またはどちらの状態のときもカウント動作を行うかを設定します。
 - タイマーの初期値を設定します。
 - TE ビットを1にして、タイマーカウントダウンをスタートさせます。
- *1 タイマーを一時停止させるときは、TSTP ビットを1にセットしてください。TSTP ビットを0クリアするとタイマーは再スタートします。
- *2 プリセット値から再開したい場合は、TE ビットを0クリアしてください。

Figure 47 ウェイクアップタイマー割り込み機能の設定フロー例

15.7 アラーム割り込み機能の設定

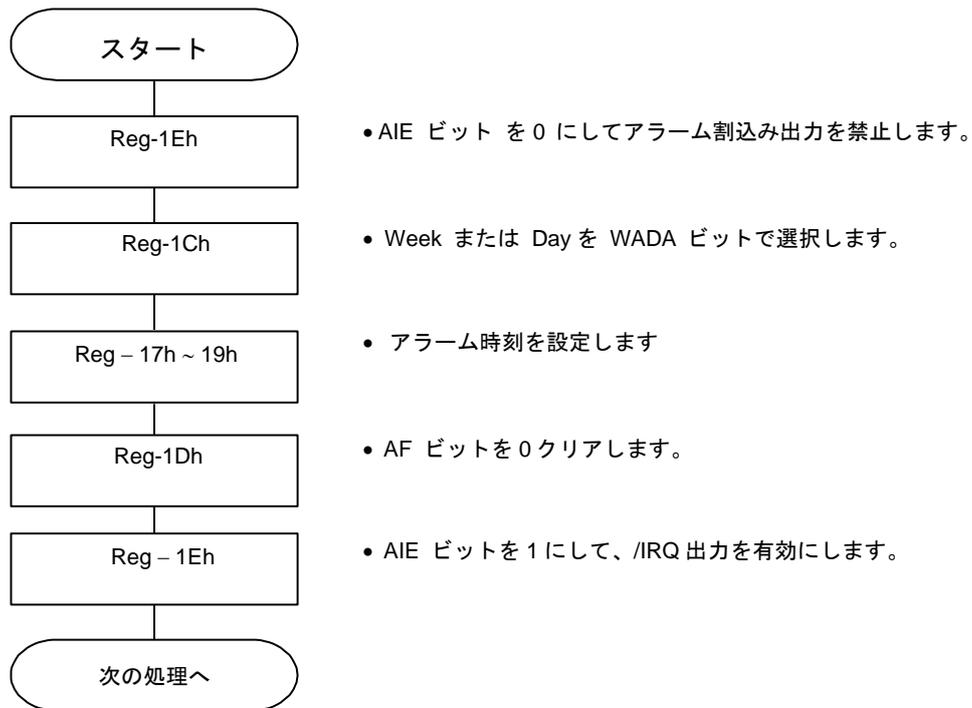


Figure 48 アラーム割り込み機能の設定フロー例

16. I²C-Bus

16.1. I²C-Bus の特性

I²C -Bus は 2 線式の双方向通信です。信号線は、SDA（データライン）と SCL（クロックラインで構成されており、両ラインともプルアップ抵抗を介してコントローラの電源に接続します。

複数のデバイスの AND 接続を実行するために、I²C-Bus につながる全てのポートは オープンドレイン あるいは オープンコレクターでなければなりません。

16.2. ビット転送

SCL ラインの 1 クロックパルス毎に 1 ビットのデータ転送を行います。送信時、SDA ライン上のデータ変更は SCL ラインが LOW の区間で行います。受信側では、SCL ラインが HIGH の区間でデータを取り込みます。

16.3. 開始条件と停止条件

I²C-BUS が非通信状態の時、2 本のラインは HIGH を保っています。この時、SDA が HIGH から LOW に変化した状態を、通信の"開始条件"と定義します。この後、実際のデータ転送を行います。さらに、SCL が HIGH の時、SDA が LOW から HIGH に変化した状態を、通信の"停止条件"と定義されます。

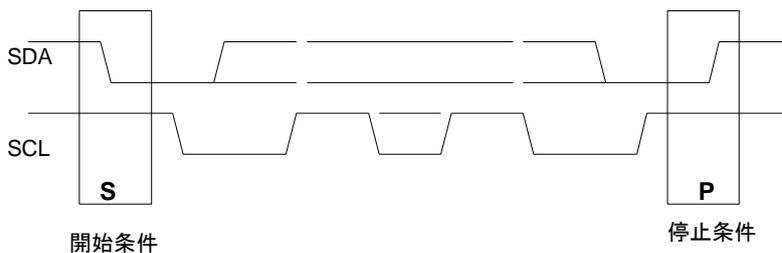


Figure 49 I²C-Bus 開始、停止タイミング

誤動作防止のためデバイスアドレス送信から 1 秒以上の時間がかかった場合は、内部の監視タイマーにより I²C-Bus インターフェイスは自動的に通信を終了し、スタートコンディション待ち状態になります。再度通信をする際はスタートコンディションから送信してください。

16.4. スレーブアドレス

I²C-Bus デバイスは、通常のロジックデバイスが有するチップセレクト端子を持ちません。全ての I²C-Bus デバイスは、機種ごとにユニークなデバイスナンバーが内部にあらかじめ固定記憶されています。I²C -Bus デバイスのチップセレクトは、通信開始時にこのデバイスナンバーを I²C-Bus によりスレーブアドレスとして送信することによって行います。受信デバイスはスレーブアドレスが一致した場合のみ、その後の通信に反応します。

通信開始時は、スレーブアドレスと共に、R/W（リードライト）ビットを付加した 8 ビットデータを送信します。



16.5. システム構成

メッセージの送受信を制御するデバイスをマスター、マスターによって制御されるデバイスをスレーブと定義します。また、メッセージを送信するデバイスを、トランスミッター、メッセージを受信するデバイスをレシーバーと定義します。RX8130CE の場合、CPU 等のコントローラがマスター、RX8130CE がスレーブとなります。トランスミッター、レシーバーには双方とも成り得ます。

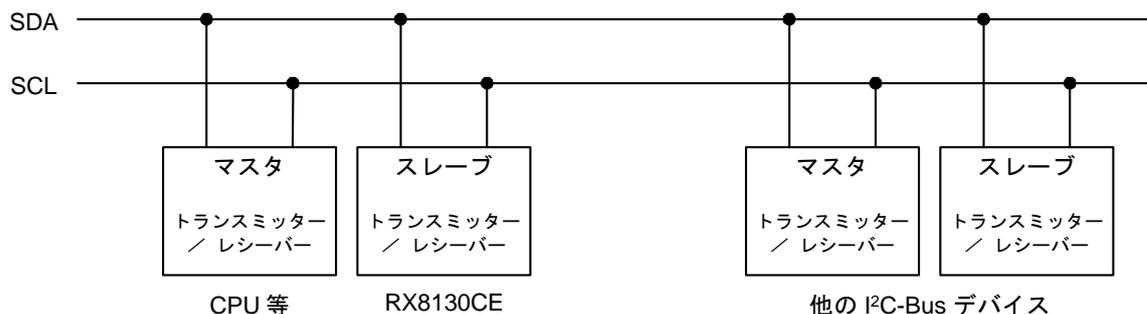


Figure 50 I²C-Bus 接続

16.6. アクノリッジ

開始条件と停止条件との間で転送するデータのバイト数に制限はありません。

この時、1 バイトの転送毎に、レシーバー(受信側)は、トランスミッター(送信側)に対し、アクノリッジビットというデータの受信確認のビットを生成します。アクノリッジビットは LOW アクティブですから、トランスミッターは SDA ラインを HIGH にし、アクノリッジビット用のクロックを送出します。

レシーバーは、それまでにトランスミッターから送られた 8 ビットのデータを正しく受け取っていれば、最終ビット用のクロックが終了した時点で SDA ラインを LOW にします。I²C-BUS ラインはプルアップされているので、トランスミッター側の SDA ラインも LOW になります。ここで、トランスミッターはアクノリッジが返って来たことを確認し、次のデータを送信します。レシーバーは、アクノリッジビット用のクロックが終了した時点で、SDA ラインを HIGH (開放) にして次のデータ受信に備えます。

マスターがトランスミッターの時は、レシーバーからのアクノリッジ確認後、次のデータ送受信をせずに停止条件を生成すれば、通信を正常終了することができます。マスターがレシーバーの時は、アクノリッジビットを 1 として送出した後、停止条件を生成すれば通信を正常終了することができます。

16.7. I²C-Bus プロトコル

以下に、マスターを CPU、スレーブを RX8130CE と想定して通信手順を記します。

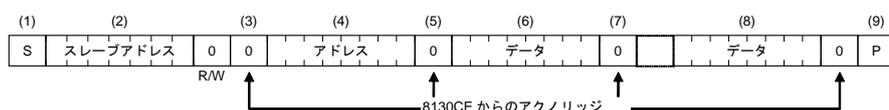
① アドレス指定の書き込み手順

RX8130CE はアドレスのオートインクリメント機能がありますので、最初にアドレス指定した後、データだけを送り続ければ、8130CE の受け取りアドレスは 1 バイト毎に加算されます。

オートインクリメント機能の アドレス循環	00h -> 0Fh -> 00h *1
	10h -> 1Fh -> 10h
	20h -> 2Fh -> 20h
	30h -> 3Fh -> 30h

*1: 00h から 0Fh は非存在アドレスです。
非存在のアドレスからは 00h が読み出されます。

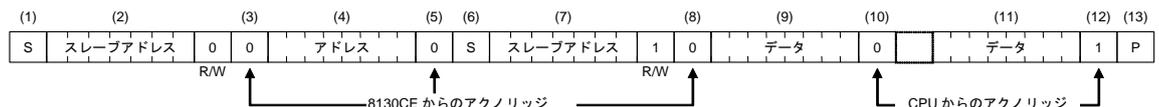
- (1) CPU が開始条件を送信
- (2) CPU が 8130CE のスレーブアドレス、及び R/W ビットを書き込みモードで送出
- (3) 8130 からのアクノリッジ確認
- (4) CPU が 8130CE へ書き込むアドレスを送出
- (5) 8130CE からのアクノリッジ確認
- (6) CPU が(4)で指定したアドレスへ書き込むデータを送出
- (7) 8130CE からのアクノリッジ確認
- (8) 必要に応じ(6)(7)のくり返し。アドレスは 8130 内部でオートインクリメント。
- (9) CPU が停止条件を送出



② アドレス指定の読みだし手順

書き込みモードによって、リードするアドレスをライトした後、読みだしモードを設定して、実際のデータをリードします。

- (1) CPU が開始条件を送出
- (2) CPU が 8130CE のスレーブアドレス、及び R/W ビットを書き込みモードで送出
- (3) 8130CE からのアクノリッジ確認
- (4) CPU が 8130CE から読みだしアドレスを送出
- (5) 8130CE からのアクノリッジ確認
- (6) CPU が開始条件を送信（停止条件は送信しない）
- (7) CPU が 8130CE のスレーブアドレス、及び R/W ビットを読み出しモードで送出
- (8) 8130CE からのアクノリッジ確認（ここから、CPU がレシーバー、8130CE がトランスミッターとなる）
- (9) 8130 から(4)で指定したアドレスのデータが出る
- (10) CPU が 8130CE へアクノリッジ送出
- (11) 必要に応じ、(9)(10)のくり返し。読みだしアドレスは 8130CE 内部でオートインクリメント。
- (12) CPU が 1 のアクノリッジを出す
- (13) CPU が停止条件を送出。



③ アドレス指定しない読み出し手順

最初に読みだしモードを設定することで、その後すぐにデータをリードできます。この場合のアドレスは、前回のアクセスで終了したアドレス+1 となります。

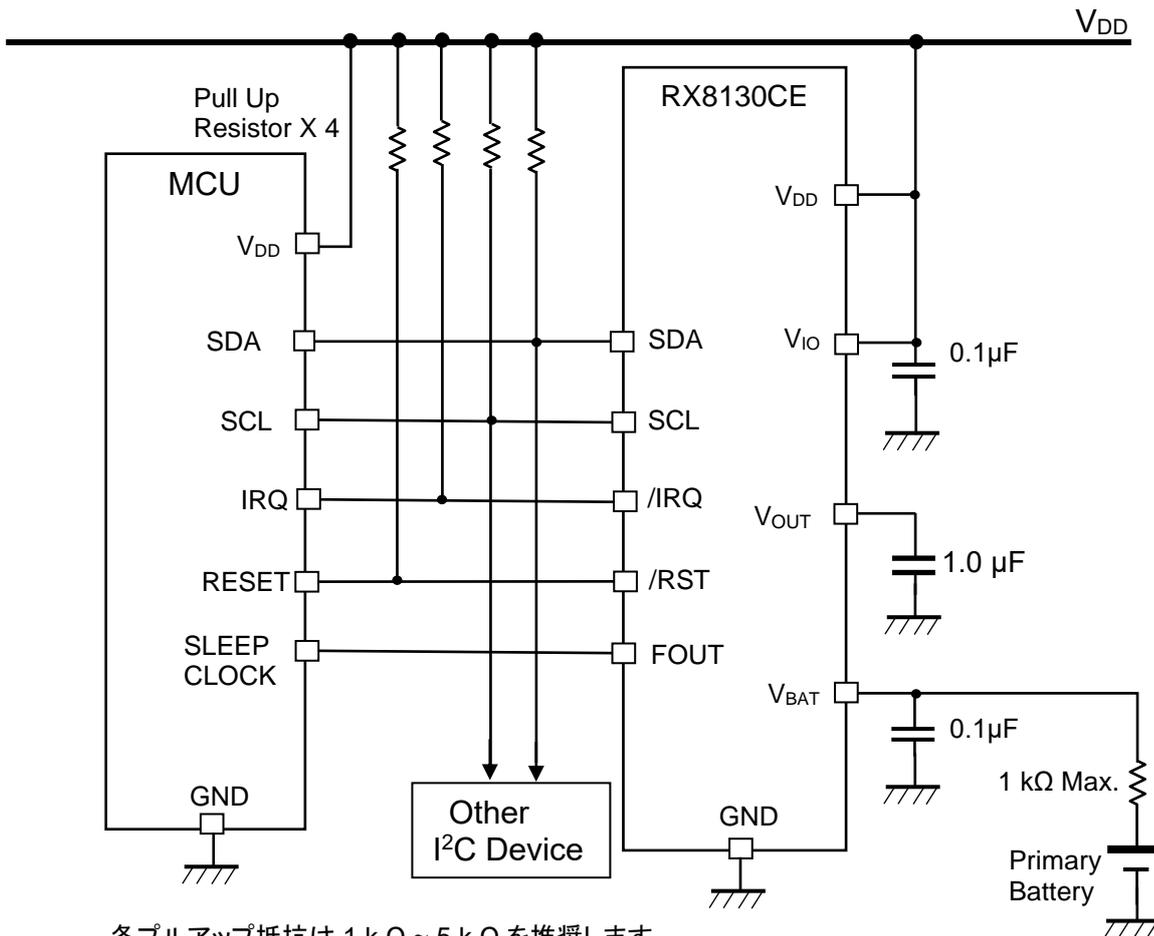
- (1) CPU が開始条件を送出
- (2) CPU が 8130CE のスレーブアドレス、及び R/W ビットを読み出しモードで送出
- (3) 8130CE からのアクノリッジ確認（以降、CPU がレシーバー、8130CE がトランスミッターとなる）
- (4) 8130CE から、前回のアクセスにおける最終アドレス+1 のデータが出る
- (5) CPU が 8130CE へアクノリッジ送出
- (6) 必要に応じ、(4)(5)のくり返し。読みだしアドレスは 8130CE 内部でオートインクリメント。
- (7) CPU が 1 のアクノリッジを出す
- (8) CPU が停止条件を送出。

注意事項

何らかの I²C アクセスが行われた後にアドレス指定しない読み出し手順が行われた場合は RTC 内部のアドレスカウンターにメモリーされたアドレス+1 アドレスのデータを読みだし可能ですが、パワーオンリセット後の内部アドレスは 0x00h にリセットされています。ここで③アドレス指定しない読み出しが行なわれますとアドレス 0x00h（非存在アドレス）のデータリードが行われます。この場合はデータ 0x00h が読み出されて、非存在アドレスであっても NACK ではなく正常に ACK が返ります。引き続き SCL を送り続けると 0x01h, , 0x0Fh 0x00h,0x01h,,の順でアドレス循環して日時レジスターには到達しませんのでご注意ください。必要なタイミングで、0x10h 等のアドレス指定読み出しを実施してください。パワーオンリセットが発生しなかった場合は初期アドレスカウンター値は不定で出力値は不定です。このケースも必要なタイミングで、0x10h 等のアドレス指定読み出しを実施してください。

17 参考回路例

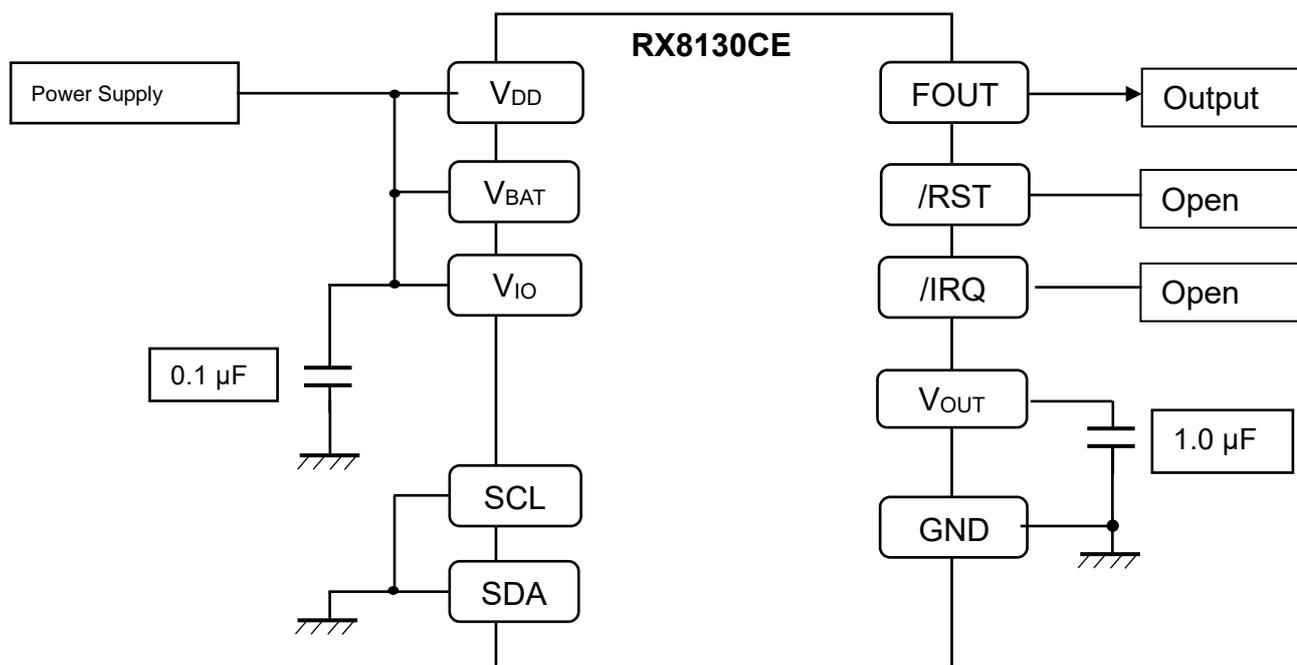
17.1 一般的 MCU との接続例



各プルアップ抵抗は $1\text{ k}\Omega \sim 5\text{ k}\Omega$ を推奨します。
 SDA, SCL が AC タイミング仕様を満足するかオシロスコープ等で確認してください。
 各バイパスコンデンサーは RTC 端子の直近に設置して下さい。
 VOUT 端子のコンデンサ容量は他の電源端子よりも大きい $1.0\text{ }\mu\text{F}$ です。

Figure 51 MCU との接続例

17.2 32.768 kHz 発振器として利用する場合の端子設定



各バイパスコンデンサーは RTC 端子の直近に設置して下さい。

Figure 52 32.768 kHz 発振器として利用する場合の端子設定

18 Table

Table 1	端子機能	8
Table 2	絶対最大定格値	12
Table 3	推奨動作条件	12
Table 4	周波数特性	12
Table 5	DC 電気的特性(1)	13
Table 6	DC 電気的特性(2)	14
Table 7	AC 電気的特性	15
Table 8	AC 特性(FOUT)	15
Table 9	AC 特性 (リセット)	16
Table 10	リセット信号特性	16
Table 11	電源投入特性	18
Table 12	レジスタテーブル	22
Table 13	レジスタ初期値	23
Table 14	時計カレンダー設定例	25
Table 15	曜日設定例	25
Table 16	カウントダウン周期選択	26
Table 17	ウェイクアップタイマー制御	27
Table 18	ウェイクアップタイマー割り込み検出フラグ	28
Table 19	ウェイクアップタイマー割り込み信号制御	28
Table 20	ウェイクアップタイマー通常/バックアップ動作制御	28
Table 21	ウェイクアップタイマー停止制御	28
Table 22	曜/日動作制御	31
Table 23	アラーム割り込み検出フラグ	31
Table 24	アラーム割り込み許可制御	32
Table 25	曜日指定アラーム設定例	32
Table 26	日指定アラーム設定例	32
Table 27	時刻更新秒/分選択	34
Table 28	時刻更新割り込み検出フラグ	34
Table 29	時刻更新割り込み制御	34
Table 30	発振停止検出フラグ	36
Table 31	FOUT 周波数選択	36
Table 32	電源切替素子参考特性	37
Table 33	CHGEN bit	39
Table 34	INIEN bit	39
Table 35	電源電圧検出タイミング	42
Table 36	V _{DD} , V _{BAT} 電圧検出間欠動作タイミング	42
Table 37	VDET1, VDET2, VDET3, VDET4 各電圧	45
Table 38	BFVSEL1, BFVSEL0	45
Table 39	VBFF	45
Table 40	VBLF	45
Table 41	VBLFE	45
Table 42	RSVSEL	49
Table 43	RSF	49
Table 44	デジタル補正量	50

19. Figure

Figure 1	ブロック図.....	7
Figure 2	端子配置図.....	8
Figure 3	回路例 1.....	9
Figure 4	回路例 2.....	9
Figure 5	回路例 3.....	9
Figure 6	回路例 4.....	9
Figure 7	回路例 5.....	10
Figure 8	回路例 6.....	10
Figure 9	外形寸法図.....	11
Figure 10	マーキングレイアウト.....	11
Figure 11	I ² C-Bus タイミングチャート.....	15
Figure 12	リセット信号タイミングチャート(電源初期投入時).....	16
Figure 13	リセット信号タイミングチャート(バックアップ復帰時).....	16
Figure 14	発振開始タイミングチャート(初期電源投入時).....	17
Figure 15	電源投入シーケンス 1.....	18
Figure 16	電源投入シーケンス 2.....	18
Figure 17	電源投入順序.....	19
Figure 18	周波数温度特性.....	19
Figure 19	基本(32.768 kHz 発振、カウンタ、FOUT)機能.....	25
Figure 20	ウェイクアップタイマー初期シーケンス.....	27
Figure 21	ウェイクアップタイマー回路ブロック図.....	27
Figure 22	ウェイクアップタイマースタートタイミング.....	29
Figure 23	ウェイクアップタイマー内部ブロック図.....	30
Figure 24	ウェイクアップタイマータイムチャート.....	30
Figure 25	アラーム割り込み内部ブロック図.....	33
Figure 26	アラーム割り込みタイムチャート.....	33
Figure 27	時刻更新割り込み内部ブロック図.....	35
Figure 28	時刻更新割り込みタイムチャート.....	35
Figure 29	バックアップ電源切替回路.....	37
Figure 30	VBAT 充電特性 VDD = 3.0 V, 5.5 V.....	38
Figure 31	2次電池への充電経路.....	38
Figure 32	1次電池使用時の SW1, SW2 制御 (INIEN:1, CHGEN:0).....	40
Figure 33	2次電池使用時の SW1, SW2 制御 (INIEN:1, CHGEN:1).....	40
Figure 34	バックアップ電源(SW1, SW2 自動制御)、I ² C-Bus 制御例.....	41
Figure 33	2次電池使用時の SW1, SW2 制御”および”.....	42
Figure 35	VDD 電圧検出 (VDET2) タイミング.....	43
Figure 36	VDET3, VDET4 電圧監視タイミング.....	44
Figure 37	V _{DD} , V _{BAT} , SW1, SW2, I ² C, FOUT シーケンス : 1次電池.....	46
Figure 38	V _{DD} , V _{BAT} , SW1, SW2, I ² C, FOUT シーケンス : 2次電池.....	46
Figure 39	電源降下時、上昇時の I ² C, FOUT 動作.....	47
Figure 40	電源上昇、降下時の 2次電池充電動作.....	48
Figure 41	電源投入時のフロー例.....	51
Figure 42	ソフトウェアによるリセットフロー.....	52
Figure 43	初期設定 フロー例.....	53
Figure 44	時計機能のみ使用する場合の初期設定フロー例.....	54
Figure 45	時計・カレンダーの書き込みフロー例.....	54
Figure 46	ウェイクアップタイマー割り込み機能の設定フロー例.....	55
Figure 47	アラーム割り込み機能の設定フロー例.....	56
Figure 48	I ² C-Bus 開始、停止タイミング.....	57
Figure 49	I ² C-Bus 接続.....	58
Figure 50	MCU との接続例.....	60
Figure 51	32.768 kHz 発振器として利用する場合の端子設定.....	61

アプリケーションマニュアル ETM50J-09
Real Time Clock Module
RX8130CE

セイコーエプソン株式会社

デバイス営業部 東京営業所

〒160-8801 東京都新宿区新宿 4-1-6 JR 新宿ミライナタワー

デバイス営業部 大阪事業所

〒530-6122 大阪府大阪市北区中之島 3-3-23 中之島ダイビル 22F

デバイス営業部 名古屋事業所

〒460-0003 愛知県名古屋市中区錦 1-4-6 大樹生命名古屋ビル 8F

セイコーエプソン 水晶デバイストップページ

<https://www5.epsondevice.com/ja/>

RTC モジュール トップページ

<https://www5.epsondevice.com/ja/products/rtc/>

RTC モジュール特設ページ

https://www5.epsondevice.com/ja/information/technical_info/rtc/

RTC モジュール技術ツール

<https://www5.epsondevice.com/ja/information/#RTC>

EPSON